
AVR®のコアから独立した周辺機能での開始に際して

要点

- ・ 形態設定可能な注文論理回路(CCL)の紹介
- ・ 事象システム(EVSY)の紹介
- ・ コアから独立した応用の例
 - 事象システムを通した周辺機能の接続
 - CCLを用いた釦信号濾波と代替クロック信号
 - 濾波した釦信号からのADC変換起動

序説

コアから独立した周辺機能(CIP:Core Independent Peripheral)は多くのAVR®デバイスで利用可能な周辺機能の区分です。この応用記述はtinyAVR® 1系統に集中しますが、例え特別な周辺機能と設計が変わるかもしれませんが、一般的な原理はCIPが装備される全てのデバイスに渡って適用します。

CIPは動作を維持するためのコードやCPUからの監視なしで1つまたは複数の周辺機能間でその作業を処理するように設計されます。これは周辺機能間で短くて予測可能な応答時間の提供、ソフトウェアの複雑さと実行時間を減らし、更に電力消費を減らす可能性のような多くの利点を提示します。

tinyAVR® 1系統のデバイスには利用可能ないくつかのCIPがあります。例は、事象システム(EVSY)、形態設定可能な注文論理回路(CCL:Configurable Custom Logic)、タイマ/カウンタAとB(TCA/TCB)、実時間計数器(RTC)、A/D変換器(ADC)、巡回冗長符号検査メモリ走査(CRCSCAN)です。

この応用記述はコアから独立した応用で最も強力な2つの構成要素のCCLと事象システムを最初に紹介します。その後、コアから独立して釦からの信号を濾波してADC変換を開始するためにCCL、事象システム、RTC、ADCを組み合わせた応用例が提供されます。これはCIPを用いて自身のプロジェクトの構築を始めるユーザーの役に立つでしょう。

本書は一般の方々の便宜のため有志により作成されたもので、Microchip社とは無関係であることを御承知ください。しおりの[はじめに]での内容にご注意ください。

目次

要点	1
序説	1
1. 関連デバイス	3
1.1. tinyAVR® 0系統	3
1.2. tinyAVR® 1系統	3
1.3. megaAVR® 0系統	3
2. CCLの紹介	4
2.1. 真理値表	4
2.2. 2段同期部、濾波器、端検出器	9
2.3. 順次論理回路	10
3. 事象システムの紹介	12
3.1. tinyAVR 1系での周辺機能用事象機能の概要	12
4. 応用例 – 釦信号濾波とADC変換開始	13
4.1. 事象システム(EVSY)構成設定	13
4.2. 実時間計数器(RTC)構成設定	14
4.3. 形態設定可能な注文論理回路(CCL)形態設定	14
4.4. A/D変換器(ADC)形態設定	14
4.5. 万能同期非同期送受信器(USART)構成設定	14
4.6. CPU詳細	14
5. Atmel STARTからのソースコード取得	15
6. 他の関連資料	15
7. 改訂履歴	16
Microchipウェブ サイト	17
お客様への変更通知サービス	17
お客様支援	17
Microchipデバイスコード保護機能	17
法的通知	17
商標	18
DNVによって認証された品質管理システム	18
世界的な販売とサービス	19

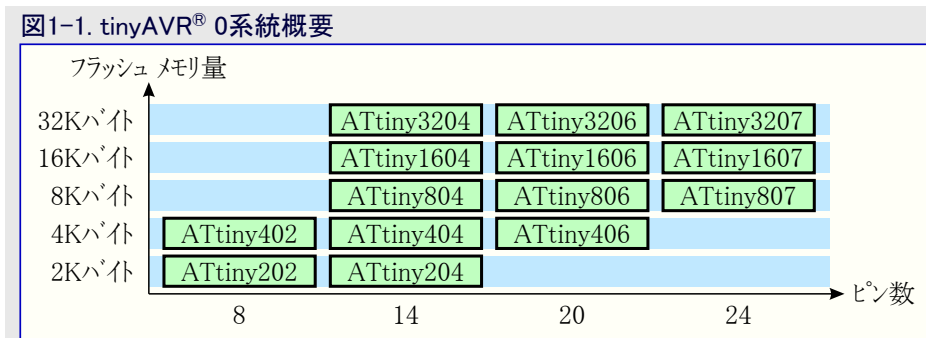
1. 関連デバイス

本章はこの応用記述に関連するデバイスを一覧にします。

1.1. tinyAVR[®] 0系統

下図はtinyAVR[®] 0系統を示し、ピン数の変種とメモリ量を提示します。

- これらのデバイスが完全にピンと機能が互換のため、垂直方向移植はコード変更なしで可能です。
- 左への水平方向移植はピン数、従って利用可能な機能を減らします。

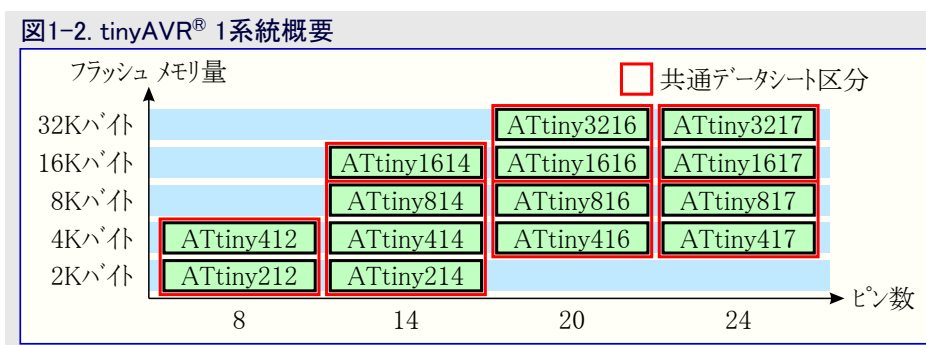


異なるフラッシュメモリ量を持つデバイスは一般的に異なるSRAMとEEPROMの量を持ちます。

1.2. tinyAVR[®] 1系統

下図はピン数の変種とメモリ量を展開してtinyAVR[®] 1系統を示します。

- これらのデバイスがピン互換で同じまたはより多くの機能を提供するため、垂直方向移植はコード変更なしに上方向に行うことができます。下方向移植はより少ない利用可能ないくつかの周辺機能の実体のためにコード変更が必要かもしれません。
- 左への水平方向移植はピン数、従って利用可能な機能を減らします。

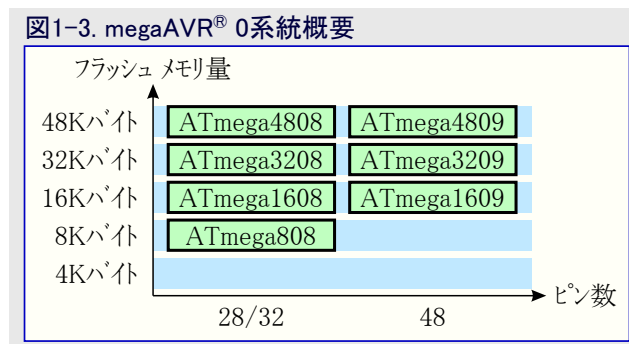


異なるフラッシュメモリ量を持つデバイスは一般的に異なるSRAMとEEPROMの量を持ちます。

1.3. megaAVR[®] 0系統

下図はmegaAVR[®] 0系統を示し、ピン数の変種とメモリ量を提示します。

- これらのデバイスが完全にピンと機能が互換のため、垂直方向移植はコード変更なしで可能です。
- 左への水平方向移植はピン数、従って利用可能な機能を減らします。



異なるフラッシュメモリ量を持つデバイスは一般的に異なるSRAMとEEPROMの量を持ちます。

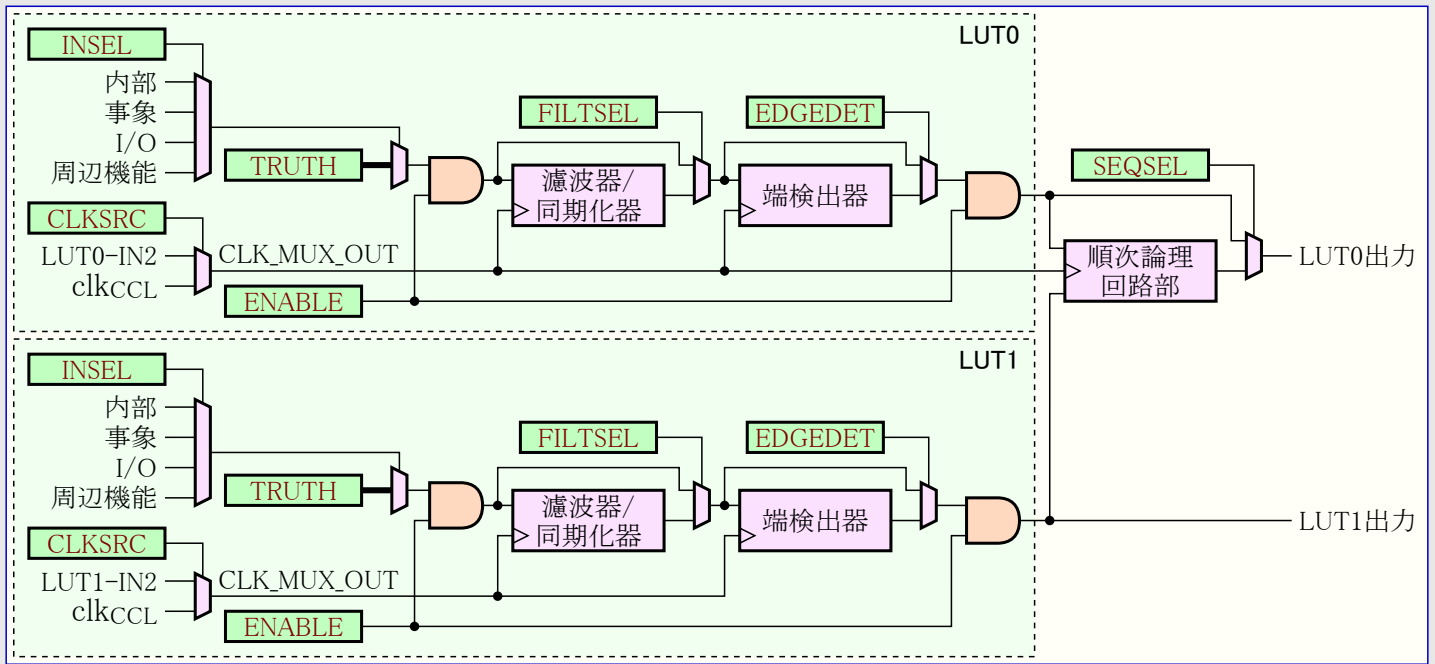
2. CCLの紹介

形態設定可能な注文論理回路(CCL:Configurable Custom Logic)はデバイスのピン、事象、他の内部周辺機能のような広範囲の内部と外部の入力に接続することができる設定可能な論理回路周辺機能です。CCLはデバイスの周辺機能と外部装置間の”接続用論理回路(glue logic)”として扱うことができます。

CCL周辺機能は1対の参照表(LUT:LookUp Table)を持ちます。各LUTは3つの入力、**真理値表**、**同期部**、**濾波器**、**端検出器**から成ります。各LUTは3つの入力を持つユーザー設定可能な論理式として出力を生成することができ、CCLを持つどのデバイスも最低2つの利用可能なLUTを持ちます。入力は個別に**遮蔽**することができます。出力は組み合わせ的に入力から生成することができ、**スパイク**を取り除くために濾波することができます。任意選択の**順次論理回路**単位部を許可することができます。順次単位部への入力は2つの独立した隣接LUT(LUT0/LUT1)出力によって個別に制御され、複雑な波形生成を許します。

CCLの使用は追加の外部論理回路部品の必要を無くすことができ、応用の時間に重要な部分を処理する支援を持つコアを提供します。

図2-1. CCL概要



2.1. 真理値表

LUTで参照表を使用することにより、最大3つの入力を持つどんな論理式も生成することが可能です。

入力は個別に以下にすることができます。

- 遮蔽
- 入出力に接続
- 以下の周辺機能による駆動
 - アナログ比較器(AC)出力
 - タイマ/カウンタ(TC)波形出力
 - USART
 - SPI
- **事象システム**からの内部事象による駆動
- 他のCCL副単位部による駆動

必要とする論理式を生成するために真理値表を使う方法を理解することはCCLを意図したように動かすことが鍵です。

表内の各TRUTHx線は1つの3入力ゲートを作成し、表内で1つ以上のTRUTHを選ぶことによって複雑な論理式を作成することが可能です。入力ビット(IN2~0)の各組み合わせはTRUTHnレジスタ内の1つのビットに対応します。

表2-1. LUTの真理値表

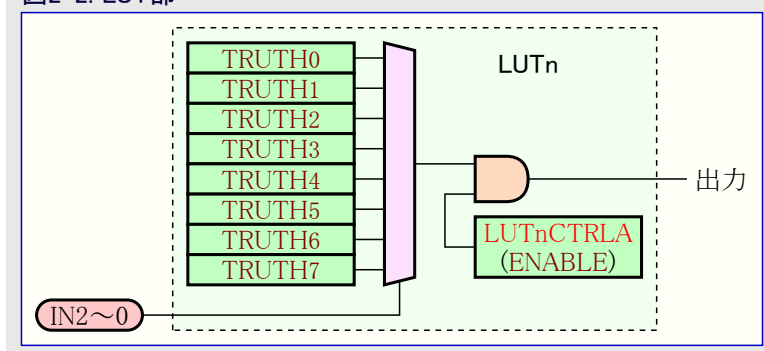
IN2	0	0	0	0	1	1	1	1
IN1	0	0	1	1	0	0	1	1
IN0	0	1	0	1	0	1	0	1
OUT	TRUTH0	TRUTH1	TRUTH2	TRUTH3	TRUTH4	TRUTH5	TRUTH6	TRUTH7

表2-2. 可能な論理回路部

IN2~0	TRUTH	AND	NAND	OR	NOR	XOR	XNOR	NOT
0 0 0	TRUTH0	0	1	0	1	0	1	1
0 0 1	TRUTH1	0	1	1	0	1	0	x
0 1 0	TRUTH2	0	1	1	0	1	0	x
0 1 1	TRUTH3	0	1	1	0	0	1	x
1 0 0	TRUTH4	0	1	1	0	1	0	x
1 0 1	TRUTH5	0	1	1	0	0	1	x
1 1 0	TRUTH6	0	1	1	0	0	1	x
1 1 1	TRUTH7	1	0	1	0	1	0	0
TRUTHレジスタ値		\$80	\$7F	\$FE	\$01	\$96	\$69	(\$01)

選ばれた各TRUTH_xは共に論理和されて最終的な論理式を作成します。

図2-2. LUT部



2.1.1. 簡単な論理回路部作成

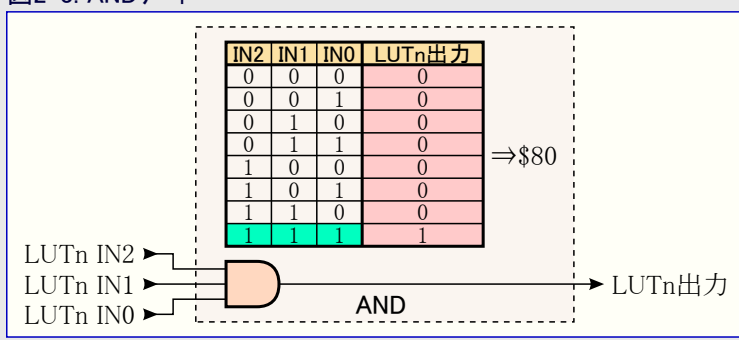
LUTの各々では3つまでの入力を持つ真理値表を用いてAND、OR、NAND、NOR、XOR、XNORとして簡単な論理部を作成することが可能です。

以下は3つの入力を用いて最も一般的な論理ゲートをどう作成するかいくつかの例です。

2.1.1.1. ANDゲート

ANDゲートからHigh(1)出力を得るには全ての入力がHigh(1)でなければなりません。真理値表を見ると、TRUTH7は3つ全ての入力を使用される場合にだけこの必要条件を満たします。これはTRUTH7がHigh(1)で残りがLow(0)でなければならないことを意味し、TRUTH_nレジスタに置くための16進値\$80を与えます。

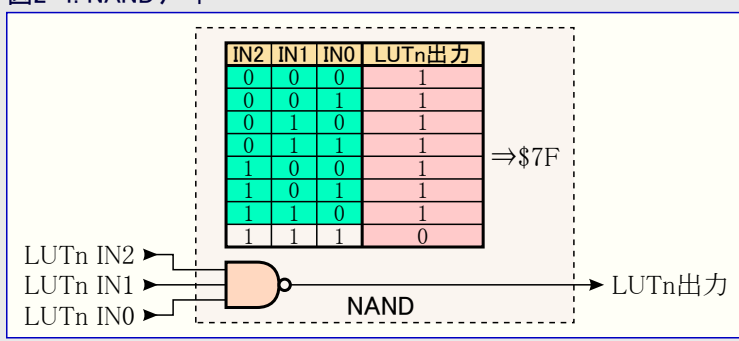
図2-3. ANDゲート



2.1.1.2. NANDゲート

NANDゲートからHigh(1)出力を得るには1つ以上の入力がLow(0)でなければなりません。全ての入力がHigh(1)の場合は出力がLow(0)です。真理値表を見ると、TRUTH7を除く全てがこの必要条件を満たします。これはTRUTH6~0がHigh(1)でTRUTH7がLow(0)でなければならないことを意味し、TRUTH_nレジスタに置くための16進値\$7Fを与えます。

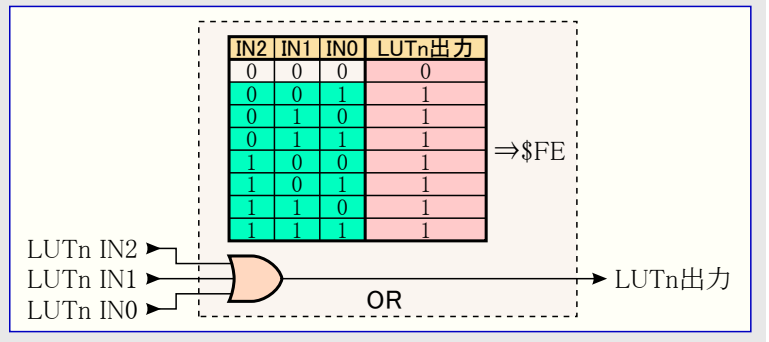
図2-4. NANDゲート



2.1.1.3. ORゲート

ORゲートからHigh(1)出力を得るには1つ以上の入力がHigh(1)でなければなりません。真理値表を見ると、TRUTH0を除く全てがこの必要条件を満たします。これはTRUTH7~1がHigh(1)でTRUTH0がLow(0)でなければならないことを意味し、TRUTHnレジスタに置くための16進値\$FEを与えます。

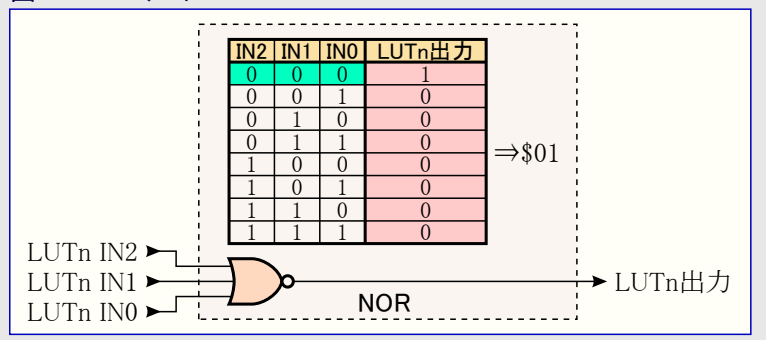
図2-5. ORゲート



2.1.1.4. NORゲート

NORゲートからHigh(1)出力を得るには全ての入力がLow(0)でなければなりません。どれかの入力がHigh(1)の場合は出力がLow(0)です。真理値表を見ると、TRUTH0だけがこの必要条件を満たします。これはTRUTH7~1がLow(0)でTRUTH0がHigh(1)でなければならないことを意味し、TRUTHnレジスタに置くための16進値\$01を与えます。

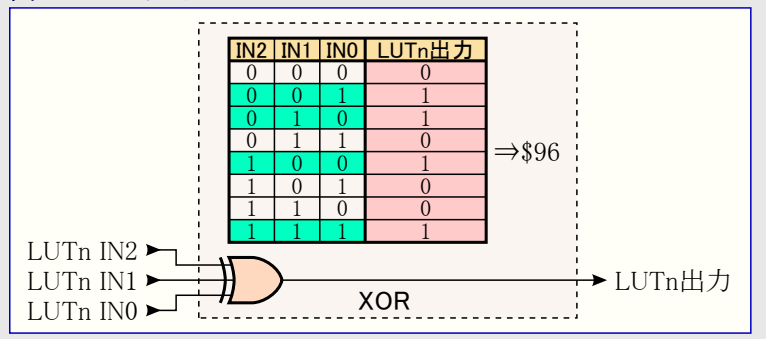
図2-6. NORゲート



2.1.1.5. XORゲート

XORゲートからHigh(1)出力を得るにはHigh(1)入力数が奇数でなければなりません。真理値表を見ると、TRUTH7,4,2,1がこの必要条件を満たします。これはこれらがHigh(1)で残りがLow(0)でなければならないことを意味し、TRUTHnレジスタに置くための16進値\$96を与えます。

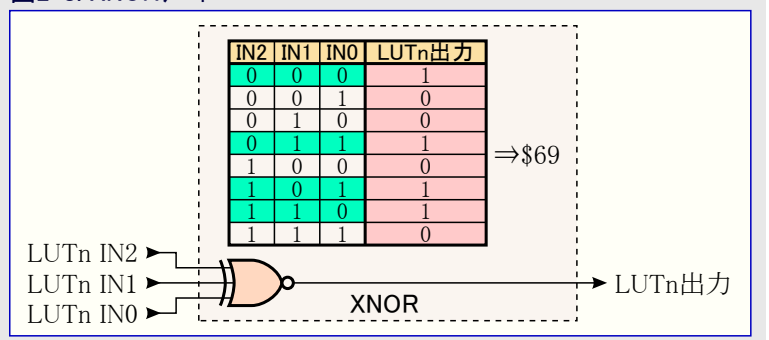
図2-7. XORゲート



2.1.1.6. XNORゲート

XNORゲートからHigh(1)出力を得るにはLow(0)入力数が奇数でなければなりません。真理値表を見ると、TRUTH6,5,3,0がこの必要条件を満たします。これはこれらがHigh(1)で残りがLow(0)でなければならないことを意味し、TRUTHnレジスタに置くための16進値\$69を与えます。

図2-8. XNORゲート



2.1.2. 入力遮蔽

各LUTは使用することができる3つの入力を持ちます。3つ全ての入力が必要とされない時に、未使用入力は遮蔽(Low接続)することができます。望む論理を得るためにビットがどのように設定されるべきかを判断するために真理値表を見る時に、TRUTHビットは遮蔽された入力が'0'を使用することができるだけです。

1入力の遮蔽時、真理値表は2入力だけを持つように簡単化することができ、2入力遮蔽時は1入力だけを持つように減らすことができます。

右表はIN0遮蔽時の真理値表の例を示します。

表2-3. IN0遮蔽時のLUT真理値表

IN2	IN1	出力
0	0	TRUTH0
0	1	TRUTH2
1	0	TRUTH4
1	1	TRUTH6

右表はIN1遮蔽時の真理値表の例を示します。

表2-4. IN1遮蔽時のLUT真理値表

IN2	IN0	出力
0	0	TRUTH0
0	1	TRUTH1
1	0	TRUTH4
1	1	TRUTH5

右表はIN2遮蔽時の真理値表の例を示します。

表2-5. IN2遮蔽時のLUT真理値表

IN1	IN0	出力
0	0	TRUTH0
0	1	TRUTH1
1	0	TRUTH2
1	1	TRUTH3

右表はIN0とIN1を遮蔽した時の真理値表の例を示します。

表2-6. IN0とIN1遮蔽時のLUT真理値表

IN2	出力
0	TRUTH0
1	TRUTH4

右表はIN0とIN2を遮蔽した時の真理値表の例を示します。

表2-7. IN0とIN2遮蔽時のLUT真理値表

IN2	出力
0	TRUTH0
1	TRUTH2

右表はIN1とIN2を遮蔽した時の真理値表の例を示します。

表2-8. IN1とIN2遮蔽時のLUT真理値表

IN2	出力
0	TRUTH0
1	TRUTH1

以下は様々な入力が遮蔽されたいくつかの例です。

図2-9. IN0遮蔽の2入力ANDゲート

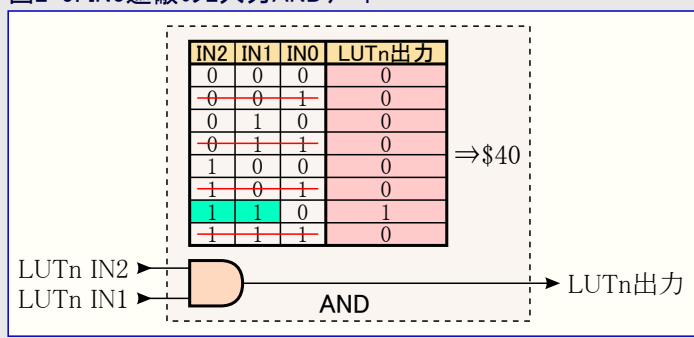


図2-10. IN1遮蔽の2入力ORゲート

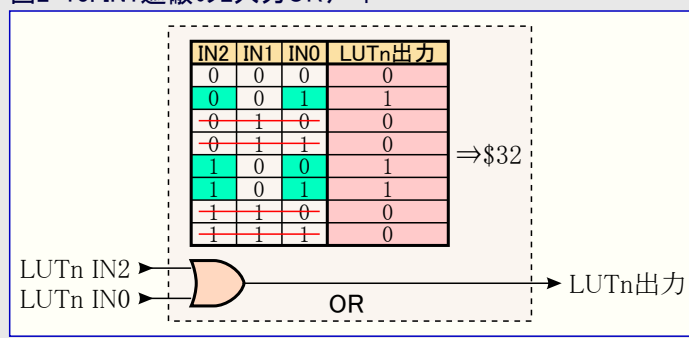
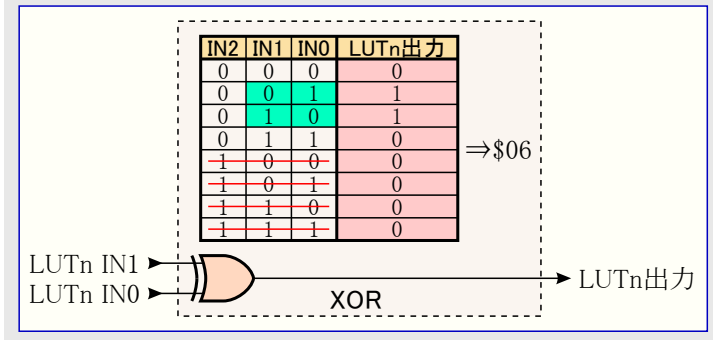


図2-11. IN2遮蔽の2入力XORゲート



2.1.3. LUT連結

LUT連結は1つのLUTの出力を取ってそれを別のLUTの入力として使用することを意味します。これを行うと、2つのLUTを用いて5入力までの論理式を解決することが可能です。LUTnはLUTn+1にだけ連結することができ、最後のLUTは最初のLUTに連結することができます。LUTnのLUT出力は他のLUTn+1のどの入力へも連結することができます。各LUT用のTRUTHレジスタに何が書かれるべき必要があるかを決定するために真理値表を作成する時に、両LUTの真理値表はLUTが連結されていないかのように行われるべきです。

Atmel Startに於いてCCLと連結したLUTを用いる応用記述とコード例を見つけることが可能です。

- TCAとTCBと共にCCLを用いる直交復号(Quadrature Decoding using CCL with TCA and TCB)

(訳注) 原書に於けるLUT連結の順序記述はtinyAVR 1系データシートに記載されているLUT連結順序と逆になっています。本書ではLUTnの出力がLUTn+1の入力となっていますが、データシートではLUTn+1の出力がLUTnの入力となっています。本書では原書に従いますが、どちらが正しいかは不明です。

2.1.4. 論理式実現方法

簡単な論理ゲートを作成するのに真理値表を使用することは多くの作業を解決することができますが、度々、もっと複雑で特殊な論理関数が必要とされます。以下は3入力までの論理式に基づいて論理式をどう実現し得るかそれらが1つのLUTを用いることによって解決され得るかのいくつかの例です。

2.1.4.1. 1つのLUTを用いる論理式の実現

次の論理式を推察してください。: $(A \cdot B) \oplus (B \cdot C)$

これはこの真理値表を与えます。

右の真理値表を見ると、TRUTHレジスタに書かれることが必要とされる値は\$72です。

図2-12. LUT連結

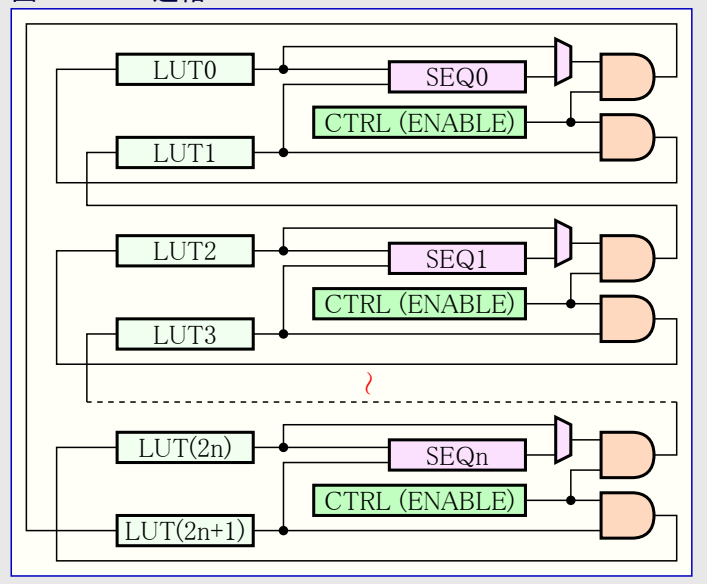


表2-9. LUT真理値表

C	1	1	1	1	0	0	0	0
B	1	1	0	0	1	1	0	0
A	1	0	1	0	1	0	1	0
出力	0	1	1	1	0	0	1	0

2.1.4.2. 連結したLUTを用いる論理式の実現

下はLUT0とLUT1を連結して両LUTに対して真理値表をどう満たすかの例です。

次の論理式を推察してください。: $(A \cdot B \oplus C) + (D \cdot \bar{E})$

LUT0用の真理値表が作成されるべきです。LUT0は論理式の最初の部分の $(A \cdot B \oplus C)$ を処理します。

これはこの真理値表を与えます。

右の真理値表から、論理式の最初の部分を実現するためにLUT0のTRUTHレジスタに\$60が入るべきです。

今やLUT1用の真理値表が作成されなければなりません。これを行い得る前に、LUT1でどの入力を使用されるかが決められなければなりません。全ての入力を使用することができ、この例ではLUT0の出力がLUT1の入力1に連結されます。これは真理値表の第2列と等価です。入力0が使用されたなら、使用されるべきは第1列で、入力2が使用されたなら、第3列です。

LUT1用の真理値表の開発をより易くするには、LUT0が既に最初の部分を処理するため、式を簡単化できます。LUT1用の真理値表を作成する時に式を次のように見ることができます。: $(X + D \cdot E)$ で、 $X = (A \cdot B \oplus C)$

右の真理値表から、論理式の2つ目の部分を実現するためにLUT1のTRUTHレジスタに\$CEが入るべきです。

表2-10. LUT0真理値表

C	1	1	1	1	0	0	0	0
B	1	1	0	0	1	1	0	0
A	1	0	1	0	1	0	1	0
出力	0	1	1	0	0	0	0	0

表2-11. LUT1真理値表

E	1	1	1	1	0	0	0	0
X	1	1	0	0	1	1	0	0
D	1	0	1	0	1	0	1	0
出力	1	1	0	0	1	1	1	0

2.2. 2段同期部、濾波器、端検出器

真理値表出力は入力の組み合わせ関数です。これは入力が値をける時に或る短い不具合を引き起こすかもしれません。これらの不具合はどんな問題も起こさないかもしれませんが、LUT出力が事象を起動するように設定される、計時器または同様のものを入力として使用される場合、望まれない不具合が望まれない事象や周辺機能の活動を起動するかもしれません。濾波器を通してクロック駆動することによってこれらの不具合を取り除くことで、使用者は意図した出力だけを得るでしょう。

2.2.1. 2段同期部

同期部任意選択では真理値表からの出力が2段の同期部を通してクロック駆動され、この任意選択使用時にその信号は2クロック周期遅らされます。1クロック周期よりも短いLUTからの不具合部はその不具合がクロックの上昇端に存在しない限り、同期部を用いて濾波されます。多くの状況で有用とは言え、この2段の同期部は制限も持ちます。同期部の最初の段で不具合部が上昇端に存在した場合、それをラッチし、その不具合部は同期部を抜ける時に1クロック周期長になります。

図2-13. 2段同期部

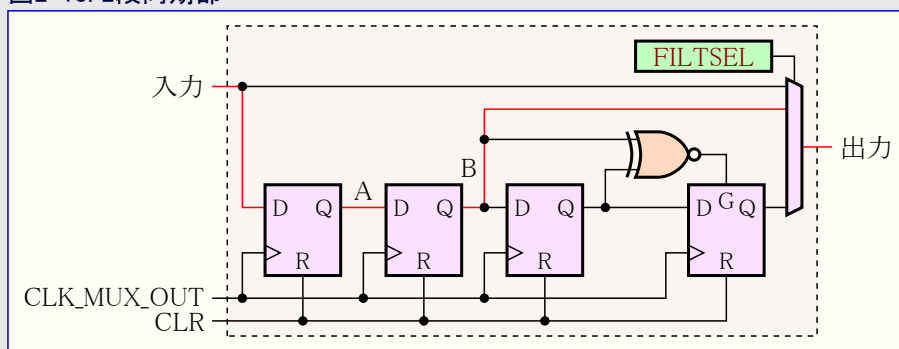
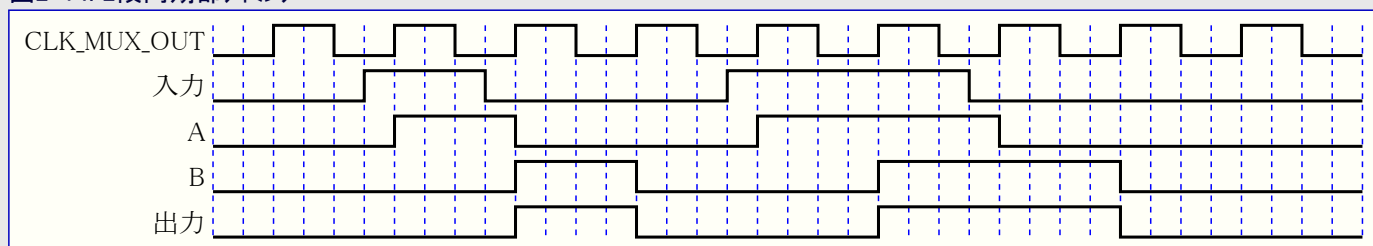


図2-14. 2段同期部タイミング



2.2.2. 濾波器

全ての不具合部除去を確実にするため、使用者がシステムに影響を及ぼすスパイクと不具合(グリッチ)部を避けることを望む場合に濾波器任意選択が選ばれるべきです。濾波器は最初に2段の同期部を通して信号を走らせ、その後更に濾波器を通します。

XNORは多数決として働き、XNORへの入力が互いに違う限り、出力は”0”です。

- 2つのXNOR入力が等しいなら、出力は1です。
- XNOR出力が1なら、最後のDフリップフロップのゲート入力はHigh(1)です。
- XNOR出力が0なら、最後のDフリップフロップのゲート入力はLow(0)です。

濾波器が許可されると、出力は最大4クロック周期遅らされます。これらの任意選択を使用すると、同期した2クロック周期よりも短いLUTからのどの出力も濾波して除去されます。

時として、LUTへの入力として使用される論理回路に基づいて、有効な出力信号は数クロック周期Highになり得ることに注意してください。このような場合に濾波器任意選択が選ばれた場合、有効な信号を濾波して除去することによってシステムの機能を壊すでしょう。濾波器は信号が送られる、または濾波器によって短くされる場合に問題がない時にだけ使用されるべきです。どれかの濾波器任意選択を実装する前に現在の形態設定で何がLUTの最短有効信号出力かを分析することが賢明でしょう。その最短信号が2周期よりも短い場合、濾波器が使用されてはなりません。

図2-15. 濾波器

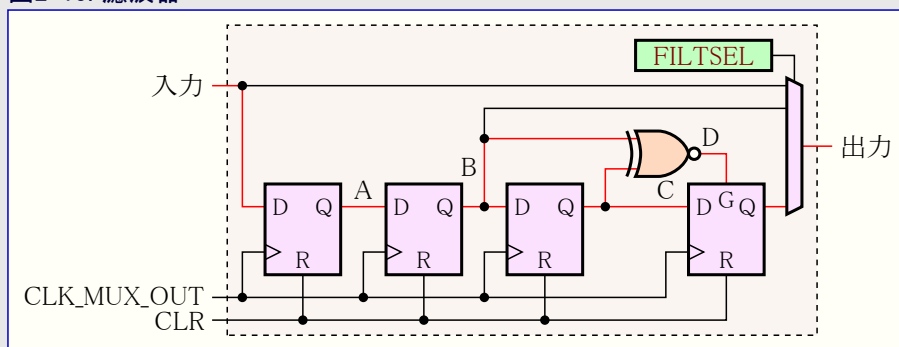
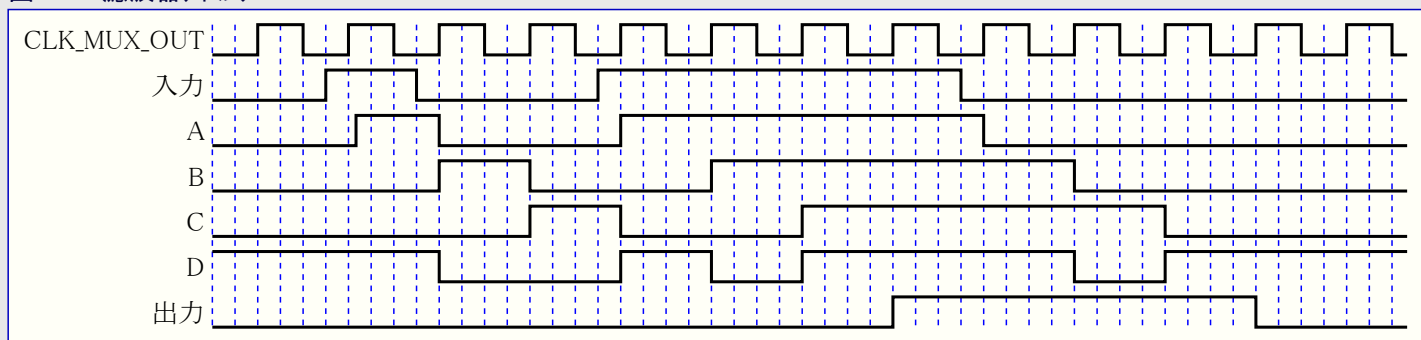


図2-16. 濾波器タイミング



2.2.3. 端検出器

端検出器は入力で上昇端が検出された時にパルスを生成することを許可することができます。下降端を検出するには、真理値表が逆の基準を提供するように書かれなければなりません。一例は真理値表がHigh(1)を出力する度に、別の周辺機能、例えば計時器を起動するのに事象システムでパルスを送ることです。

図2-17. 端検出器

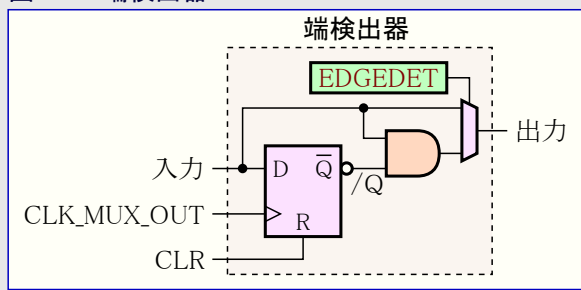
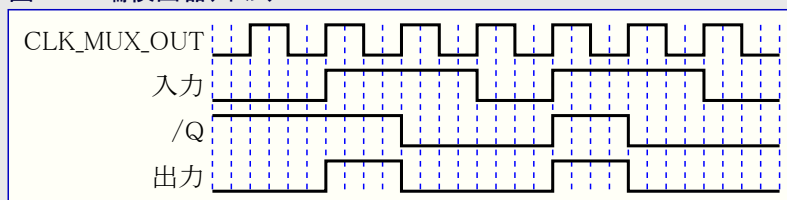


図2-17. 端検出器タイミング



2.3. 順次論理回路

各LUT対は内部順次論理回路に接続することができます。順次制御(SEQCTRL)レジスタの順次回路選択(SEQSEL)ビットは利用可能な各種構成部を選びます。順次回路はCCLでより複雑な機能を達成するのに使用することができます。

CCLは以下の順次論理部を持ちます。

- 門付きDフリップフロップ (DFF)
- JKフリップフロップ (JK)
- 門付きDラッチ (DLATCH)
- RSラッチ (RS)

加えて、JKフリップフロップを用いてTフリップフロップを作成することができます。

Atmel StartではCCLと順次論理回路を用いる応用記述とコード例を見つけることが可能です。例えば以下です。

- AVR42779超音波距離測定 (Ultrasonic Distance Measurement)

2.3.1. 門付きDフリップフロップ (DFF)

Dフリップフロップ(DFF)は広く使用され、度々”データ”や”遅延”フリップフロップと呼ばれます。G入力がHigh(1)の時に、フリップフロップはD入力の値を捕獲し、その捕獲した値がQ出力になります。G入力がLow(0)の場合、D入力は無視され、Q出力は最後の状態から無変化にされます。DFFはメモリセル、0次保持、遅延線としてみることができます。

D入力は偶数LUT(LUT0)出力によって駆動され、G入力は奇数LUT(LUT1)出力によって駆動されます。

図2-19. 門付きDフリップフロップ

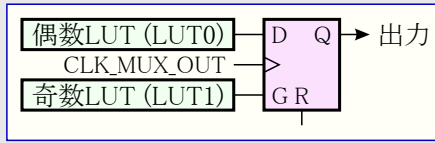


表2-12. DFFの動き

R	G	D	出力
1	x	x	解除(0)
0	1	1	設定(1)
0	1	0	解除(0)
0	0	x	状態保持(無変化)

2.3.2. JKフリップフロップ

JKフリップフロップは全てのフリップフロップで最も広く使用され、それがSRフリップフロップ、Dフリップフロップ、Tフリップフロップとして動くように形態設定することができます。これは基本的にJとKが等しいまたは論理”1”の時に不正な出力状態がない門付きSRフリップフロップです。

J入力は偶数LUT(LUT0)出力によって駆動され、K入力は奇数LUT(LUT1)出力によって駆動されます。

図2-20. JKフリップフロップ

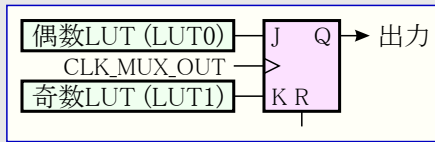


表2-13. JKの動き

R	J	K	出力
1	x	x	解除(0)
0	0	0	状態保持(無変化)
0	0	1	解除(0)
0	1	0	設定(1)
0	1	1	逆へ切り替え

2.3.3. 門付きDラッチ

Dラッチは両入力がHigh(1)の時にSRラッチを持つ”不正”入力状態なしのマルチバイブレータラッチ回路です。Dラッチは透過(トランスパレント)ラッチとして知られます。これは門信号のGがHigh(1)である限り、Dの信号はラッチを通して出力に伝搬されることを意味します。

D入力は偶数LUT(LUT0)出力によって駆動され、G入力は奇数LUT(LUT1)出力によって駆動されます。

図2-21. 門付きDラッチ

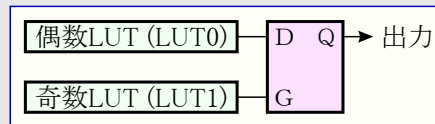


表2-14. Dラッチの動き

G	D	出力
0	x	状態保持(無変化)
1	0	解除(0)
1	1	設定(1)

2.3.4. RSラッチ

RSラッチは基本的にSとRの両方が1に等しいことが禁じられた状態であることを除いてSRラッチと同じ機能を持ちます。この状態でSRラッチの出力は”1”になりますが、RSでの出力は”0”です。

S入力は偶数LUT(LUT0)出力によって駆動され、R入力は奇数LUT(LUT1)出力によって駆動されます。

図2-22. RSラッチ

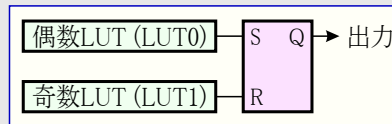


表2-15. RSラッチの動き

S	R	出力
0	0	状態保持(無変化)
0	1	解除(0)
1	0	設定(1)
1	1	禁止

2.3.5. Tフリップフロップ

Tフリップフロップまたは交互切り替えフリップフロップはJKフリップフロップで両入力を共に接続することによって作成することができ、Tフリップフロップを作成することが可能です。この形式のフリップフロップは周波数分周器として使用することができます。TフリップフロップはJとKの両入力がHigh(1)の時に各クロック周期で出力を交互切り替えし、故に出力周波数は入力周波数の半分です。

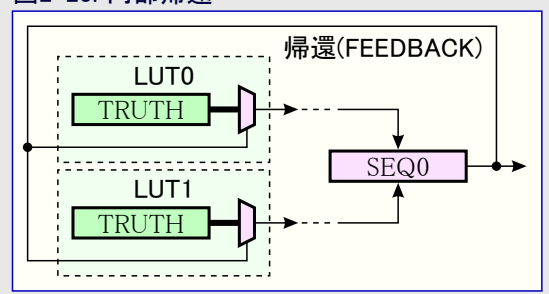
濾波器と端検出器は意図せぬ交互切り替えをJKに引き起こすどのスパイクも濾波して除去するために使用することができます。

2.3.6. 帰還

順次論理回路からLUTの入力に送り返すことにより、新しい形式の装置、有限状態機構(FSM:Finite State Machine)が作成されます。

いくつかのシステムでは望む機能を達成するために帰還の使用が必要かもしれません。システムの出力状態を知ることは非常に有用で、故に順次論理回路からの内部帰還は両LUTのどの入力にも可能で、非常に柔軟な帰還システムにします。

図2-23. 内部帰還



3. 事象システムの紹介

事象システム(EVSY)は事象チャネルを通して他の周辺機能(事象使用部)での活動を起動するために或る周辺機能(事象発生部)での変更を許す代表的なCIPです。これは割り込み、CPUまたはDMA資源のどんな使用もなしに周辺機能の自律制御を許すため、単純ですが強力なシステムです。これは周辺機能間の短くて予測可能な応用時間を提供し、ソフトウェアの複雑さ、大きさ、そして実行時間を減らし、節電することができます。

AVRは通常、いくつかの並列事象チャネルを支援し、1つの事象チャネルは以下の3つの別個部分に分けることができます。

- 1つ以上の事象元を持つ事象発生部
- 事象配線網
- 事象使用部

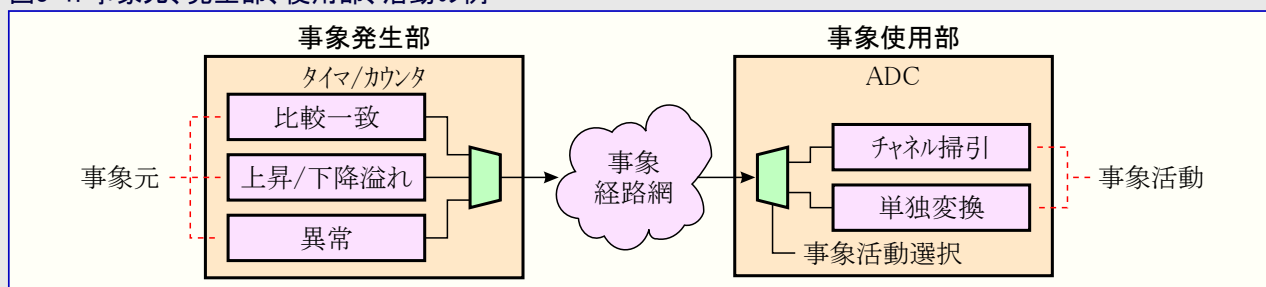
事象は周辺機能内で状態の変化が起きたと言う印です。事象を発生する能力を持つ周辺機能は事象発生部と呼ばれます。1つの事象発生部は周辺機能内のいくつかの変更で事象を発生し得るかもしれませんが、これらの各々が個別の事象元です。チャネルは応用の必要条件に基づいて、主クロックに対して非同期または同期のどちらかにすることができます。tinyAVR 1系については4つの非同期と2つの同期の事象チャネルがあります。それに応じてこれらのチャネルに事象元を形態設定するのに非同期チャネルn発生部選択(ASYNCH0、ASYNCH1、ASYNCH2、ASYNCH3)と同期チャネルn発生部選択(SYNCH0、SYNCH1)のレジスタが使用されます。事象発生部周辺機能からの1つの起動元だけが各事象チャネルに配線されますが、複数のチャネルは同じ発生部供給元を使用することができます。複数の周辺機能が同じチャネルからの事象を使用することができます。

事象配線網は事象発生部から事象使用部への事象の配線を扱います。全ての事象発生部からの全ての事象元は事象チャネルの各々の入力に接続されます。事象使用部は事象活動として参照される活動を起動するのに事象を利用することができます。事象使用部は事象チャネルを選ぶことによって反応する事象元を選びます。実際の事象元は選んだ事象チャネルで設定する多重器によって決められます。

事象システムはA/D変換器、アナログ比較器、入出力ポートピン、実時間計数器、タイマ/カウンタ、それと形態設定可能な注文論理回路に直接的に接続することができます。事象はソフトウェアと周辺機能クロックからも発生することができます。

下図は事象発生部として1つのタイマ/カウンタ、事象使用部として1つのADCを持つ単純化した版を示します。事象チャネルの多重器(MUX)は対応する事象チャネルを通して配線される3つの利用可能な供給元の1を選ぶことができます。

図3-1. 事象元、発生部、使用部、活動の例



事象システムは入出力レジスタと発動(ストローブ)用に周辺機能クロックを使用します。また、どのクロックも持たない休止動作で使用することができます。事象は通常、1クロック周期間持続します。

手動事象発生：ソフトウェアから、またはチップ上デバッグシステムを用いることによってのどちらかで事象を発生することが可能です。発生した事象は事象チャネルに直接注入されます。事象チャネルは起こり得る手動事象発生を使用するためにそれと関連する事象元を持つ必要はありません。事象元が事象チャネルと関連されている場合、手動発生した事象が優先権を持ち、周辺機能事象を無効にします。手動事象発生に対しては非同期チャネル発動(ASYNCSTROBE)と同期チャネル発動(SYNCSTROBE)の2つのレジスタが使用されます。これらのレジスタの各ビットが各々非同期と同期のチャネル番号に対応します。事象発生は目的のレジスタで対応するビットに'1'を書くことによって起動されます。(訳注:前3行は原書が誤っているためデータシートに従って修正しました。)

事象と休止動作形態：事象システムは活動動作とスタンバイ動作で働きます。他の全ての休止動作で、周辺機能単位部は事象システムを用いて通信することができません。

3.1. tinyAVR 1系での周辺機能用事象機能の概要

下はコアから独立した応用を開発するのに有用なtinyAVR 1系統での周辺機能に関連する事象の概要です。詳細な情報については特定デバイスのデータシートを参照してください。

- PORT - 入出力ピン制御器
 - 全ての汎用入出力(GPIO)ピンからの事象発生
- TCA - 16ビットタイマ/カウンタA型
 - 事象信号の正端で計数
 - 事象信号の両端で計数
 - 事象信号がHigh(1)である限り前置分周したクロック周期を計数
 - 前置分周したクロック周期を計数。事象信号は計数方向を制御します。
 - 計数器上側溢れ、下側溢れ、比較一致に基づいて出力事象を発生することができます。

- TCB - 16ビットタイマ/カウンタB型
 - 事象信号によって初期化、計数、捕獲を制御することができます。
 - 出力生成する動作に対して、その出力を事象信号として分配することができます。
- TCD - 12ビットタイマ/カウンタD型
 - 計数器の比較一致に基づいて出力事象を発生することができます。
 - 形態設定可能なTCD遅延クロック周期数によって出力事象を遅らせることができます。
 - 2つの個別事象入力信号によっていくつかの異なる方法で計数動作を制御することができます。
 - 入力事象の遮蔽と濾波の可能性
- USART - 万能同期非同期送受信器
 - 対応するRXピンに代わる受信部入力として入力事象信号を使用することができます。
- RTC - 実時間計数器
 - 計数器溢れと比較一致で出力事象を発生することができます。
 - 各第n RTCクロック周期に対応して周期的に出力事象を発生することができ、nは予め定義された値の組から選択可能です。
- CCL - 形態設定可能な注文論理回路
 - 各参照表(LUT)は対応する真理値表用入力として2つの個別事象を取るすることができます。
 - 各LUTからの出力は事象信号として分配することができます。
- AC - アナログ比較器
 - 比較器出力は事象信号として分配することができます。
- ADC - A/D変換器
 - 入力事象はADC変換を起動することができます。
- UPDI - 統一プリオグラミング/デバッグ インターフェース
 - システム クロック周波数を測定するのに使用することができる出力事象を発生

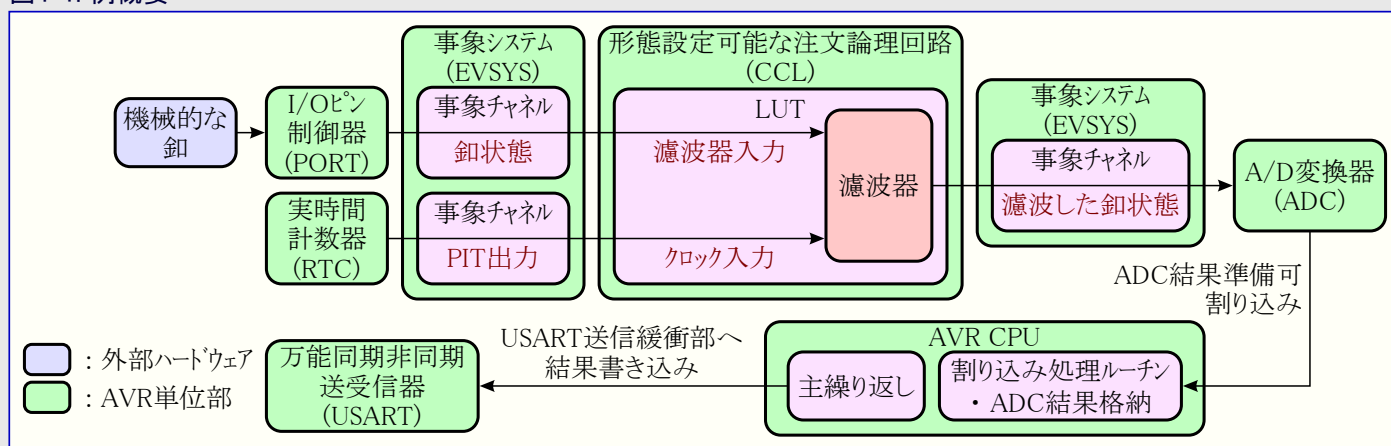
4. 応用例 - 釦信号濾波とADC変換開始

釦が押されるまたは離される毎に信号が度々HighとLow間を遷移するため、どの濾波の形式もなしで機械的な釦からの信号を直接応用で使用することは多くの場合で予期せぬ動きを引き起こします。これは度々「跳ね返り」として参照されます。機械的な釦が押される毎に応用が一度作動することが必要とされる場合、「跳ね返り抑制」としても参照されるいくつかの形式の濾波がハードウェアまたはソフトウェアのどちらかで実装されることが必要です。

本章はAVRコアを必要としたり、外部濾波を追加することなく、機械的な釦が押された時に単一ADC変換を堅実に始める応用例を記述します。釦信号の「跳ね返り抑制」はCCLでそれを濾波してADC変換を起動するのにその濾波した信号を用いることによって成し遂げられます。この信号は事象システムを経由して配線され、変換結果の準備が整った時に確認のためにその結果がUSART経由で送信されます。

下図は利用したデバイス単位部、CPUとそれらの間の接続がどう形態設定されるかの概要を示します。特定のデバイスや評価キットで応用がどう実装されるかの詳細については、Atmel STARTで例应用を開いて調べてください。Atmel STARTで应用を見つける方法は「[Atmel | STARTからのソースコード取得](#)」章で記述されます。

図4-1. 例概要



4.1. 事象システム(EVSYS)構成設定

応用例は最大の柔軟性のためにCCLと信号を配線するのに事象システムを使用します。釦信号と読まれたクロック信号はLUTの事象入力に配線されなければならず、一方でこのLUTからの出力はADC事象入力に配線されなければなりません。従って、この応用ではCCLが事象発生部と事象使用部の両方です。

実時間計数器(RTC)内の周期的割り込み計時器(PIT)部からの事象出力はクロック信号として適合され、それを使用することによってデバイス上の他のタイマ/カウンタは他の目的のため利用可能に保たれます。RTCクロックが32kHzに設定される場合、良い開始点は1つの事象チャンネル用の供給元として1024分周したRTCクロックに対応するPIT出力事象を選ぶことです。これは釦信号の特性に応じて変更される必要があるかもしれません。LUT用のIN2として選ばれる入力事象はその後にこのチャンネルの使用部に形態設定されるべきです。

釦に接続された入出力ピンは2つ目の事象チャネルに対する事象発生部として形態設定されるべきです。利用可能な残りのLUT入力事象はその後にこのチャネルの使用部として形態設定されるべきです。入出力ピンも接続された外部プルアップ抵抗がない場合に関連する許可されたプルアップ抵抗と共に入力として形態設定されるべきです。

濾波した釦信号からADC変換を起動するため、LUT出力は3つ目の事象チャネルに対する発生部として形態設定されるべきで、同時にADCは使用部として形態設定されるべきです。

4.2. 実時間計数器(RTC)構成設定

RTC単位部はPIT(周期的割り込み計時器)と呼ばれる機能を含みます。PITはRTCの残りと同じクロック元を使用し、許可時、n回のRTCクロック周期に対応する期間でクロック信号の形式で出力事象の組を提供します。各種PIT出力事象は各々がRTCクロックに関連する異なる期間を持つ予め定義された事象発生部の組の形式で事象システムに於いて選択可能です。

PIT出力事象を使うためには、PITがRTC単位部で許可されなければなりません。

4.3. 形態設定可能な注文論理回路(CCL)形態設定

CCL内の各参照表(LUT)はLUT出力を同期または濾波するのに使用することができる濾波器を含みます。濾波器は既定によって周辺機能クロック信号によってクロック駆動されますが、IN2でLUTに提供される代替クロック信号を使用することもできます。IN2で適切なクロック信号とIN0かIN1のどちらかで機械的な釦からの信号を提供することにより、そうしなければ望まれない動きを引き起こす釦信号での不具合(グリッチ)を濾波するのに単一LUTを使用することができます。

この目的用にLUTを形態設定するには、この濾波器と代替クロック元機能が許可されなければなりません。

LUT入力は多数の異なる信号からで、それらの中から異なる2つの事象信号を選ぶことができます。釦とクロック信号用の供給元の点からの最大柔軟性のため、2つの事象信号は入力として選ばれるべきです。事象入力の1つは代替クロック信号として使用されるべくIN2に割り当てられなければなりません。他の事象信号は残り2つの入力の1つに割り当てられるべきで、同時に未使用入力は「遮蔽」して形態設定されるべきです。

代替クロックが許可される時にIN2も遮蔽(切断)されるため、LUTの真理値表(TRUTH)レジスタ形態設定時には釦信号用に選んだ入力だけが考慮される必要があります。LUT出力は釦が押されている限りHigh(1)であるべきです。例えば、釦信号がHigh(1)活性でIN1で利用可能な場合、TRUTHレジスタは4に設定されるべきです。釦信号が多くの評価キットに対する場合であるLow(0)活性なら、TRUTHレジスタは1に設定されるべきです。

LUTとCCLを許可することによってCCL構成設定を完了してください。

入出力ピンや他の周辺機能からの信号は、応用によって必要とされる場合、事象信号に代えてLUT入力として選ぶことができます。

4.4. A/D変換器(ADC)形態設定

コアを用いる代わりに事象信号からADC変換を開始することができる応用に対してはADCの事象入力開始機能が許可されなければなりません。その後、それが利用可能になると直ぐにその変換結果を格納して処理するため、結果準備可割り込みも許可されるべきです。

ADCへの利用可能な内部アナログ供給元の1つは基板上の温度感知器からの電圧です。ADCを温度感知器採取に形態設定するには、ADC電圧基準は内部基準電圧に設定され、ADC入力信号としてその感知器が選ばれるべきです。その後、ADC電圧基準が1.1Vに設定され、基準電圧(VREF)単位部が許可されるべきです。

記述されるようにADCを構成設定することにより、結果準備可割り込みが供給される時にADC結果レジスタで10ビットに変換された電圧値が利用可能です。この結果を温度値に変換するにはデバイスの識票列内に含まれる変位(オフセット)と利得の係数によって修正されなければなりません。簡単にするため、この修正は応用例では含まれません。

4.5. 万能同期非同期送受信器(USART)構成設定

確認と検査の目的に対して可視化のためにシリアル端末にデータを送ることが有用で有り得ます。TX(送信)ピン上でデータを送るようにUSARTを形態設定するには、送信部を許可し、ボーレートを設定し、そしてUSART TXピンを出力として形態設定することだけが必要とされます。Atmel STARTによって提供されるUSARTドライバを値用することにより、ボーレートはドライバによって計算されて形態設定されます。

4.6. CPU詳細

ADCで結果準備可割り込みが許可され、応用例がUSART経由でADCの結果を格納して送信すべきなので、USARTにデータを転送する機構と共に正しい割り込み処理ルーチン(ISR)が実装されるべきです。

結果準備可割り込み処理ルーチンは変数のADC_resultとsend_flagが定義されているとすれば、下の断片と同様に実装することができます。

```
ISR(ADC0_RESRDY_vect)
{
    /* ADC結果を格納して結果を送ることを主繰り返しに通知 */
    ADC_result = ADC0.RESL;
    send_flag = 1;

    /* 割り込み要求フラグは手動で解除(0)されなければなりません。 */
}
```

```
ADC0.INTFLAGS = ADC_RESRDY_bm;
}
```

簡単にするため、例はADC結果の下位8ビットを格納して送信するだけです。

Atmel STARTによって生成されたUSARTドライバ関数を用いる格納した値の送信はその後に下の断片と同様の方法で主繰り返しに実装することができます。

```
/* ADC結果が格納されて、送る準備が整っています。 */
if (send_flag) {
    USART_0_putc(ADC_result);
    send_flag = 0;
}
```

USART_0_putc()関数は単に与えられた8ビットをUSART送信レジスタに書きます。

デバイスでの全体割り込みを許可するためにCPUステータスレジスタ(SREG)の全体割り込み許可(I)ビットも設定(1)されなければなりません。

5. Atmel | STARTからのソースコード取得

コード例は画像ユーザーインターフェース(GUI)を通して応用コードの形態設定を許すウェブに基づくAtmel | STARTを通して利用可能です。コードは下の直接コード例リンクまたはAtmel | START先頭頁のBROWSE EXAMPLES(例検索)鉤経由Atmel Studio 7.0とIAR Embedded Workbench®の両方に対してダウンロードすることができます。

Atmel | STARTウェブ ページ : <http://microchip.com/start>

コード例

・コアから独立した周辺機能での開始に際して:

- http://start.atmel.com/#example/Atmel%3Agetting_started_with_core_independent_peripherals%3A1.0.0%3A%3AApplication%3AGetting_Started_with_Core_Independent_Peripherals%3A

例プロジェクトについての詳細と情報に関してはAtmel | STARTでUser guide(使用者の手引き)を押下してください。User guide鉤はAtmel | STARTプロジェクト形態設定部内の一覧画面でプロジェクト名をクリックすることにより、例閲覧部で見つけることができます。

Atmel Studio

DOWNLOAD SELECTED EXAMPLE(選んだ例をダウンロード)をクリックすることにより、Atmel | STARTで例閲覧部からAtmel Studio用.atzipファイルとしてコードをダウンロードしてください。Atmel | START内からファイルをダウンロードするには、EXPORT PROJECT(プロジェクトをエクスポート)に続いてDOWNLOAD PACK(一括ダウンロード)をクリックしてください。

ダウンロードした.atzipファイルをダブル クリックしてください。プロジェクトがAtmel Studio 7.0に導入されます。

IAR Embedded Workbench

IAR Embedded Workbenchでプロジェクトをインポートする方法の情報についてはAtmel | START使用者の手引きを開き、Using Atmel Start Output in External Tools(外部ツールでAtmel START出力を使用)とIAR Embedded Workbenchを選んでください。Atmel | START使用者の手引きへのリンクは共に頁の右上隅に置かれたAtmel | START先頭頁からAbout(これについて)またはプロジェクト形態設定部内のHelp And Support(手助けと支援)をクリックすることによって見つけることができます。

6. 他の関連資料

下はコアから独立した周辺機能を利用する応用記述とAtmel START例プロジェクトの概要です。

表6-1. Atmel START例プロジェクト

応用記述	リンク
ATtiny1617の形態設定可能な注文論理回路を用いるコア独立した常夜灯	http://www.microchip.com/wwwAppNotes/AppNotes.aspx?appnote=en595063
tinyAVR® 1系の形態設定可能な注文論理回路を使用するコアから独立したブラシレスDCファン制御	http://www.microchip.com/wwwAppNotes/AppNotes.aspx?appnote=en592093
tinyAVR® 1系でのDACを使用するデジタル録音器	http://www.microchip.com/wwwAppNotes/AppNotes.aspx?appnote=en592092
tinyAVR® 1系でのコアから独立した超音波距離測定	http://www.microchip.com/wwwAppNotes/AppNotes.aspx?appnote=en592094

表6-2. Atmel START例プロジェクト

例	リンク
AVR事象の開始に際して	http://start.atmel.com/#example/Atmel%3AApplication_AVR_Examples%3A1.0.0%3A%3AApplication%3AGetting_STARTED_AVR_Events%3A
デジタル録音器	http://start.atmel.com/#example/Atmel%3Avoice_recorder_with_dac%3A1.0.0%3A%3AApplication%3AAVR42777_Digital_Sound_Recorder%3A
鸚鵡(Parrot)	http://start.atmel.com/#example/Atmel%3Aparrot_feg%3A1.0.0%3A%3AApplication%3AAVR42777_Parrot%3A
BLDCファン制御	http://start.atmel.com/#example/Atmel%3Aavr42778_blde_fan_control%3A1.0.0%3A%3AApplication%3AAVR42778_BLDC_Fan_Control%3A
超音波距離測定	http://start.atmel.com/#example/Atmel%3Acip_ultrasonic_distance%3A1.0.0%3A%3AApplication%3AAVR42779_Ultrasonic_Distance_Measurement%3A
ATtiny817事象システムの使い方	http://start.atmel.com/#example/Atmel%3Aavr42815_using_event_system_on_attiny817%3A0.0.1%3A%3AApplication%3AAVR42815_-_Using_ATtiny817_Event_System%3A
CCLを用いたコアから独立した常夜灯	http://start.atmel.com/#example/Atmel%3Acore_independent_night_light_using_ccl%3A1.0.0%3A%3AApplication%3ACore_Independent_Night_Light_using_CCL%3A
TCA、TCBと共にCCLを用いた直交復号	http://start.atmel.com/#example/Atmel%3Aquadrature_decoding_using_ccl_with_tca_and_tcb%3A1.0.0%3A%3AApplication%3AQuadrature_Decoding_using_CCL_with_TCA_and_TCB%3A
現実的な心臓の鼓動	http://start.atmel.com/#example/Atmel%3Acip_realistic_heartbeat%3A1.0.0%3A%3AApplication%3ARealistic_Heartbeat%3A

7. 改訂履歴

資料改訂	日付	注釈
A	2017年4月	初版資料公開
B	2018年2月	tinyAVR 0系統とmegaAVR 0系統も含むように「関連デバイス」章を更新

Microchipウェブ サイト

Microchipは<http://www.microchip.com/>で当社のウェブ サイト経由でのオンライン支援を提供します。このウェブ サイトはお客様がファイルや情報を容易に利用可能にする手段として使用されます。お気に入りのインターネット ブラウザを用いてアクセスすることができ、ウェブ サイトは以下の情報を含みます。

- **製品支援** – データシートと障害情報、応用記述と試供プログラム、設計資源、使用者の手引きとハードウェア支援資料、最新ソフトウェア配布と保管されたソフトウェア
- **一般的な技術支援** – 良くある質問(FAQ)、技術支援要求、オンライン検討グループ、Microchip相談役プログラム員一覧
- **Microchipの事業** – 製品選択器と注文の手引き、最新Microchip報道発表、セミナーとイベントの一覧、Microchip営業所の一覧、代理店と代表する工場

お客様への変更通知サービス

Microchipのお客様通知サービスはMicrochip製品を最新に保つのに役立ちます。加入者は指定した製品系統や興味のある開発ツールに関連する変更、更新、改訂、障害情報がある場合に必ず電子メール通知を受け取ります。

登録するには<http://www.microchip.com/>でMicrochipのウェブ サイトをアクセスしてください。”Support”下で”Customer Change Notification”をクリックして登録指示に従ってください。

お客様支援

Microchip製品の使用者は以下のいくつかのチャネルを通して支援を受け取ることができます。

- 代理店または販売会社
- 最寄りの営業所
- 現場応用技術者(FAE:Field Application Engineer)
- 技術支援

お客様は支援に関してこれらの代理店、販売会社、または現場応用技術者(FAE)に連絡を取るべきです。最寄りの営業所もお客様の手助けに利用できます。営業所と位置の一覧はこの資料の後ろに含まれます。

技術支援は<http://www.microchip.com/support>でのウェブ サイトを通して利用できます。

Microchipデバイスコード保護機能

Microchipデバイスでの以下のコード保護機能の詳細に注意してください。

- Microchip製品はそれら特定のMicrochipデータシートに含まれる仕様に合致します。
- Microchipは意図した方法と通常条件下で使用される時に、その製品系統が今日の市場でその種類の最も安全な系統の1つであると考えます。
- コード保護機能を破るのに使用される不正でおそらく違法な方法があります。当社の知る限りこれらの方法の全てはMicrochipのデータシートに含まれた動作仕様外の方法でMicrochip製品を使用することが必要です。おそらく、それを行う人は知的財産の窃盗に関与しています。
- Microchipはそれらのコードの完全性について心配されているお客様と共に働きたいと思います。
- Microchipや他のどの半導体製造業者もそれらのコードの安全を保証することはできません。コード保護は当社が製品を”破ることができない”として保証すると言ったことを意味しません。

コード保護は常に進化しています。Microchipは当社製品のコード保護機能を継続的に改善することを約束します。Microchipのコード保護機能を破る試みはデジタル ミレニアム著作権法に違反するかもしれません。そのような行為があなたのソフトウェアや他の著作物に不正なアクセスを許す場合、その法律下の救済のために訴権を持つかもしれません。

法的通知

デバイス応用などに関してこの刊行物に含まれる情報は皆さまの便宜のためにだけ提供され、更新によって取り換えられるかもしれません。皆さまの応用が皆さまの仕様に合致するのを保証するのは皆さまの責任です。Microchipはその条件、品質、性能、商品性、目的適合性を含め、明示的にも黙示的にもその情報に関連して書面または表記された書面または黙示の如何なる表明や保証もしません。Microchipはこの情報とそれの使用から生じる全責任を否認します。生命維持や安全応用でのMicrochipデバイスの使用は完全に購入者の危険性で、購入者はそのような使用に起因する全ての損害、請求、訴訟、費用からMicrochipを擁護し、補償し、免責にすることに同意します。他に言及されない限り、Microchipのどの知的財産権下でも暗黙的または違う方法で許認可は譲渡されません。

商標

Microchipの名前とロゴ、Microchipロゴ、AnyRate、AVR、AVRロゴ、AVR Freaks、BeaconThings、BitCloud、CryptoMemory、CryptoRF、dsPIC、FlashFlex、flexPWR、Heldo、JukeBlox、KeeLoq、KeeLoqロゴ、Kleer、LANCheck、LINK MD、maXStylus、maXTouch、MediaLB、megaAVR、MOST、MOSTロゴ、MPLAB、OptoLyzer、PIC、picoPower、PICSTART、PIC32ロゴ、Prochip Designer、QTouch、RightTouch、SAM-BA、SpyNIC、SST、SSTロゴ、SuperFlash、tinyAVR、UNI/O、XMEGAは米国と他の国に於けるMicrochip Technology Incorporatedの登録商標です。

ClockWorks、The Embedded Control Solutions Company、EtherSynch、Hyper Speed Control、HyperLight Load、IntelliMOS、mTouch、Precision Edge、Quiet-Wireは米国に於けるMicrochip Technology Incorporatedの登録商標です。

Adjacent Key Suppression、AKS、Analog-for-the-Digital Age、Any Capacitor、AnyIn、AnyOut、BodyCom、chipKIT、chipKITロゴ、CodeGuard、CryptoAuthentication、CryptoCompanion、CryptoController、dsPICDEM、dsPICDEM.net、Dynamic Average Matching、DAM、ECAN、EtherGREEN、In-Circuit Serial Programming、ICSP、Inter-Chip Connectivity、JitterBlocker、KleerNet、KleerNetロゴ、Mindi、MiWi、motorBench、MPASM、MPF、MPLAB Certifiedロゴ、MPLAB、MPLINK、MultiTRAK、NetDetach、Omniscient Code Generation、PICDEM、PICDEM.net、PICkit、PICtail、PureSilicon、QMatrix、RightTouchロゴ、REAL ICE、Ripple Blocker、SAM-ICE、Serial Quad I/O、SMART-I.S.、SQI、SuperSwitcher、SuperSwitcher II、Total Endurance、TSHARC、USBCheck、VariSense、View Sense、WiperLock、Wireless DNA、ZENAは米国と他の国に於けるMicrochip Technology Incorporatedの商標です。

SQTPは米国に於けるMicrochip Technology Incorporatedの役務標章です。

Silicon Storage Technologyは他の国に於けるMicrochip Technology Inc.の登録商標です。

GestICは他の国に於けるMicrochip Technology Inc.の子会社であるMicrochip Technology Germany II GmbH & Co. KGの登録商標です。

ここで言及した以外の全ての商標はそれら各々の会社の所有物です。

© 2018年、Microchip Technology Incorporated、米国印刷、不許複製

DNVによって認証された品質管理システム

ISO/TS 16949

Microchipはその世界的な本社、アリゾナ州のチャンドラーとテンペ、オレゴン州グラシャムの設計とウェハー製造設備とカリフォルニアとインドの設計センターに対してISO/TS-16949:2009認証を取得しました。当社の品質システムの処理と手続きはPIC[®] MCUとdsPIC[®] DSC、KEELOQ符号飛び回りデバイス、直列EEPROM、マイクロ周辺機能、不揮発性メモリ、アナログ製品用です。加えて、開発システムの設計と製造のためのMicrochipの品質システムはISO 9001:2000認証取得です。

日本語© HERO 2018.

本応用記述はMicrochipのAN2451応用記述(DS00002451B-2018年2月)の翻訳日本語版です。日本語では不自然となる重複する形容表現は省略されている場合があります。日本語では難解となる表現は大幅に意識されている部分もあります。必要に応じて一部加筆されています。頁割の変更により、原本より頁数が少なくなっています。

必要と思われる部分には()内に英語表記や略称などを残す形で表記しています。

青字の部分はリンクとなっています。一般的に赤字の0,1は論理0,1を表します。その他の赤字は重要な部分を表します。

世界的な販売とサービス

米国	亜細亜/太平洋	亜細亜/太平洋	欧州
本社 2355 West Chandler Blvd. Chandler, AZ 85224-6199 Tel: 480-792-7200 Fax: 480-792-7277 技術支援: http://www.microchip.com/support ウェブアドレス: www.microchip.com アトランタ Duluth, GA Tel: 678-957-9614 Fax: 678-957-1455 オースチン TX Tel: 512-257-3370 ホストン Westborough, MA Tel: 774-760-0087 Fax: 774-760-0088 シカゴ Itasca, IL Tel: 630-285-0071 Fax: 630-285-0075 ダラス Addison, TX Tel: 972-818-7423 Fax: 972-818-2924 デトロイト Novi, MI Tel: 248-848-4000 ヒューストン TX Tel: 281-894-5983 インディアナポリス Noblesville, IN Tel: 317-773-8323 Fax: 317-773-5453 Tel: 317-536-2380 ロサンゼルス Mission Viejo, CA Tel: 949-462-9523 Fax: 949-462-9608 Tel: 951-273-7800 ローリー NC Tel: 919-844-7510 ニューヨーク NY Tel: 631-435-6000 サンホセ CA Tel: 408-735-9110 Tel: 408-436-4270 カナダ - トロント Tel: 905-695-1980 Fax: 905-695-2078	オーストラリア - シドニー Tel: 61-2-9868-6733 中国 - 北京 Tel: 86-10-8569-7000 中国 - 成都 Tel: 86-28-8665-5511 中国 - 重慶 Tel: 86-23-8980-9588 中国 - 東莞 Tel: 86-769-8702-9880 中国 - 広州 Tel: 86-20-8755-8029 中国 - 杭州 Tel: 86-571-8792-8115 中国 - 香港特別行政区 Tel: 852-2943-5100 中国 - 南京 Tel: 86-25-8473-2460 中国 - 青島 Tel: 86-532-8502-7355 中国 - 上海 Tel: 86-21-3326-8000 中国 - 瀋陽 Tel: 86-24-2334-2829 中国 - 深圳 Tel: 86-755-8864-2200 中国 - 蘇州 Tel: 86-186-6233-1526 中国 - 武漢 Tel: 86-27-5980-5300 中国 - 西安 Tel: 86-29-8833-7252 中国 - 廈門 Tel: 86-592-2388138 中国 - 珠海 Tel: 86-756-3210040	インド - ハンガロール Tel: 91-80-3090-4444 インド - ニューデリー Tel: 91-11-4160-8631 インド - フネー Tel: 91-20-4121-0141 日本 - 大阪 Tel: 81-6-6152-7160 日本 - 東京 Tel: 81-3-6880-3770 韓国 - 大邱 Tel: 82-53-744-4301 韓国 - ソウル Tel: 82-2-554-7200 マレーシア - クアラルンプール Tel: 60-3-7651-7906 マレーシア - ペナン Tel: 60-4-227-8870 フィリピン - マニラ Tel: 63-2-634-9065 シンガポール Tel: 65-6334-8870 台湾 - 新竹 Tel: 886-3-577-8366 台湾 - 高雄 Tel: 886-7-213-7830 台湾 - 台北 Tel: 886-2-2508-8600 タイ - バンコク Tel: 66-2-694-1351 ベトナム - ホーチミン Tel: 84-28-5448-2100	オーストラリア - ウェルズ Tel: 43-7242-2244-39 Fax: 43-7242-2244-393 デンマーク - コペンハーゲン Tel: 45-4450-2828 Fax: 45-4485-2829 フィンランド - エスポー Tel: 358-9-4520-820 フランス - パリ Tel: 33-1-69-53-63-20 Fax: 33-1-69-30-90-79 ドイツ - ガルピング Tel: 49-8931-9700 ドイツ - ハーン Tel: 49-2129-3766400 ドイツ - ハイムブロン Tel: 49-7131-67-3636 ドイツ - カールスルーエ Tel: 49-721-625370 ドイツ - ミュンヘン Tel: 49-89-627-144-0 Fax: 49-89-627-144-44 ドイツ - ローゼンハイム Tel: 49-8031-354-560 イスラエル - ラーナナ Tel: 972-9-744-7705 イタリア - ミラノ Tel: 39-0331-742611 Fax: 39-0331-466781 イタリア - ハドバ Tel: 39-049-7625286 オランダ - デルネン Tel: 31-416-690399 Fax: 31-416-690340 ノルウェー - トロンハイム Tel: 47-7289-7561 ポーランド - ワルシャワ Tel: 48-22-3325737 ルーマニア - ブカレスト Tel: 40-21-407-87-50 スペイン - マドリード Tel: 34-91-708-08-90 Fax: 34-91-708-08-91 スウェーデン - イェテボリ Tel: 46-31-704-60-40 スウェーデン - ストックホルム Tel: 46-8-5090-4654 イギリス - ウォーキングム Tel: 44-118-921-5800 Fax: 44-118-921-5820