
AVR042 : AVR®マイクロ コントローラ ハードウェア設計の考察

要点

- ・ 強力なアナログとデジタルの電源を提供するための指針
- ・ RESET線の接続
- ・ AVRデバイスへの書き込み器/デバッガのインターフェース
- ・ 外部のクリスタル発振子またはセラミック振動子用発振器の使い方

序説

この応用記述はAVR®マイクロ コントローラを使用してハードウェアを設計する間に従うべき基本的な指針を提供します。代表的な設計で直面する既知の問題のいくつかはそれらを解決するための可能な解決策と対策を提供することによって処理されます。

この応用記述の範囲はAVRマイクロ コントローラを使用する応用設計での徹底的な資料よりも、むしろ潜在する設計問題への入門を提供することです。

注: 新規設計を始める前、特にその設計がEMC指令または欧州以外の国々での他の同様な指令の必要条件に合致することを意図するなら、「[AVR040:電磁適合性\(EMC\)設計の考察](#)」応用記述を読んでください。

本書は一般の方々の便宜のため有志により作成されたもので、Microchip社とは無関係であることを御承知ください。しおりの[はじめに]での内容にご注意ください。

目次

要点	1
序説	1
1. 略語	3
2. 電源	3
2.1. デジタル電源	3
2.2. アナログ電源	4
3. AVRデバイスのRESETピンの接続	4
3.1. 外部リセットスイッチ	5
4. 書き込み器/デバッガの線の接続	5
4.1. SPIプログラミングインターフェース	5
4.2. JTAGインターフェース	6
4.3. PDIインターフェース	6
4.4. TPIインターフェース	7
4.5. UPDIインターフェース	7
5. クリスタル発振子とセラミック振動子の使い方	7
5.1. AVR MCUでのクロック元選択	7
5.2. クリスタル発振子とセラミック振動子について	8
5.3. 推奨コンデンサ値	9
5.4. 不平衡外部容量(コンデンサ)	9
5.5. RTC用クリスタル	9
5.6. PCB配置	9
6. 未使用XTALピン	9
7. ATxmega32A4とATmega324PBデバイスの配置例	9
8. 改訂履歴	10
Microchipウェブ サイト	12
お客様への変更通知サービス	13
お客様支援	13
Microchipデバイスコード保護機能	13
法的通知	13
商標	14
DNVによって認証された品質管理システム	14
世界的な販売とサービス	15

1. 略語

ADC	アナログ⇒デジタル変換器、A/D変換器 (Analog to Digital Converter)
AREF	アナログ基準電圧 (Analog Reference Voltage)
CPU	中央処理部 (Central Processing Unit)
DC	直流 (Direct Current)
DIP	2列直線外囲器 (Dual In-line Package)
EMC	電磁適合性 (Electromagnetic Compatibility)
ESD	静電気放電 (Electrostatic Discharge)
GND	接地 (Ground)
HVPP	高電圧並列プログラミング (High-Voltage/Parallel Programming)
Hz	ヘルツ (Hertz)
I/O	入出力 (Input and Output)
IDE	統合開発環境 (Integrated Development Environment)
ISP	実装書き込み (In-System Programming)
kHz	キロヘルツ (Kilo Hertz)
LED	発光ダイオード (Light Emitting Diode)
MCU	マイクロコントローラユニット (Micro Controller Unit)
MHz	メガヘルツ (Mega Hertz)
MISO	主装置入力従装置出力 (Master In Slave Out)
MOSI	主装置出力従装置入力 (Master Out Slave In)
PCB	印刷回路基板 (Printed Circuit Board)
PDI	プログラミングとデバッグのインターフェース (Program and Debug Interface)
RC Filter	RC濾波器 (Resistor-Capacitor Filter)
RST	リセット (Reset)
SPI	直列周辺インターフェース (Serial Peripheral Interface)
TPI	Tinyプログラミングインターフェース (Tiny Programming Interface)
UPDI	統合プログラミングとデバッグのインターフェース (Unified Program and Debug Interface)
VCC	供給電圧 (Supply Voltage)
XTAL	クリスタル用発振器 (Crystal Oscillator)

2. 電源

電源はどのハードウェア設計でも重要な部分で、システムの性能に直接影響を及ぼします。AVRデバイスのディスクリート/デジタル部分に対する電源を設計する時に考慮されるべき2つの重要な面はESD(静電気放電)保護と雑音放射です。これらの両側面は[AVR040応用記述](#)で詳細にされ、故に本資料では短い要約だけが含まれます。

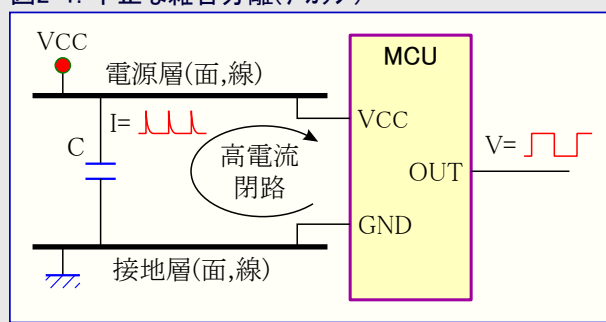
2.1. デジタル電源

殆どのAVRマイクロコントローラは非常に広い電圧範囲を持ち、数mAの供給電流だけを流し出します。これは電源が重要ではないとの印象を与えるかもしれませんが、デジタル回路と同様に供給電流は平均値です。この電流はクロック端で非常に短い尖頭で流し出され、入出力線が切り換わる場合、その尖頭は一層高く(大きく)なるでしょう。電源線上の電流パルスは入出力ポートの8つの入出力線が同時に値を変える場合、数100mAになり得ます。これらの入出力線に負荷がないなら、このパルスは数ns間続くだけかもしれません。

この種の尖頭電流は長い電源線を渡って供給できず、その主な供給元は雑音分離(デカップ)コンデンサであるべきです。

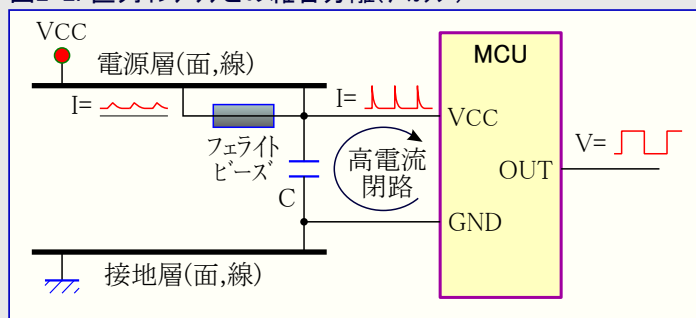
右図は不十分な雑音分離例を示します。コンデンサがマイクロコントローラから離れすぎて配置され、より大きな高電流閉路(ループ)を生成します。電源と接地層(面、線)は高電流閉路の一部です。結果として、雑音はこの基板からの他のデバイスへもっと簡単に撒き散らかされ、この基板からの副次放射が更に先まで増やされます。高電流閉路だけどころか、接地層(面、線)全体が雑音に対するアンテナとして働きます。これはここでの電源と接地のピンがその層(面、線)に直接的に接続され(代表的には穴実装部品)、雑音分離コンデンサが少し離れた面に接続される場合です。これは集積回路が基板の或る側に配置され、雑音分離コンデンサが他の側に配置される場合の面実装部品での基板に関して時々見られます。

図2-1. 不正な雑音分離(デカップ)



右図はコンデンサのより良い配置を示します。この線は高電流閉路の一部で、電源や接地層(面、線)の一部ではありません。これは電源と接地層(面、線)として重要です。さもないと多くの雑音を撒き散らします。この図は雑音分離改良の別の方法も示します。直列フェライトビーズは電源層(面、線)の切り替え雑音を減少するために挿入されています。フェライトビーズの直列インピーダンスはDC電圧で重要な低下が全くないことを保証するために充分低くあるべきです。特に電源自体が充分に濾波されている場合、フェライトビーズは不要かもしれません。

図2-2. 直列インダクタとの雑音分離(デカップ)



別の代替雑音分離はデバイスの電源と接地のピンを面へ直接接続し、雑音分離コンデンサを可能な限り電源と接地のピン近くの面に接続することです。大きな外囲器については、基板の反対側に雑音分離コンデンサを配置することが可能な限り電源と接地のピン近くにそれらを得る最良の方法かもしれません。また、この手法では雑音分離コンデンサとデバイスの電源と接地のピン間で形成される閉路領域を最小にすることが重要です。この手法の欠点は電源面雑音がデバイス電源に容易に容易に結合し得ることで、故に電源面が正しく濾波されることを保証することが一般的にもっと重要になります。

電源と接地のピンが共に近接して配置されるAVRデバイスでは、工業標準ピン配置を持つデバイスよりも良好な雑音分離になるでしょう。工業標準ピン配置では電源と接地のピンがDIP外囲器の対角に配置されます。電源と接地のピンの複数対を持つデバイスについては、全てのピンの対に対して雑音分離コンデンサがあることが重要です。

主電源はその安定化のためにタンタルまたはセラミックのコンデンサも持つべきです。

2.2. アナログ電源

組み込みA/D変換器を持つAVRデバイスは独立したアナログ供給電圧ピン(AVCC)を持つかもしれません。この独立した電圧供給はアナログ回路がデジタル回路の切り替えに端を発するデジタル雑音を生じ難いことを保証します。

A/D変換器の精度を改善するためにアナログ供給電圧はデジタル供給電圧と同じ規則で独立して雑音分離(デカップ)されなければなりません。AREFも雑音分離されなければなりません。コンデンサの代表値は0.1μFです。分離されたアナログ接地(AGND)が存在するなら、アナログ接地は、アナログとデジタルの接地が(電源GNDの)1点だけで接続されるようにデジタル接地から分離されるべきです。

3. AVRデバイスのRESETピンの接続

AVRデバイスのRESETピンはLow活性で、外部的なこのピンのLow設定はデバイスをリセットします。リセットは2つの目的を持ちます。

1. プログラムカウンタ(PC)を0に設定し、全てのI/Oレジスタを初期化し、(XTALピンを除く)全ピンをHi-Zによって全線を開放するため。
2. プログラミング動作へ移行するため(いくつかのデバイスについてはプログラミング動作へ移行するのにPEN線も使用されます)。RESETピンを非常に高く(11.5~12.5V)に引き上げることによって高電圧/並列プログラミング動作に移行することもできます。RESETピンとその機能についてのより多くの特定情報に関しては各々のデバイスのデータシートを参照してください。

リセット線は内部プルアップ抵抗を持ちます。しかし、雑音が多い環境の場合に不十分となり得、リセットが突発的に起きるかもしれません。特定デバイスに対して使用されなければならないのプルアップ抵抗の値についてはそのデバイスのデータシートを参照してください。

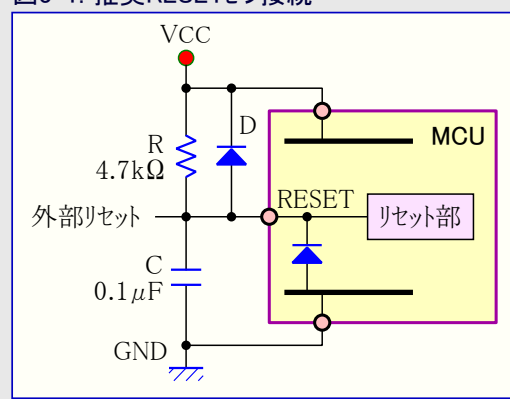
通常のLowレベルリセットと高電圧プログラミングの両方への移行を可能とするようなリセット接続は、リセット線にプルアップ抵抗を使用することによって達成することができます。このプルアップ抵抗はリセットを起動するどんな予期せぬLow信号も避けます。理論上、このプルアップ抵抗はどんな値にもできますが、AVRデバイスが外部書き込み器を使用してプログラミングされるべきなら、プルアップは書き込み器がリセット線をLowに引っ張ることによってリセットを活性にできないHigh状態のようであるべきではありません。推奨プルアップ抵抗値はプログラミングにSTK[®]600を使用する時に4.7kΩまたはそれ以上です。正しく機能するデバッグWIREに対して、プルアップは10kΩよりも小さくしてはなりません。

更に雑音からリセット線を保護するため、RESETピンから接地へコンデンサを接続してください。これはリセットを起し得るスパイクや雑音を消すための濾波器をAVRデバイスが内部に持つため、直ちに必要とはされません。追加のコンデンサを使用することが追加保護です。けれども、デバッグWIREやPDIが使用される時に追加のコンデンサのようなものは使用することができません。

ESD保護ダイオードは高電圧並列プログラミング(HVPP)を許すために内部的にリセットからVCCへ提供されません。HVPPが使用されないなら、リセットからVCCへ外部的にESD保護ダイオードを追加することが推奨されます。代わりに、GNDに対してリセット電圧を制限するためにツェナーダイオードを使用することができます。部品は物理的にAVRデバイスのRESETピンの近くに配置されるべきです。リセット線の推奨回路は右の回路構成図で示されます。

注: 抵抗RとコンデンサCの値はRESETピンに使用される代表的な値です。特定の応用設計要求では、それによってこれらの値が変更されなければなりません。

図3-1. 推奨RESETピン接続

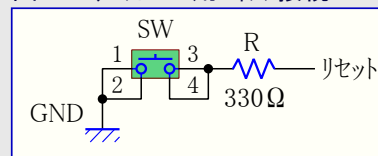


3.1. 外部リセット スイッチ

RESETピンに外部スイッチが接続される場合、直列抵抗を追加することが重要です。スイッチが押される時は必ずコンデンサを短絡し、スイッチを通る電流(I)は高い尖頭値を持ち得ます。これはスイッチを跳ねさせ、コンデンサが放電されるまで2~10ms(t)間での激しい尖頭雑音を生じます。PCB配線とスイッチの金属は小さなインダクタンス(L)を持ち込み、これらの配線を通る高電流は最大 $V_L = L \times di/dt$ の高電圧を生成し得ます。

尖頭電圧(V_L)は多分RESETピンの仕様外です。スイッチとコンデンサ間に直列抵抗を追加することにより、生成される尖頭電流がかなり低減され、RESETピンでの高電圧生成は十分な大きさにならないでしょう。接続例は右の構成図で示されます。

図3-2. リセットピン用スイッチ接続



4. 書き込み器/デバッガの線の接続

AVRマイクロ コントローラは1つまたはそれ以上のプログラミングとデバッグ用のインターフェースが特徴です。実装書き込み(ISP:In-System Programming)は殆ど全てのAVRデバイスのフラッシュメモリ、EEPROM、施錠ビット、ヒューズビットをプログラミングするのに使用されるプログラミングインターフェースです。この機能は目的対象応用基板の製造の最終段階でのAVRマイクロ コントローラ書き込み、一連の工程の後でソフトウェアのバグが確認された場合の再書き込み、必要とされる場合に現場でのAVRデバイス更新さえも可能にします。いくつかのISPインターフェースはチップ上デバッグ用にも使用されるかもしれません。従ってISPコネクタが容易に入出力できるように目的対象応用基板を設計することが推奨されます。

注: デバイスによって支援されるプログラミング/デバッグ インターフェースの情報についてはデバイス特定データシートを参照してください。

4.1. SPIプログラミング インターフェース

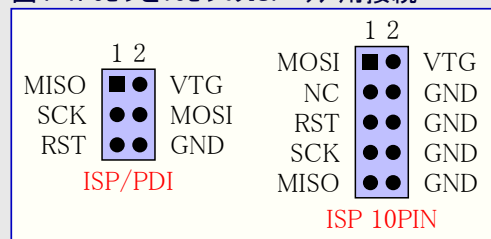
ISPに直列周辺インターフェース(SPI)を用いるデバイスでは、それらの線が一般的に通常のSPIと同じピン、または他の目的に使用され得るピンに配置されます。ISPに使用されるピンを確定するにはデバイスのデータシートを参照してください。

6ピンと10ピンの2つの標準的なSPIコネクタがISP書き込み器によって提供されます。データ線(MISOとMOSI)とバスクロック(SCK)に加え、これらのコネクタを通して目的対象電圧(VTG)、GND、RESET(RST)も提供されます。

少数のISP書き込み器は目的対象の電源によって給電されます。この方法ではそれらが目的対象基板の正しい電圧レベルへ容易に適応します。STK600のような他のISP書き込み器はVTG線経由で目的対象基板に代替給電することができます。このような場合では目的対象(基板)上の電源がONにされないことが重要です。

注: 能力と物理的なインターフェースのより多くの情報に関しては各々の書き込み器の使用者の手引きを参照してください。

図4-1. 6ピンと10ピンのISPヘッダ用接続



4.1.1. SPIプログラミング線の共用

ISP線に追加のデバイスが接続される場合、書き込み器はこの線を駆動するかもしれないAVR以外のどのデバイスからも保護されなければなりません。これはISPインターフェースと同じようにSPIバスでも重要です。**ISPインターフェースへのSPI線接続**で描かれるように、SPI線上に直列抵抗器を加えることは、これを達成する最も容易な方法です。代表的に、この抵抗Rの値は330Ω(注1)で有り得ます。

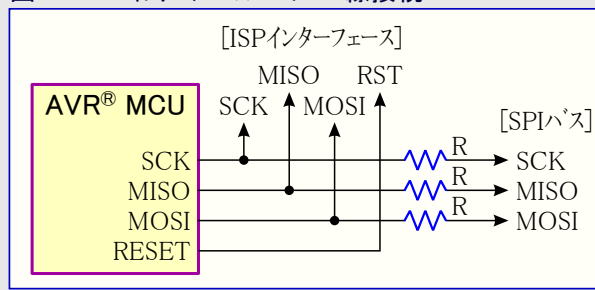
注1: これらの代表値は3.3Vの供給電圧(VCC)に対して入力電流を10mAに制限するのに使用されます。使用される書き込み/デバッガや特定ハードウェア設計の必要条件に依存して変わるかもしれません。

注2: AVRデバイスはプログラミング状態に於いて決してSPI線を駆動しません。AVRデバイスはプログラミング動作へ移行するためにリセットに保持され、全てのAVRデバイスピンをHi-Zにします。

単一応用では複数のAVRデバイスが同じISPインターフェースを共用することができます。これは最小のインターフェースを通して全てのデバイスのプログラミングを許します。けれども、特別な設計の考慮がなされなければ、全てのAVRデバイスがISP命令に応答します。SPIクロック線は一度に1つのAVRデバイスだけがSPIクロックを受け取る(ジャンパやDIPスイッチを使用して開閉できるように分離して提供されるべきです。他のSPI線(MOSIとMISO))は共用することができます。ISPリセット線が活性にされる間に全てのAVRデバイスがリセットに保たれるため、この方法はそれらが同じ保護抵抗によって書き込み器から分離されることを保証します。ISPクロックはジャンパやDIPスイッチを使用して開閉することができます。

代替の解決策は各デバイスに対して1組の直列抵抗で全てが独立して保護された複数ISPインターフェースを使用することです。

図4-2. ISPインターフェースへのSPI線接続



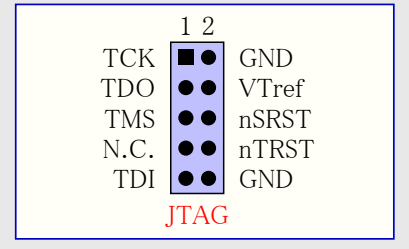
4.2. JTAGインターフェース

少数のデバイスはプログラミングとデバッグの両方に使用することができるJTAGインターフェースを持ちます。JTAG線はアナログ入力と共用され、JTAG書き込み器がこの線を制御できるように接続されなければなりません。JTAGプログラミングツールは抵抗性負荷を駆動できますが、容量性負荷を避けることがより良いことです。

右図はISP書き込み器で供給される標準JTAGコネクタを示します。SPIプログラミングコネクタについては、目的対象の電圧供給はプログラミング時にデバイスへの給電または正しい信号レベルを保証することを許します。

注: AVRデバイスとのJTAGインターフェースについてのより多くの情報に関しては特定の書き込み器/デバッグの使用者の手引きを参照してください。

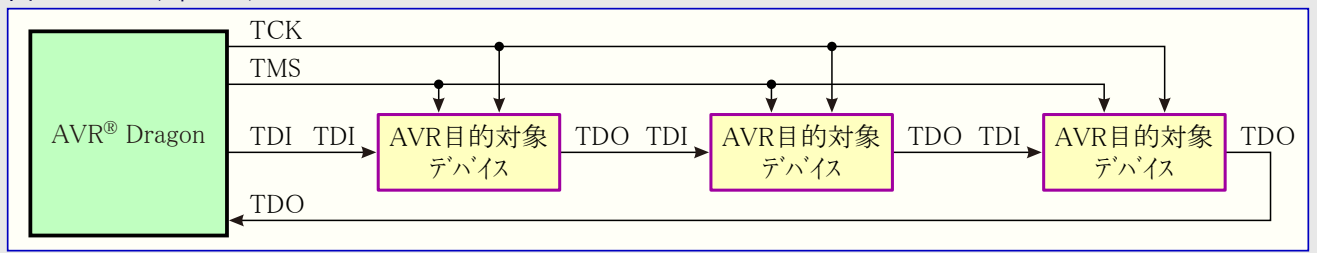
図4-3. 標準JTAGコネクタのピン配置



4.2.1. JTAG線の共用

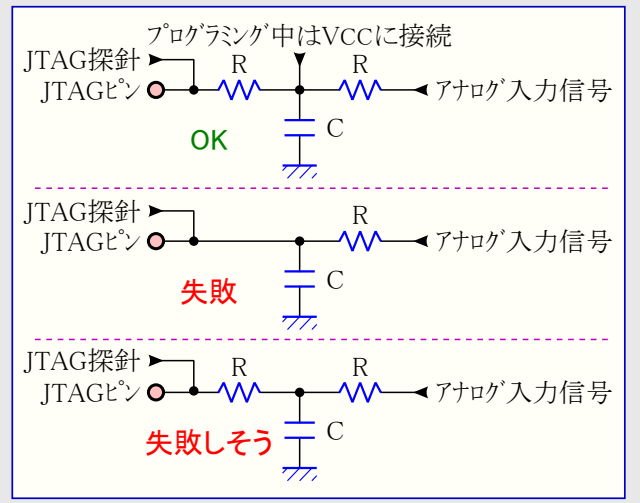
JTAGデューシーチェーン作成により、単一のJTAGコネクタは様々なデバイス用のISPインターフェースとして扱うことができます。AVR® Dragonに対してJTAGを使用するデューシーチェーン用の代表的な接続が次の回路図で示されます。デューシーチェーン形態設定はJTAGインターフェースを使用するどの書き込み器/デバッグに対しても使用することができます。この図で示されないGNDとVTREFは目的対象基板に接続されなければなりません。

図4-4. JTAGデューシーチェーン



応用でJTAG線が使用される場合、図4-2.で示される保護抵抗が必要とされます。例えば、A/D変換器(ADC)は度々その線にアナログ濾波器を持ちます。このような場合、負荷が抵抗性であることを保証するためにプログラミングの間中、濾波器のコンデンサが取り去られなければなりません。右図はこの処置を図解します。

図4-5. JTAGインターフェース接続-正規と不正な方法



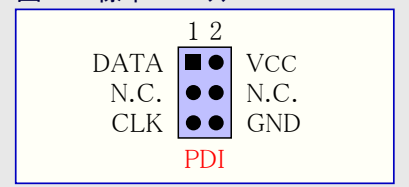
4.3. PDIインターフェース

プログラミングとデバッグ用インターフェース(PDI)はAVR XMEGA®マイクロコントローラシステムで導入されたMicrochip専有の2線インターフェースです。名前が暗示するように、このインターフェースはデバイスの実装書き込みとチップ上デバッグの両方に使用することができます。

右図はMicrochipの書き込み器で供給される標準PDIコネクタを示します。このインターフェースを使用するのにPDI_CLKとも呼ばれるRESETと専用のPDI_DATAのデバイス上の2つのピンだけが必要とされます。目的対象の電圧供給はプログラミング中にデバイスへの給電または正しい信号レベルを保証することを許します。

注: PDIの能力と物理的なインターフェースについてのより多くの情報に関しては各々の書き込み器の使用者の手引きを参照してください。

図4-6. 標準PDIヘッダ



4.3.1. 外部リセット回路

PDIのクロック駆動にリセット線が使用されるため、コンデンサや外部リセット元のようにプログラミングまたはデバッグ中にクロック信号を歪め得るような回路も迂回または避けることが重要です。標準動作中、リセット線上の短いスパイクによって引き起こされるそのような予期せぬリセットを防ぐためにRESETピンは内部濾波器を持ちます。クロック信号が変形されると言う事実にも拘らず、プログラミング中に1000pFまでの容量性負荷がSTK600とAVR Dragonで動くことが検査されています。Microchipの書き込み器が使用される場合、プルアップ抵抗は最低10kΩか、またはリセット線から取り去られるべきです。

4.4. TPIインターフェース

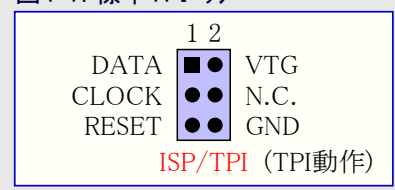
Tinyプログラミング インターフェース(TPI)は最少ピン数を持つtinyAVR®デバイスでの特徴とされます。

右図はMicrochipの書き込み器装置と共に供給される標準TPIコネクタを示します。このインターフェースを使用するためにデバイス上のRESET, PDICLK, PDIDATAの3つのピンだけが必要とされます。後者の2つのピンは通常の入出力ピンと多重化されます。

RESETピンはデバイスのRSTDISBLヒューズをプログラム(0)することによって入出力ピンとして形態設定することができます。これはリセット機能を禁止して、プログラミング用に働かすのにリセットへ印加されるべき+12Vを必要とします。少数のプログラミング ツールだけがこの電圧を生成する能力があります。

注: TPIの能力と物理的なインターフェースについてのより多くの情報に関しては各々の書き込み器の使用者の手引きを参照してください。

図4-7. 標準TPIヘッダ



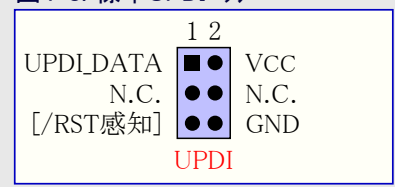
4.5. UPDIインターフェース

統合プログラミングとデバッグ用インターフェース(UPDI)はデバイスの外部プログラミングとチップ上デバッグ用のMicrochip専有インターフェースです。プログラミングとデバッグは送受信に関してUARTに基づく半二重単線インターフェースのUPDI物理インターフェース(UPDI PHY)を用いて実行されます。

この単線インターフェースはリセット機能を禁止する、ヒューズ設定または12Vプログラミングによって許可することができます。全てのプログラミング ツールがこの電圧を生成する能力を持つ訳ではありません。

注: UPDIの能力と物理的なインターフェースについてのより多くの情報に関しては各々の書き込み器の使用者の手引きを参照してください。

図4-8. 標準UPDIヘッダ



5. クリスタル発振子とセラミック振動子の使い方

殆どのAVR MCUは各種のクロック元を使用することができます。外部クロック元任意選択は外部クロック信号、RC発振器、クリスタル発振子、セラミック振動子です。クリスタル発振子とセラミック振動子の使用は、これらのクロック元の使い方が良く理解されていない事実のため、いくつかの設計で問題を引き起こします。従って本章はAVR MCUに関連してクリスタル発振子とセラミック振動子を使用する話題を扱います。この記述はこの話題に関連する理論の完全な記述を試みるよりも、むしろクリスタル発振子やセラミック振動子が使用される応用を設計するのに関連する特徴とパラメータに焦点を当てます。より多くの情報とクリスタルに関する理論については「AVR4100: AVRマイクロコントローラ用32kHzクリスタル発振器の選択と試験」応用記述を参照してください。

5.1. AVR MCUでのクロック元選択

AVRデバイスによって使用されるクロック元は適切なヒューズを設定することによって選択されます。けれども、AVR XMEGAシステムに関してはクロック元がソフトウェアを使用して形態設定されます。殆どのISPと並列の書き込み器はクロック元を選ぶためにヒューズをプログラミングすることができます。ヒューズはAVRデバイスのメモリが消去される時に消されず、ヒューズはヒューズ設定が変えられるべき場合にだけプログラミングされなければなりません。故にデバイスが消去されて再書き込みされる度にヒューズをプログラミングする必要はありません。本資料に関連するクロック任意選択は次の通りです。

- ・ 外部低周波数クリスタル発振子用発振器
- ・ 外部クリスタル発振子用発振器
- ・ 外部セラミック振動子用発振器

AVRデバイスの始動時間に関連する様々な補助設定を選択することができますが、言及した3つのクロック任意選択が目されるべき基本設定です。クロック任意選択は各種AVRデバイス間で変わり得て、全てのデバイスが外部用発振器を支援する訳ではありません。利用可能なクロック任意選択を判定するにはデバイス特定データシートを参照してください。

実際に形態設定されたクロック元以外の違うクロック元が選択された場合にAVRデバイスは動かないかもしれません。発振回路は形態設定されたクロック任意選択に基づき、AVRデバイスで内部的に活性化されます。ヒューズはメモリ消去によって解除されません。故に、不正な設定が選択された場合に問題を引き起こし得ます。

5.2. クリスタル発振子とセラミック振動子について

AVRデバイスに使用される代表的なクリスタル発振子はATカット並列共振クリスタルです。セラミック振動子はATカット並列共振クリスタルと大変良く似ていますが、それはクリスタルの安価、低品質版です。セラミック振動子は利点と欠点の両方であるより低いQ値を持ちます。この低Q値のため、セラミック振動子の発振器周波数は望む周波数へ大変容易に調整することができます。しかし、望まれない周波数変化を引き起こす温度と負荷の変化にも大変敏感です。セラミック振動子の利点はクリスタル発振子よりも早い始動になることです。

本項では、用語「振動子」は水晶クリスタルとセラミック振動子の両方を参照します(訳注:本書では基本的に「発振子」と「振動子」を区別して使用しています)。

注: この表で提供された情報は違いを示すためのものです。発振器についてのより多くの詳細に関してはデバイス特定データシートをご覧ください。

表5-1. クリスタル発振子とセラミック振動子間の技術的な違い

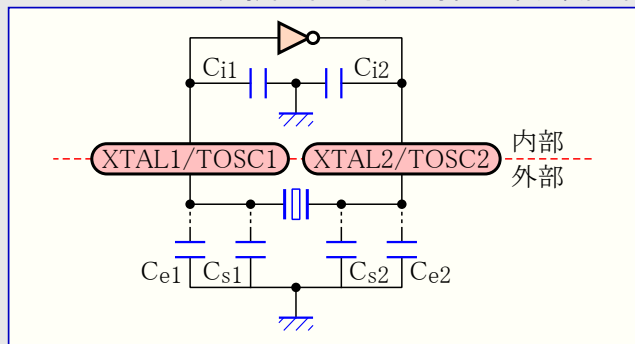
項目	クリスタル発振子	セラミック振動子
経年変化	±10ppm	±3000ppm
周波数偏差	±20ppm (注)	±2000~5000ppm
周波数/温度特性	±0.5ppm/°C (注)	±20~50ppm/°C
周波数可変幅	±15ppm/pF (注)	±100~350ppm/pF
発振器上昇時間	1~10ms	0.01~0.05ms
特性係数(Q _m)	10 ³ ~5×10 ⁵	100~5000

注: セラミック振動子でのppm変化はセラミック振動子の品質に依存します。

並列発振子/振動子はコンデンサのような反応部品を含む回路で使用されます。このような回路は指定周波数で発振を開始して維持するのに必要とされる位相移動を達成するための反応部品と発振子/振動子の組み合わせに依存します。並列発振子/振動子に使用される基本的な発振回路は次の構成図で図解されます。下の破線内の回路部分はAVRデバイスで内部的に存在する発振回路を表します。単に、AVRデバイスの組み込み発振回路は右図で示されるような反転器に基づいた発振回路として理解することができます。

図5-1.で描かれる回路は内部容量性負荷(C_i)、回路の浮遊容量(C_s)、発振子/振動子の容量性負荷(C_L)に合わせるための任意選択外部容量(C_e)を含みます。

図5-1. AVRデバイス発振回路に対する等価基本反転回路



注: いくつかのAVRデバイスが内部容量を含まない、または内部容量を許可/禁止するためのヒューズを持たないかもしれません。発振子/振動子を選ぶのに先立って常にデバイスのデータシートを調べてください。

AVRデバイスで発振子/振動子を使用する時に、使用する発振子/振動子の必要条件に従った(外部)容量(コンデンサ)を適用することが必要かもしれません。並列型発振子/振動子は適用された容量性負荷が不充分だと安定した発振を提供することができないでしょう。容量性負荷が高すぎる時は、負荷の駆動レベル依存性のため、発振は意図するように始まらないかもしれません。発振子のデータシートで見つかるクリスタルの容量性負荷(C_L)は(発振子の端子から見た)発振子の推奨容量性負荷です。容量性負荷(C_L)に合わせるために技術者は式-1.を用いて外部容量(C_e)を計算しなければなりません。C_i、C_s、C_eの総容量がC_L、により近ければより正確な周波数が得られるでしょう。

式-1.

$$\Sigma C_L = \frac{(C_{i1} + C_{e1} + C_{s1})(C_{i2} + C_{e2} + C_{s2})}{C_{i1} + C_{i2} + C_{e1} + C_{e2} + C_{s1} + C_{s2}}$$

ここでC_{e1}とC_{e2}は上の図で見られる外部コンデンサを参照し、C_{s1}とC_{s2}はAVRデバイスのXTAL/TOSCピンでの浮遊容量、C_{i1}とC_{i2}は内部容量です。

C_{i1}=C_{i2}=C_iとC_{s1}=C_{s2}=C_sのような対称配置と仮定することで、発振子/振動子のデータシートによって与えられるC_Lとで外部コンデンサは次式によって決めることができます(C_sは2~5pFと推測することができます)。


式-2.

$$C_e + C_i = 2 \times C_L - C_s$$

- C_e - 図5-1.で示されるように任意選択の外部容量です。
- C_i - 望むデバイスのXTALと/またはTOSCのピンのピン容量です。
- C_L - 望むクリスタルの負荷容量です。
- C_s - 1つのピンに対する総浮遊容量です。

例が「ATxmega32A4とATmega324PBデバイスの配置例」章で与えられます。

5.3. 推奨コンデンサ値

 **重要:** 本項で与えられる推奨は指針値だけです。常にデータシートを調べてそれによって値を計算してください。

PBでないAVRデバイスの外部クリスタル用発振器使用時、400kHzから始まる(以上の)公称周波数範囲のクリスタル発振子を使用することができます。標準的な高周波数クリスタル発振子に対する推奨コンデンサ値の範囲は22~33pFの範囲です。より新しいAVR PBについては推奨コンデンサ値の範囲が12~22pFで、各ピンに対して総容量($C_e + C_i + C_s$)が22pFを超えてはなりません。

外部低周波数クリスタル用発振器は32,768kHzクリスタル発振子が意図されます。このクロック元を選択すると、内部発振回路は必要とする容量性負荷を提供するかもしれません。CKOPTヒューズ(注1)のプログラム(0)することにより、使用者はXTAL1とXTAL2で内部容量を許可することができます。内部容量の値は代表的に20pFですが、変わり得ます。更なる負荷を必要としない32.768kHzクリスタル発振子を使用すると、外部コンデンサは必要とされません。そうでなければ外部容量の値は式-2を使用して決めることができます。CKOPTヒューズは外部コンデンサ使用時にプログラム(0)されるべきではありません。

他の場合では、クリスタル発振子の製造業者によって指定された外部容量性負荷が使用されるべきです。

外部セラミック振動子の使用時、コンデンサ値を決めるにはデバイスのデータシートを参照してください。セラミック振動子の共振周波数が容量性負荷に対して非常に敏感なため、常に推奨された容量性負荷を使用してください。

注1: いくつかのデバイスは内部容量が付かないかもしれません。いくつかのAVRデバイスはCKOPTヒューズを持たないかもしれず、代わりにそれらは32.768kHzクリスタル発振子に接続するための専用ピン(TOSC1, TOSC2)を持ちます。

注2: 発振器接続に関連する特別な詳細についてはデバイスのデータシートを参照してください。

5.4. 不平衡外部容量(コンデンサ)

雑音の多い環境では発振器が決定的に影響を及ぼされ得ます。雑音が十分に強い場合、発振器が”固定化”され、発振を停止し得ます。雑音に対する発振器の感受性を減らすために、発振回路の高インピーダンス入力XTAL1でのコンデンサの大きさを僅かに増やすことができます。コンデンサの1つだけを増やすことは総容量性負荷に殆ど影響を及ぼしませんが、不平衡コンデンサは総容量性負荷の変化よりも高い度合いで共振周波数に影響を及ぼし得ます。けれども、不平衡容量性負荷は発振のデューティ比に影響を及ぼし、使用されるべきではありません。これはAVRデバイスが最大速度制限近くで利用される場合に特に重要です。

5.5. RTC用クリスタル

多くのAVRデバイスは組み込みタイマ/カウンタの非同期クロック駆動を使用する能力を持ちます。この機能を使用すると、計数器は実時間機能に使用することができます。AVRデバイスのTOSCxピンには32.768kHzクリスタル発振子が接続されるべきです。

いくつかのAVRデバイスでは、実時間計数器と共に使用される内部発振回路が一般的な32.768kHzクリスタル発振子に対して適切であろう概ね20pFの容量性負荷を提供します。コンデンサについての情報に関してはデバイス特定データシートを参照してください。適用されたクリスタル発振子に対して内部負荷が不十分な場合、外部コンデンサを使用することができます。

5.6. PCB配置

最後に、AVRデバイスに関する発振子/振動子の物理的な位置の重要性が重要です。発振子/振動子は可能な限りAVRデバイスの近くに配置され、接地面でそれを取り囲むことによって発振子/振動子を遮蔽(シールド)することを確実にしてください。

6. 未使用XTALピン

XTALピンが使用されない場合、それらは接地(GND)に結ばれるべきです。これはデバイス始動中の予期せぬ動きを防ぐのに役立ちます。

7. ATxmega32A4とATmega324PBデバイスの配置例

以降の図と配置例はATxmega32A4とATmega324PBの設計に対する推奨開始点です。全ての部品に対して正しい値が使用されるのを保証するため、常に各々のデータシートを調べてください。考慮されるべき鍵となる点は以下です。

1. クリスタル用発振器と雑音分離(テカップ)コンデンサに対する接続。
2. PCBの階層数。独立した層で電源と接地の面での複数層設計を持つことが推奨されます。
3. VCCからの全てのデジタル電源対の雑音分離とVCCからのAVCC分離。
4. クリスタル/コンデンサとMCU間の短い距離。
5. クリスタル周辺の接地面と面に接続されるビアは配置に於いてMCUのピンに近くします。

注: ATmega PBデバイスについて、容量の総量は22pFを超えてはなりません。これは基板布線とピン容量を含みます。

図7-1. ATxmega32A4 - 必要/推奨接続の基本回路

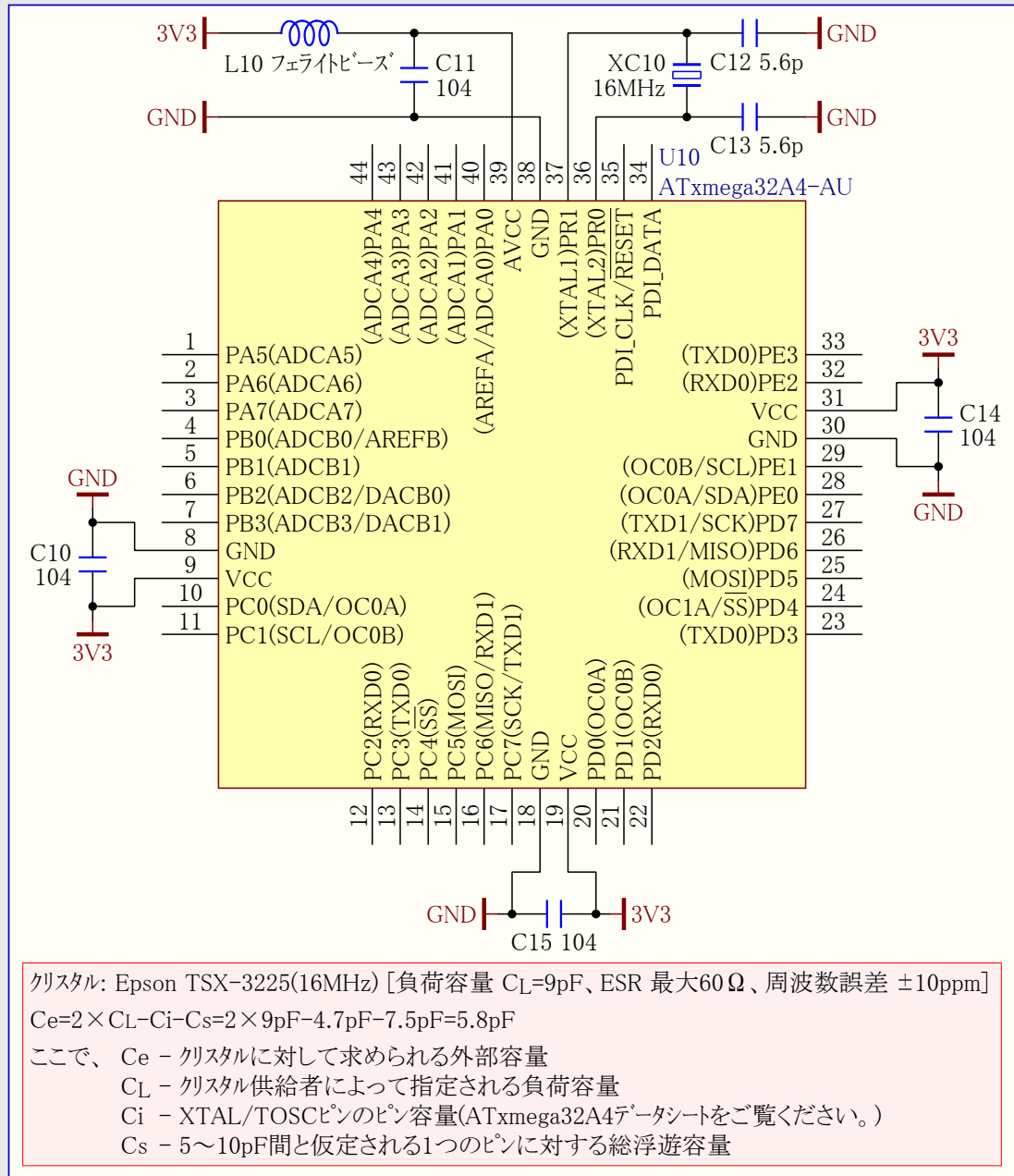


図7-2. ATxmega32A4 - 必要/推奨接続の銅箔PCB層

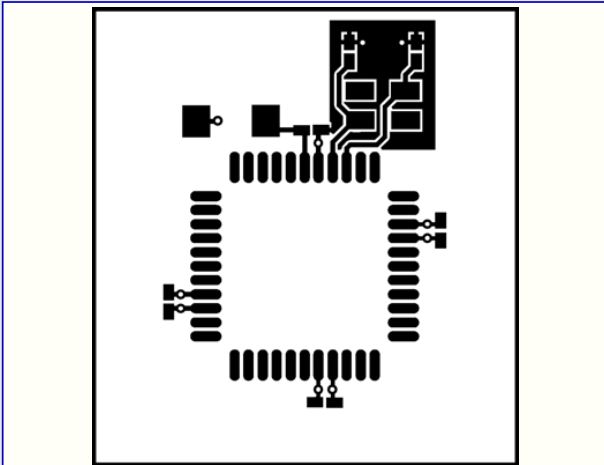


図7-3. ATxmega32A4 - 必要/推奨接続の最上部シルク印刷

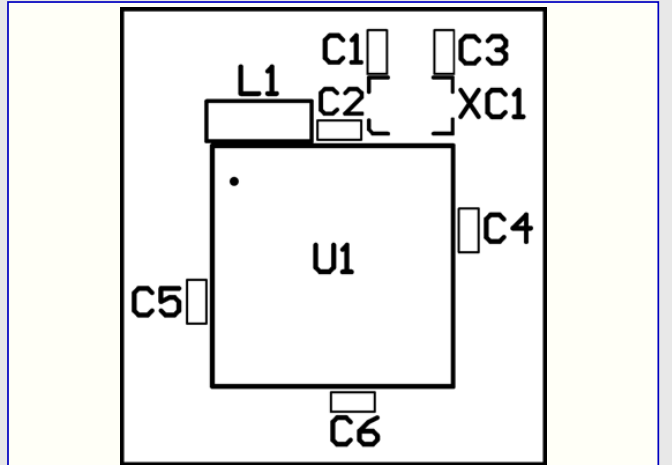
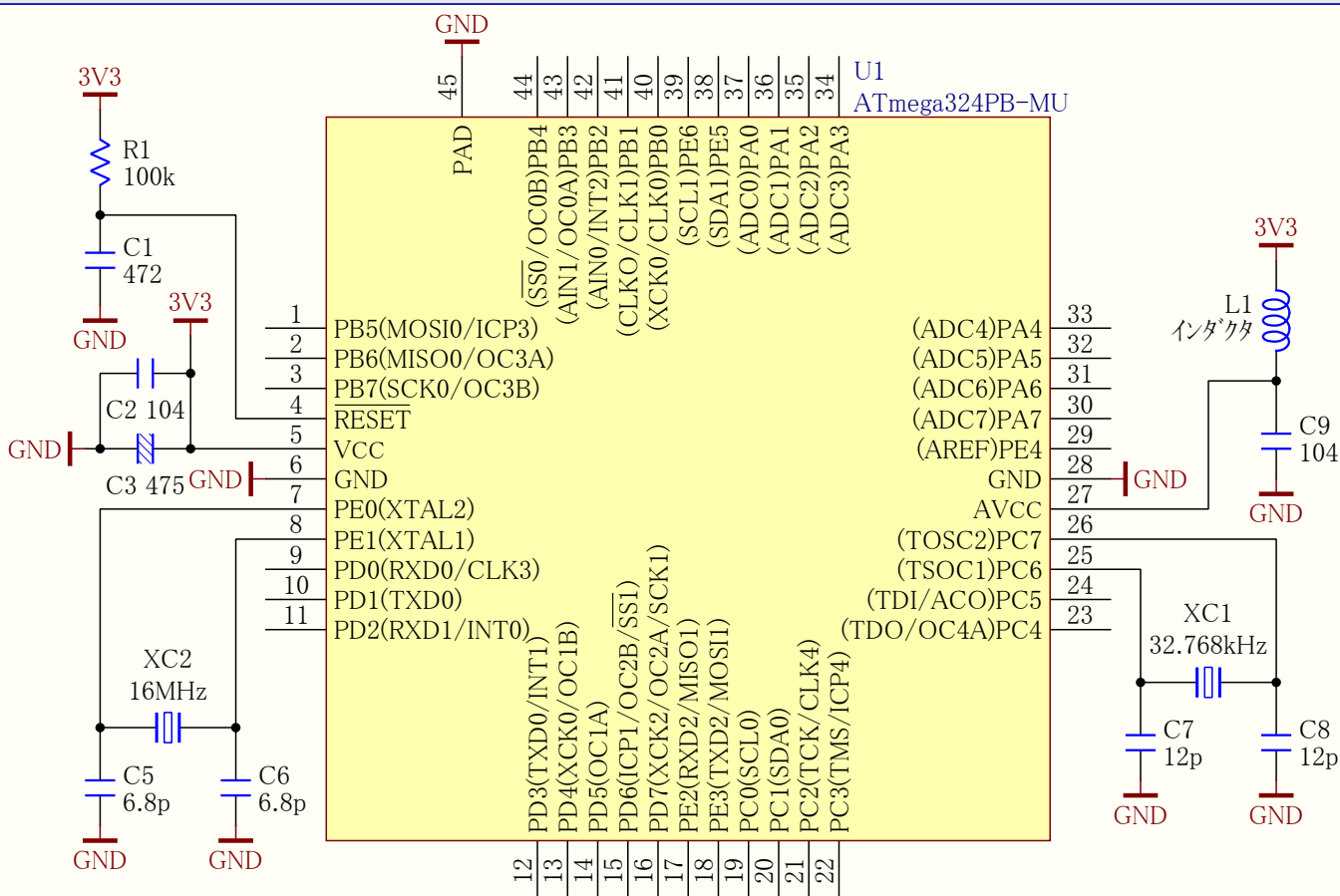


図7-4. ATmega324PB - 必要/推奨接続の基本回路



クリスタル: Epson TSX-3225(16MHz)
 負荷容量 $C_L=9\text{pF}$ 、ESR 最大60Ω、周波数誤差 $\pm 10\text{ppm}$
 $C_e=2 \times C_L - C_i - C_s=2 \times 9\text{pF} - 4\text{pF} - 7.5\text{pF}=6.5\text{pF}$
 ここで、
 C_e - クリスタルに対して求められる外部容量
 C_L - クリスタル供給者によって指定される負荷容量
 C_i - XTALピンのピン容量 (ATmega324PBデータシートをご覧ください。)
 C_s - 5~10pF間と仮定する1つのピンに対する総浮遊容量
注: ATmega324PBで1つのピンに対する総容量は22pFを超えるべきではありません。

クリスタル: Micro Crystal MSIV-T1K(32.768kHz)
 負荷容量 $C_L=12.5\text{pF}$ 、ESR 最大60Ω、周波数誤差 $\pm 20\text{ppm}$
 $C_e=2 \times C_L - C_i - C_s=2 \times 12.5\text{pF} - 6\text{pF} - 7.5\text{pF}=11.5\text{pF}$
 ここで、
 C_e - クリスタルに対して求められる外部容量
 C_L - クリスタル供給者によって指定される負荷容量
 C_i - XTALピンのピン容量 (ATmega324PBデータシートをご覧ください。)
 C_s - 5~10pF間と仮定する1つのピンに対する総浮遊容量
注: ATmega324PBで1つのピンに対する総容量は22pFを超えるべきではありません。

図7-5. ATmega324PB - 必要/推奨接続の銅箔PCB層

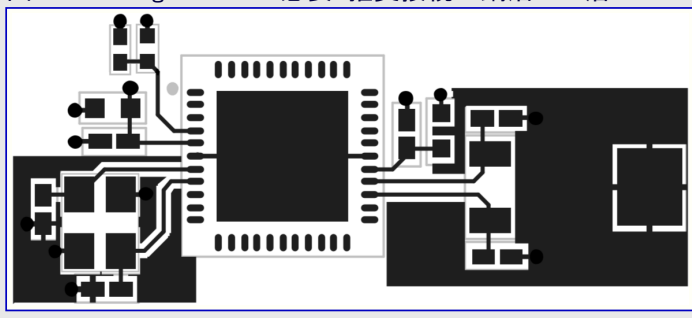
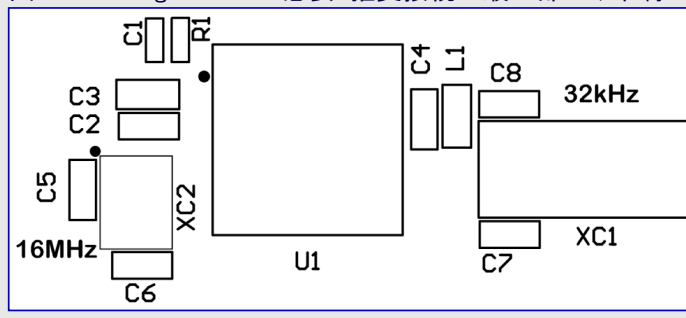


図7-6. ATmega324PB - 必要/推奨接続の最上部シルク印刷



(訳補) これらの例は基本的に発振回路に対する例です。RESETは応用に依存し、本文記述に従って処置されなければなりません。これらの例は単に外部リセットが利用可能な状態での一般的な最低回路を表しているだけです。

8. 改訂履歴

資料改訂	日付	注釈
2521L	2013年7月	1. 図4-5を更新 2. 記述に関する全般的な改善
2521M	2014年9月	「外部リセットスイッチ」でのいくつかの誤植修正
2521N	2015年6月	「雑音関連」を追加
2521O	2015年9月	「配置例」の図を修正
2521P	2015年10月	以下の項を更新 1. 「クリスタル発振子とセラミック振動子について」 2. 「推奨コンデンサ値」
2521Q	2016年6月	1. 記述の全般的な改善 2. ATmega324PBデバイス用の配置例を追加
2521R	2016年9月	1. この改訂履歴の部分でファイル名と資料番号を修正 2. 商標を修正 3. 本文でのいくつかの微細な修正
A	2017年8月	1. 「未使用XTALピン」章を追加 2. 「配置例」に対して注を追加 3. 新しい資料雛形。Microchip DS00002519AはAtmel 2521Sを置き換え
B	2018年2月	1. 「デジタル電源」項の説明を改善 2. 雑音関連の旧項を削除

Microchipウェブ サイト

Microchipは<http://www.microchip.com/>で当社のウェブ サイト経由でのオンライン支援を提供します。このウェブ サイトはお客様がファイルや情報を容易に利用可能にする手段として使用されます。お気に入りのインターネット ブラウザを用いてアクセスすることができ、ウェブ サイトは以下の情報を含みます。

- **製品支援** – データシートと障害情報、応用記述と試供プログラム、設計資源、使用者の手引きとハードウェア支援資料、最新ソフトウェア配布と保管されたソフトウェア
- **一般的な技術支援** – 良くある質問(FAQ)、技術支援要求、オンライン検討グループ、Microchip相談役プログラム員一覧
- **Microshipの事業** – 製品選択器と注文の手引き、最新Microchip報道発表、セミナーとイベントの一覧、Microchip営業所の一覧、代理店と代表する工場

お客様への変更通知サービス

Microchipのお客様通知サービスはMicrochip製品を最新に保つのに役立ちます。加入者は指定した製品系統や興味のある開発ツールに関連する変更、更新、改訂、障害情報がある場合に必ず電子メール通知を受け取ります。

登録するには<http://www.microchip.com/>でMicrochipのウェブ サイトをアクセスしてください。”Support”下で”Customer Change Notification”をクリックして登録指示に従ってください。

お客様支援

Microchip製品の使用者は以下のいくつかのチャネルを通して支援を受け取ることができます。

- 代理店または販売会社
- 最寄りの営業所
- 現場応用技術者(FAE:Field Application Engineer)
- 技術支援

お客様は支援に関してこれらの代理店、販売会社、または現場応用技術者(FAE)に連絡を取るべきです。最寄りの営業所もお客様の手助けに利用できます。営業所と位置の一覧はこの資料の後ろに含まれます。

技術支援は<http://www.microchip.com/support>でのウェブ サイトを通して利用できます。

Microchipデバイスコード保護機能

Microchipデバイスでの以下のコード保護機能の詳細に注意してください。

- Microchip製品はそれら特定のMicrochipデータシートに含まれる仕様に合致します。
- Microchipは意図した方法と通常条件下で使用される時に、その製品系統が今日の市場でその種類の最も安全な系統の1つであると考えます。
- コード保護機能を破るのに使用される不正でおそらく違法な方法があります。当社の知る限りこれらの方法の全てはMicrochipのデータシートに含まれた動作仕様外の方法でMicrochip製品を使用することが必要です。おそらく、それを行う人は知的財産の窃盗に関与しています。
- Microchipはそれらのコードの完全性について心配されているお客様と共に働きたいと思います。
- Microchipや他のどの半導体製造業者もそれらのコードの安全を保証することはできません。コード保護は当社が製品を”破ることができない”として保証すると言ったことを意味しません。

コード保護は常に進化しています。Microchipは当社製品のコード保護機能を継続的に改善することを約束します。Microchipのコード保護機能を破る試みはデジタル ミレニアム著作権法に違反するかもしれません。そのような行為があなたのソフトウェアや他の著作物に不正なアクセスを許す場合、その法律下の救済のために訴権を持つかもしれません。

法的通知

デバイス応用などに関してこの刊行物に含まれる情報は皆さまの便宜のためにだけ提供され、更新によって取り換えられるかもしれません。皆さまの応用が皆さまの仕様に合致するのを保証するのは皆さまの責任です。Microchipはその条件、品質、性能、商品性、目的適合性を含め、明示的にも黙示的にもその情報に関連して書面または表記された書面または黙示の如何なる表明や保証もしません。Microchipはこの情報とそれの使用から生じる全責任を否認します。生命維持や安全応用でのMicrochipデバイスの使用は完全に購入者の危険性で、購入者はそのような使用に起因する全ての損害、請求、訴訟、費用からMicrochipを擁護し、補償し、免責にすることに同意します。他に言及されない限り、Microchipのどの知的財産権下でも暗黙的または違う方法で許認可は譲渡されません。

商標

Microchipの名前とロゴ、Microchipロゴ、AnyRate、AVR、AVRロゴ、AVR Freaks、BeaconThings、BitCloud、CryptoMemory、CryptoRF、dsPIC、FlashFlex、flexPWR、Heldo、JukeBlox、KeeLoq、KeeLoqロゴ、Kleer、LANCheck、LINK MD、maXStylus、maXTouch、MediaLB、megaAVR、MOST、MOSTロゴ、MPLAB、OptoLyzer、PIC、picoPower、PICSTART、PIC32ロゴ、Prochip Designer、QTouch、RightTouch、SAM-BA、SpyNIC、SST、SSTロゴ、SuperFlash、tinyAVR、UNI/O、XMEGAは米国と他の国に於けるMicrochip Technology Incorporatedの登録商標です。

ClockWorks、The Embedded Control Solutions Company、EtherSynch、Hyper Speed Control、HyperLight Load、IntelliMOS、mTouch、Precision Edge、Quiet-Wireは米国に於けるMicrochip Technology Incorporatedの登録商標です。

Adjacent Key Suppression、AKS、Analog-for-the-Digital Age、Any Capacitor、AnyIn、AnyOut、BodyCom、chipKIT、chipKITロゴ、CodeGuard、CryptoAuthentication、CryptoCompanion、CryptoController、dsPICDEM、dsPICDEM.net、Dynamic Average Matching、DAM、ECAN、EtherGREEN、In-Circuit Serial Programming、ICSP、Inter-Chip Connectivity、JitterBlocker、KleerNet、KleerNetロゴ、Mindi、MiWi、motorBench、MPASM、MPF、MPLAB Certifiedロゴ、MPLAB、MPLINK、MultiTRAK、NetDetach、Omniscient Code Generation、PICDEM、PICDEM.net、PICkit、PICtail、PureSilicon、QMatrix、RightTouchロゴ、REAL ICE、Ripple Blocker、SAM-ICE、Serial Quad I/O、SMART-I.S.、SQI、SuperSwitcher、SuperSwitcher II、Total Endurance、TSHARC、USBCheck、VariSense、View Sense、WiperLock、Wireless DNA、ZENAは米国と他の国に於けるMicrochip Technology Incorporatedの商標です。

SQTPは米国に於けるMicrochip Technology Incorporatedの役務標章です。

Silicon Storage Technologyは他の国に於けるMicrochip Technology Inc.の登録商標です。

GestICは他の国に於けるMicrochip Technology Inc.の子会社であるMicrochip Technology Germany II GmbH & Co. KGの登録商標です。

ここで言及した以外の全ての商標はそれら各々の会社の所有物です。

© 2018年、Microchip Technology Incorporated、米国印刷、不許複製

DNVによって認証された品質管理システム

ISO/TS 16949

Microchipはその世界的な本社、アリゾナ州のチャンドラーとテンペ、オレゴン州グラシャムの設計とウェハー製造設備とカリフォルニアとインドの設計センターに対してISO/TS-16949:2009認証を取得しました。当社の品質システムの処理と手続きはPIC[®] MCUとdsPIC[®] DSC、KEELOQ符号飛び回りデバイス、直列EEPROM、マイクロ周辺機能、不揮発性メモリ、アナログ製品用です。加えて、開発システムの設計と製造のためのMicrochipの品質システムはISO 9001:2000認証取得です。

日本語© HERO 2018.

本応用記述はMicrochipのAN2519応用記述(DS00002519B-2018年2月)の翻訳日本語版です。日本語では不自然となる重複する形容表現は省略されている場合があります。日本語では難解となる表現は大幅に意識されている部分もあります。必要に応じて一部加筆されています。頁割の変更により、原本より頁数が少なくなっています。

必要と思われる部分には()内に英語表記や略称などを残す形で表記しています。

青字の部分はリンクとなっています。一般的に赤字の0,1は論理0,1を表します。その他の赤字は重要な部分を表します。

世界的な販売とサービス

米国	亜細亜/太平洋	亜細亜/太平洋	欧州
本社 2355 West Chandler Blvd. Chandler, AZ 85224-6199 Tel: 480-792-7200 Fax: 480-792-7277 技術支援: http://www.microchip.com/support ウェブアドレス: www.microchip.com アトランタ Duluth, GA Tel: 678-957-9614 Fax: 678-957-1455 オースチン TX Tel: 512-257-3370 ホストン Westborough, MA Tel: 774-760-0087 Fax: 774-760-0088 シカゴ Itasca, IL Tel: 630-285-0071 Fax: 630-285-0075 ダラス Addison, TX Tel: 972-818-7423 Fax: 972-818-2924 デトロイト Novi, MI Tel: 248-848-4000 ヒューストン TX Tel: 281-894-5983 インディアナポリス Noblesville, IN Tel: 317-773-8323 Fax: 317-773-5453 Tel: 317-536-2380 ロサンゼルス Mission Viejo, CA Tel: 949-462-9523 Fax: 949-462-9608 Tel: 951-273-7800 ローリー NC Tel: 919-844-7510 ニューヨーク NY Tel: 631-435-6000 サンホセ CA Tel: 408-735-9110 Tel: 408-436-4270 カナダ - トロント Tel: 905-695-1980 Fax: 905-695-2078	オーストラリア - シドニー Tel: 61-2-9868-6733 中国 - 北京 Tel: 86-10-8569-7000 中国 - 成都 Tel: 86-28-8665-5511 中国 - 重慶 Tel: 86-23-8980-9588 中国 - 東莞 Tel: 86-769-8702-9880 中国 - 広州 Tel: 86-20-8755-8029 中国 - 杭州 Tel: 86-571-8792-8115 中国 - 香港特别行政区 Tel: 852-2943-5100 中国 - 南京 Tel: 86-25-8473-2460 中国 - 青島 Tel: 86-532-8502-7355 中国 - 上海 Tel: 86-21-3326-8000 中国 - 瀋陽 Tel: 86-24-2334-2829 中国 - 深圳 Tel: 86-755-8864-2200 中国 - 蘇州 Tel: 86-186-6233-1526 中国 - 武漢 Tel: 86-27-5980-5300 中国 - 西安 Tel: 86-29-8833-7252 中国 - 廈門 Tel: 86-592-2388138 中国 - 珠海 Tel: 86-756-3210040	インド - ハンガロール Tel: 91-80-3090-4444 インド - ニューデリー Tel: 91-11-4160-8631 インド - フネー Tel: 91-20-4121-0141 日本 - 大阪 Tel: 81-6-6152-7160 日本 - 東京 Tel: 81-3-6880-3770 韓国 - 大邱 Tel: 82-53-744-4301 韓国 - ソウル Tel: 82-2-554-7200 マレーシア - クアラルンプール Tel: 60-3-7651-7906 マレーシア - ペナン Tel: 60-4-227-8870 フィリピン - マニラ Tel: 63-2-634-9065 シンガポール Tel: 65-6334-8870 台湾 - 新竹 Tel: 886-3-577-8366 台湾 - 高雄 Tel: 886-7-213-7830 台湾 - 台北 Tel: 886-2-2508-8600 タイ - バンコク Tel: 66-2-694-1351 ベトナム - ホーチミン Tel: 84-28-5448-2100	オーストラリア - ウェルズ Tel: 43-7242-2244-39 Fax: 43-7242-2244-393 デンマーク - コペンハーゲン Tel: 45-4450-2828 Fax: 45-4485-2829 フィンランド - エスポー Tel: 358-9-4520-820 フランス - パリ Tel: 33-1-69-53-63-20 Fax: 33-1-69-30-90-79 ドイツ - ガルピング Tel: 49-8931-9700 ドイツ - ハーン Tel: 49-2129-3766400 ドイツ - ハイムブロン Tel: 49-7131-67-3636 ドイツ - カールスルーエ Tel: 49-721-625370 ドイツ - ミュンヘン Tel: 49-89-627-144-0 Fax: 49-89-627-144-44 ドイツ - ローゼンハイム Tel: 49-8031-354-560 イスラエル - ラーナナ Tel: 972-9-744-7705 イタリア - ミラノ Tel: 39-0331-742611 Fax: 39-0331-466781 イタリア - ハドバ Tel: 39-049-7625286 オランダ - デルネン Tel: 31-416-690399 Fax: 31-416-690340 ノルウェー - トロンハイム Tel: 47-7289-7561 ポーランド - ワルシャワ Tel: 48-22-3325737 ルーマニア - ブカレスト Tel: 40-21-407-87-50 スペイン - マドリッド Tel: 34-91-708-08-90 Fax: 34-91-708-08-91 スウェーデン - イェテボリ Tel: 46-31-704-60-40 スウェーデン - ストックホルム Tel: 46-8-5090-4654 イギリス - ウォーキングム Tel: 44-118-921-5800 Fax: 44-118-921-5820