

AT06609 : ATmega48/88/168変種とATmega48/88/168PB間の違い

応用記述

序説

この応用記述はAtmel[®]ATmega48/88/168PBの違いと使い方を理解するためにAtmel ATmega48/88/168変種の使用者を手助けします。

ATmega48/88/168PBはATmega48/88/168変種に対するちょっとした置換ではなく、新しいデバイスです。けれども、機能は既存のATmega48/88/168機能と過去互換です。これらのデバイス用の既存コードは既存形態設定の変更や新機能を許可することなしに新しいデバイスで動きません。

デバイスの完全な詳細については、ATmega48/88/168データシートの最新版を参照してください。

ATmega48/88/168変種とATmega48/88/168PB間の障害、代表特性、電気的特性の違いについては特定デバイスのデータシートを参照してください。

完全なデバイス詳細については<http://www.atmel.com>で入手可能なATmega48/88/168PBデータシートの最終版を参照してください。

特徴

- ピン機能の違い
- コード互換性
- 強化と追加の機能
- 更新された機能

注: ATmega48/88/168変種用にコンパイルされたコードは互換性があり、ATmega48/88/168PBデバイスで実行することができます(例外は本応用記述をご覧ください)。これに反して、逆のコード互換性は保証されません。

目次

序説	1
特徴	1
1. ピン機能の違い	3
1.1. 追加/変更されたピン機能	3
1.2. 交換ピン形態設定	3
1.3. レジスタ説明	3
2. コード互換性	4
3. 強化と追加された機能	4
3.1. USART	4
3.2. アナログ比較器	5
3.3. 通番	5
4. 更新された機能	8
4.1. 全振幅発振器	8
4.2. 並列プログラミング	8
4.3. パワーセーブ動作	8
4.4. NVM	8
4.5. 識票ハイト	8
5. 他の関連資料	8
6. 改訂履歴	9

1. ピン機能の違い

1.1. 追加/変更されたピン機能

ATmega48/88/168PBはポートE(PE3~0)で4つの追加汎用入出力を支援します。

PE2とPE3の汎用入出力ピンは19番ピンと22番ピンに追加されます。PE2とPE3はADC6及びADC7と多重化されます。

3番ピン(GND)と6番ピン(VCC)は各々PE0とPE1によって置換されます。PE0はACO(アナログ比較器出力)と多重化されます。

表1-1. ATmega48/88/168変種とATmega48/88/168PB間でのピン機能の違い

32ピンTQFP/MLF/VFQFN外圍器ピン番号	ATmega48/88/168変種	ATmega48/88/168PB
3	GND	PE0/ACO
6	VCC	PE1
19	ADC6	PE2/ADC6
22	ADC7	PE3/ADC7

1.2. 交換ピン形態設定

交換ピン形態設定は次の通りです。

- ADC7 - ポートE ビット3 : PE3

ADC7 : PE3はA/D変換チャネル7入力としても使用できます。

注: A/D変換チャネル7はアナログ電源(AVCC)を使用します。

- ADC6 - ポートE ビット2 : PE2

ADC6 : PE2はA/D変換チャネル6入力としても使用できます。

注: A/D変換チャネル6はアナログ電源(AVCC)を使用します。

- - ポートE ビット1 : PE1

交換機能なし

- ACO - ポートE ビット0 : PE0

ACO : アナログ比較器出力(ACO)ピンはPE0と多重化されます。

1.3. レジスタ説明

1.3.1. PORTE - ポートE出力レジスタ (Port E Data Register)

名称 : PORTE

変位 : \$2E (\$0E)

リセット : \$00

特質 : I/O特定命令でI/Oレジスタとしてアクセスする時の変位アドレスは\$0Eです。

ビット	7	6	5	4	3	2	1	0
	-	-	-	-	PORTE3	PORTE2	PORTE1	PORTE0
アクセス種別	R	R	R	R	R/W	R/W	R/W	R/W
リセット値	0	0	0	0	0	0	0	0

- ビット3~0 - PORTE3~0 : ポートE出力 (Port E Data)

1.3.2. DDRE - ポートE方向レジスタ (Port E Data Direction Register)

名称 : DDRE

変位 : \$0D (\$2D)

リセット : \$00

特質 : I/O特定命令でI/Oレジスタとしてアクセスする時の変位アドレスは\$2Dです。

ビット	7	6	5	4	3	2	1	0
	-	-	-	-	DDE3	DDE2	DDE1	DDE0
アクセス種別	R	R	R	R	R/W	R/W	R/W	R/W
リセット値	0	0	0	0	0	0	0	0

- ビット3~0 - DDE3~0 : ポートEデータ方向 (Port E Data Direction)

1.3.3. PINE – ポートE入力レジスタ (Port E Input Pins Address)

名称 : PINE

変位 : \$0C (\$2C)

リセット : 不定

特質 : I/O特定命令でI/Oレジスタとしてアクセスする時の変位アドレスは\$2Cです。

ビット	7	6	5	4	3	2	1	0
	-	-	-	-	PINE3	PINE2	PINE1	PINE0
アクセス種別	R	R	R	R	R/W	R/W	R/W	R/W
リセット値	0	0	0	0	不定	不定	不定	不定

● ビット3~0 – PINE3~0 : ポートE入力 (Port E Input Pins)

2. コード互換性

ATmega48/88/168変種はATmega48/88/168PBデバイスとコード互換性があります。ATmega48/88/168変種用にコンパイルされたコードはATmega48/88/168PBデバイスで同様に実行しますが、その逆のコード互換性は保証されません。

3. 強化と追加された機能

本章はATmega48/88/168変種と比べてATmega48/88/168PBで強化または追加された機能を要約します。

- 全ての休止動作形態でUSARTフレーム開始検出が利用可能です。
- ピンでアナログ比較器出力が利用可能です。このピンはPE0と多重化されます。
- デバイスを識別するための通番(固有のデバイスID)

3.1. USART

既存の起き上がり動作形態に加えて、ATmega48/88/168PBのUSARTフレーム開始検出は開始ビットが検出された時に全ての休止動作形態からMCUを起き上がらせることもできます。

RxDnでHighからLowへの遷移が検出されると、内部8MHz発振器が給電されてUSARTクロックが許可されます。内部8MHz発振器に始動を許すのにボーレートが十分に遅ければ、始動後にデータフレームの残りが受信されます。内部8MHz発振器の始動時間は供給電圧と温度で変わります。

USARTフレーム開始検出は非同期と同期の両動作で動きます。これは”UCSR0D – USART制御/状態レジスタD”でフレーム開始検出許可(SFDE0)ビットに1を書くことによって許可されます。USART受信開始割り込み許可(RXSIE0)ビットが設定(1)されるなら、開始検出時、直ちにUSART受信開始割り込みが生成されます。

受信開始割り込みなしでこの機能を使用すると、開始検出論理回路はフレームが受信されつつある間でだけ、内部8MHz発振器とUSARTクロックを活性にします。他のクロックは任意選択で受信完了割り込みがMCUを起き上がらせるまで停止のままです。

デバイスが起き上がる休止動作形態に依存する同期動作での最大ボーレートは次の通りです。

- アイドルまたはA/D変換雑音低減動作 : システムクロック周波数/4
- パワーダウン、パワーセーブ、スタンバイまたは拡張スタンバイ動作 : 500kbps

デバイスが起き上がる休止動作形態に依存する非同期動作での最大ボーレートは次の通りです。

- アイドル動作 : 活動動作と同じ

3.1.1. UCSR0D – USART0制御/状態レジスタD (USART Control and Status Register 0 D)

名称 : UCSR0D

変位 : \$C3

リセット : \$00

特質 : -

ビット	7	6	5	4	3	2	1	0
	RXSIE0	RXS0	SFDE0	-	-	-	-	-
アクセス種別	R/W	R/W	R/W	R	R	R	R	R
リセット値	0	0	0	0	0	0	0	0

● ビット7 – RXSIE0 : 受信開始割り込み許可 (USART RX Start Interrupt Enable)

このビットへの1書き込みは受信開始(RXS0)フラグでの割り込みを許可します。休止動作形態でこのビットは、RXDピンで開始条件が検出された時にMCUを起こすことができるフレーム開始割り込みを許可します。

USART受信開始割り込みはRXSIE0ビット、ステータスレジスタ(SREG)の全割り込み許可(I)ビットとUCSR0DのRXS0フラグが設定(1)される場合にだけ生成されます。

● **ビット6 – RXS0 : 受信開始 (USART RX Start)**

このフラグはRXDピンで開始条件が検出された時に設定(1)されます。受信開始割り込み許可(RXSIE0)ビットとSREGの全割り込み許可(I)ビットが設定(1)されていれば、このフラグが設定(1)される時に受信開始割り込みが生成されます。このフラグはRXS0ビット位置に論理1を書くことによって解除(0)することができます。

フレーム開始検出器が許可(RXSIE0=1)され、全割り込み許可(I)ビットが設定(1)されていれば、受信開始割り込みは全ての休止動作形態からMCUを起こします。

● **ビット5 – SFDE0 : フレーム開始検出許可 (Start Frame Detection Enable)**

このビットへの1書き込みはUSARTフレーム開始動作を許可します。フレーム開始検出器は開始条件、換言すると、RXDピンでHigh(アイドル)からLow(開始)への遷移が検出される時に休止動作形態からMCUを起こすことができます。

表3-1. USARTフレーム開始検出動作

SFDE0	RXSIE0	RXCIE0	説明
0	x	x	フレーム開始検出禁止。
1	0	0	(予約)
1	0	1	フレーム開始検出許可。RXC0フラグは全ての休止動作形態からMCUを起こします。
1	1	0	フレーム開始検出許可。RXS0フラグは全ての休止動作形態からMCUを起こします。
1	1	1	フレーム開始検出許可。RXC0とRXS0の両フラグは全ての休止動作形態からMCUを起こします。

3.2. アナログ比較器

アナログ比較器出力がピンで利用可能です。”ACSR0 – アナログ比較器制御/状態レジスタ0”でアナログ比較器出力許可(ACOE)に1を書くことによってアナログ比較器出力が許可される時に、アナログ比較器の出力はPE0に繋がれます。

3.2.1. ACSR0 – アナログ比較器 制御/状態レジスタ0 (Analog Comparator Control and Status Register 0)

名称 : ACSR0

変位 : \$4F (\$2F)

リセット : \$00

特質 : I/O特定命令でI/Oレジスタとしてアクセスする時の変位アドレスは\$2Fです。

ビット	7	6	5	4	3	2	1	0
	-	-	-	-	-	-	-	ACOE
アクセス種別	R	R	R	R	R	R	R	R/W
リセット値	0	0	0	0	0	0	0	0

● **ビット0 – ACOE : アナログ比較器出力許可 (Analog Comparator Output Enable)**

このビットの設定(1)がPE0でアナログ比較器の出力を利用可能にします。このビットが設定(1)されなければPE0は標準入出力ピンとして使用することができます。

3.3. 通番

Atmel ATmega48/88/168PBに於いて、(固有のデバイスIDとも呼ばれる)通番は個別デバイスの各々を識別します。通番情報を得るには2つの手法があります。

1つの方法はソフトウェアから識票列を読むことです。詳細情報については最終版のデータシートの「ソフトウェアからの識票列読み出し」を参照してください。

別の方法は、ATmega48/88/168PBの通番がI/OレジスタのSNOBRxを通してアクセスすることができるため、I/Oアドレスの\$F0～\$F8を読むことです。通番はこれらの読み込み専用レジスタから読みだされた9バイトを連結することから作られます。より多くの詳細については以下のレジスタをご覧ください。

表3-2. 識票列アドレス一覧

識票バイト	Zポイントアドレス
デバイス識票バイト 1	\$0000
デバイス識票バイト 2	\$0002
デバイス識票バイト 3	\$0004
RC発振器校正值	\$0001
通番バイト 1	\$000E
通番バイト 0	\$000F
通番バイト 3	\$0010
通番バイト 2	\$0011
通番バイト 5	\$0012
通番バイト 4	\$0013
通番バイト 6	\$0015
通番バイト 7	\$0016
通番バイト 8	\$0017

3.3.1. SNOBR0 – 通番バイト0 (Serial Number Byte 0)

名称 : SNOBR0

変位 : \$F3

リセット : 通番最下位バイト値

特質 : -

ビット	7	6	5	4	3	2	1	0
	通番バイト07~0							
アクセス種別	R	R	R	R	R	R	R	R
リセット値	0	0	0	0	0	0	0	0

●ビット7~0 – 通番バイト07~0 : 通番バイト0 (Serial Number byte 0)

3.3.2. SNOBR1 – 通番バイト1 (Serial Number Byte 1)

名称 : SNOBR1

変位 : \$F4

リセット : 通番第2バイト値

特質 : -

ビット	7	6	5	4	3	2	1	0
	通番バイト17~0							
アクセス種別	R	R	R	R	R	R	R	R
リセット値	0	0	0	0	0	0	0	0

●ビット7~0 – 通番バイト17~0 : 通番バイト1 (Serial Number byte 1)

3.3.3. SNOBR2 – 通番バイト2 (Serial Number Byte 2)

名称 : SNOBR2

変位 : \$F5

リセット : 通番第3バイト値

特質 : -

ビット	7	6	5	4	3	2	1	0
	通番バイト27~0							
アクセス種別	R	R	R	R	R	R	R	R
リセット値	0	0	0	0	0	0	0	0

●ビット7~0 – 通番バイト27~0 : 通番バイト2 (Serial Number byte 2)

3.3.4. SNOBR3 – 通番バイト3 (Serial Number Byte 3)

名称 : SNOBR3

変位 : \$F6

リセット : 通番第4バイト値

特質 : -

ビット	7	6	5	4	3	2	1	0
	通番バイト37~0							
アクセス種別	R	R	R	R	R	R	R	R
リセット値	0	0	0	0	0	0	0	0

●ビット7~0 – 通番バイト37~0 : 通番バイト3 (Serial Number byte 3)

3.3.5. SNOBR4 – 通番バイト4 (Serial Number Byte 4)

名称 : SNOBR4

変位 : \$F7

リセット : 通番第5バイト値

特質 : -

ビット	7	6	5	4	3	2	1	0
	通番バイト47~0							
アクセス種別	R	R	R	R	R	R	R	R
リセット値	0	0	0	0	0	0	0	0

●ビット7~0 – 通番バイト47~0 : 通番バイト4 (Serial Number byte 4)

3.3.6. SNOBR5 – 通番バイト5 (Serial Number Byte 5)

名称 : SNOBR5

変位 : \$F8

リセット : 通番第6バイト値

特質 : -

ビット	7	6	5	4	3	2	1	0
	通番バイト57~0							
アクセス種別	R	R	R	R	R	R	R	R
リセット値	0	0	0	0	0	0	0	0

● ビット7~0 – 通番バイト57~0 : 通番バイト5 (Serial Number byte 5)

3.3.7. SNOBR6 – 通番バイト6 (Serial Number Byte 6)

名称 : SNOBR6

変位 : \$F2

リセット : 通番第7バイト値

特質 : -

ビット	7	6	5	4	3	2	1	0
	通番バイト67~0							
アクセス種別	R	R	R	R	R	R	R	R
リセット値	0	0	0	0	0	0	0	0

● ビット7~0 – 通番バイト67~0 : 通番バイト6 (Serial Number byte 6)

3.3.8. SNOBR7 – 通番バイト7 (Serial Number Byte 7)

名称 : SNOBR7

変位 : \$F1

リセット : 通番第8バイト値

特質 : -

ビット	7	6	5	4	3	2	1	0
	通番バイト77~0							
アクセス種別	R	R	R	R	R	R	R	R
リセット値	0	0	0	0	0	0	0	0

● ビット7~0 – 通番バイト77~0 : 通番バイト7 (Serial Number byte 7)

3.3.9. SNOBR8 – 通番バイト8 (Serial Number Byte 8)

名称 : SNOBR8

変位 : \$F0

リセット : 通番最上位バイト値

特質 : -

ビット	7	6	5	4	3	2	1	0
	通番バイト87~0							
アクセス種別	R	R	R	R	R	R	R	R
リセット値	0	0	0	0	0	0	0	0

● ビット7~0 – 通番バイト87~0 : 通番バイト8 (Serial Number byte 8)

4. 更新された機能

4.1. 全振幅発振器

ATmega48/88/168変種のクロック元任意選択はフラッシュヒューズの形態設定によって選択することができるクリスタル用全振幅発振器を含みます。けれども、新しいATmega48/88/168PBではクリスタル用全振幅発振器が取り去られました。呼応するデータシートの「クロック元」項を参照してください。

表4-1. ATmega48/88/168PBで取り去られた全振幅発振器

デバイス機能	ATmega48/88/168PB	ATmega48/88/168変種
クリスタル用全振幅発振器	×	○

4.2. 並列プログラミング

ATmega48/88/168PBでの並列プログラミングのタイミングはATmega48/88/168変種と比べて変更されています。詳細については、下表の「並列プログラミングのタイミングの違い」をご覧ください。

表4-2. 並列プログラミングのタイミングの違い

シンボル	項目	ATmega48/88/168PB		ATmega48/88/168変種		単位
		Min	Max	Min	Max	
tWLRH	書き込み時間 (WR↓からRDY/BSY↑)	3.2	3.4	3.7	4.5	ms
tWLRH_CE	チップ消去時間 (WR↓からRDY/BSY↑)	9.8	10.5	7.5	9.0	
tBVDV	BS1有効からのDATA遅延時間	-	350	-	250	ns
tOLDV	OE↓後のDATA出力遅延時間	-	350	-	250	

48/88/168

4.3. ハワーセーブ動作

ATmega48/88/168PBに対するハワーセーブ動作での電力消費はATmega48/88/168PB変種デバイスと比べると、より高くなります。より多くの詳細については呼応するデータシートを参照してください。

4.4. NVM

ATmega48/88/168PBでのNVMに対する書き込み待ち遅延はATmega48/88/168PB変種と比べると、増加されます。

表4-3. NVMに対する最小待機遅延

シンボル	ATmega48/88/168PB	ATmega48/88/168変種	単位
tWD_FLASH	2.6	4.5	ms
tWD_EEPROM	3.6	3.6	
tWD_ERASE	10.5	9.0	
tWD_FUSE	4.5	-	

4.5. 識票バイト

全てのAtmelマイクロコントローラはデバイスを識別する3バイトの識票符号を持ちます。この符号は直列と並列の両プログラミング動作で、またデバイスが施錠されていても読むことができます。この3バイトは分離された空間に存在します。デバイスの識票バイトに関して、ATmega48/88/168PBとATmega48/88/168変種間に違いがあります。より多くの詳細については右表をご覧ください。

表4-4. デバイス識票バイトの違い

部品番号	識票バイトアドレス		
	\$0000	\$0001	\$0002
ATmega48	\$1E	\$92	\$05
ATmega48PB	\$1E	\$92	\$10
ATmega88	\$1E	\$93	\$0A
ATmega88PB	\$1E	\$93	\$16
ATmega168	\$1E	\$94	\$06
ATmega168PB	\$1E	\$94	\$15

5. 他の関連資料

Atmel ATmega48/88/168とATmega48/88/168P、ATmega48/88/168PとATmega48/88/168PA間の変更を知るには以下の移植記述を参照してください。

Atmel AVR®512 : ATmega48/88/168からATmega48P/88P/168Pへの移植

Atmel AVR528 : ATmega48P/88P/168PからATmega48PA/88PA/168PAへの移植

6. 改訂履歴

資料改訂	日付	注釈
42374A	2014年10月	初版資料公開
42374B	2016年8月	「更新された機能」を追加
42374C	2016年9月	「識票ハイク」項で表構成設定の微細な変更

Atmel®, Atmelロゴとそれらの組み合わせ、Enabling Unlimited Possibilities®, AVR®, megaAVR®とその他は米国及び他の国に於けるAtmel Corporationの登録商標または商標です。他の用語と製品名は一般的に他の商標です。

お断り: 本資料内の情報はAtmel製品と関連して提供されています。本資料またはAtmel製品の販売と関連して承諾される何れの知的所有権も禁反言あるいはその逆によって明示的または暗示的に承諾されるものではありません。Atmelのウェブサイトに表示する販売の条件とAtmelの定義での詳しい説明を除いて、商品性、特定目的に関する適合性、または適法性の暗黙保証に制限せず、Atmelはそれらを含むその製品に関連する暗示的、明示的または法令による如何なる保証も否認し、何ら責任がないと認識します。たとえAtmelがそのような損害賠償の可能性を進言されたとしても、本資料を使用できない、または使用以外で発生する(情報の損失、事業中断、または利益と損失に関する制限なしの損害賠償を含み)直接、間接、必然、偶然、特別、または付随して起こる如何なる損害賠償に対しても決してAtmelに責任がないでしょう。Atmelは本資料の内容の正確さまたは完全性に関して断言または保証を行わず、予告なしでいつでも製品内容と仕様の変更を行う権利を保留します。Atmelはここに含まれた情報を更新することに対してどんな公約も行いません。特に別の方法で提供されなければ、Atmel製品は車載応用に対して適当ではなく、使用されるべきではありません。Atmel製品は延命または生命維持を意図した応用での部品としての使用に対して意図、認定、または保証されません。

安全重視、軍用、車載応用のお断り: Atmel製品はAtmelが提供する特別に書かれた承諾を除き、そのような製品の機能不全が著しく人に危害を加えたり死に至らしめることがかなり予期されるどんな応用(“安全重視応用”)に対しても設計されず、またそれらとの接続にも使用されません。安全重視応用は限定なしで、生命維持装置とシステム、核施設と武器システムの操作の装置やシステムを含みます。Atmelによって軍用等級として特に明確に示される以外、Atmel製品は軍用や航空宇宙の応用や環境のために設計も意図もされていません。Atmelによって車載等級として特に明確に示される以外、Atmel製品は車載応用での使用のために設計も意図もされていません。

© HERO 2016.

本応用記述はAtmelのAT06609応用記述(Rev.42374C-09/2016)の翻訳日本語版です。日本語では不自然となる重複する形容表現は省略されている場合があります。日本語では難解となる表現は大幅に意識されている部分もあります。必要に応じて一部加筆されています。頁割の変更により、原本より頁数が少なくなっています。

必要と思われる部分には()内に英語表記や略称などを残す形で表記しています。

青字の部分はリンクとなっています。一般的に赤字の0,1は論理0,1を表します。その他の赤字は重要な部分を表します。