

序説

この応用記述はAtmel[®] AVR[®]マイクロ コントローラを使用してハードウェアを設計する間に従うべき基本的な指針を提供します。実際の設計で直面する既知の問題のいくつかはそれらを解決するための可能な解決策と対策を提供することによって処理されます。

この応用記述の範囲はAVRマイクロ コントローラを使用する応用設計での徹底的な資料よりも、むしろ潜在する設計問題への入門を提供することです。この資料は以前に資料化されていないいくつかの追加情報と合わせた既存のAtmel AVR資料からの情報の集合です。

注: 新規設計を始める前、特にその設計がEMC指令または欧州以外の国々での他の如何なる同様な指令の必要条件に合致することを意図するなら、「[AVR040:電磁適合性\(EMC\)設計の考察](#)」応用記述を読んでください。

特徴

- 強力なアナログとデジタルの電源を提供するための指針
- RESET線の接続
- AVRへの書き込み器/デバッガのインターフェース
- 外部のクリスタル発振子またはセラミック振動子用発振器の使い方

目次

序説	1
特徴	1
1. 略語	3
2. 電源	3
2.1. デジタル電源	3
2.2. アナログ電源	4
2.3. 雑音関連	4
3. AVRのRESETピンの接続	4
3.1. 外部リセットスイッチ	5
4. 書き込み器/デバuggの線の接続	5
4.1. SPIプログラミングインターフェース	5
4.1.1. SPIプログラミング線の共用	5
4.2. JTAGインターフェース	6
4.2.1. JTAG線の共用	6
4.3. PDIインターフェース	6
4.3.1. 外部リセット回路	7
4.4. TPIインターフェース	7
4.5. UPDIインターフェース	7
5. クリスタル発振子とセラミック振動子の使い方	7
5.1. AVRでのクロック元選択	7
5.2. クリスタル発振子とセラミック振動子について	8
5.3. 推奨コンデンサ値	9
5.4. 不平衡外部容量(コンデンサ)	9
5.5. RTC用クリスタル	9
5.6. PCB配置	9
6. ATxmega32A4とATmega324PBデバイスの配置例	10
7. 改訂履歴	12

1. 略語

ADC	アナログ⇒デジタル変換器、A/D変換器 (Analog to Digital Converter)
AREF	アナログ基準電圧 (Analog Reference Voltage)
CPU	中央処理部 (Central Processing Unit)
DC	直流 (Direct Current)
DIP	2列直線外囲器 (Dual In-line Package)
EMC	電磁適合性 (Electromagnetic Compatibility)
ESD	静電気放電 (Electrostatic Discharge)
GND	接地 (Ground)
HVPP	高電圧並列プログラミング (High-Voltage/Parallel Programming)
Hz	ヘルツ (Hertz)
I/O	入出力 (Input and Output)
IDE	統合開発環境 (Integrated Development Environment)
ISP	実装書き込み (In-System Programming)
kHz	キロヘルツ (Kilo Hertz)
LED	発光ダイオード (Light Emitting Diode)
MCU	マイクロコントローラユニット (Micro Controller Unit)
MHz	メガヘルツ (Mega Hertz)
MISO	主装置入力従装置出力 (Master In Slave Out)
MOSI	主装置出力従装置入力 (Master Out Slave In)
PCB	印刷回路基板 (Printed Circuit Board)
PDI	プログラミングとデバッグのインターフェース (Program and Debug Interface)
RC Filter	RC濾波器 (Resistor-Capacitor Filter)
RST	リセット (Reset)
SPI	直列周辺インターフェース (Serial Peripheral Interface)
TPI	Tinyプログラミング インターフェース (Tiny Programming Interface)
UPDI	統合プログラミングとデバッグのインターフェース (Unified Program and Debug Interface)
VCC	供給電圧 (Supply Voltage)
XTAL	クリスタル用発振器 (Crystal Oscillator)

2. 電源

電源はどのハードウェア設計でもシステムの性能に直接影響を及ぼす最も重要な部分です。Atmel AVRのデイスクリット/デジタル部分に対する電源を設計する時に考慮されるべき2つの重要な面はESD(静電気放電)保護と雑音放射です。これらの両側面はAVR040応用記述で詳細に網羅され、故に本資料では短い要約だけが含まれます。

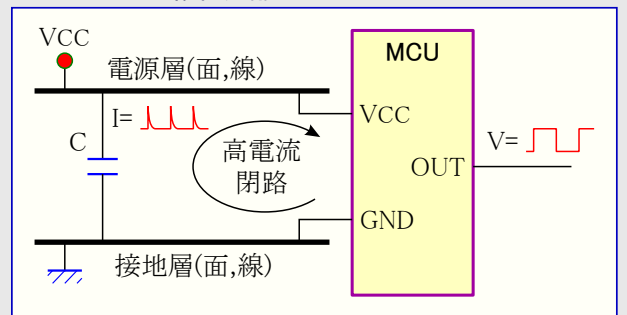
2.1. デジタル電源

Atmel AVRマイクロコントローラに関するデータシートを見て、電源が重要ではないと信じることは馬鹿げていることで有り得ます。このデバイスは非常に広い電圧範囲を持ち、数mAの供給電流だけを流し出します。しかし、デジタル回路であるため、この供給電流は平均値です。この電流はクロック端で非常に短い尖頭で流し出され、入出力線が切り換わる場合、その尖頭は一層高く(大きく)なるでしょう。電源線上の電流パルスは入出力ポートの8つの入出力線が同時に値を変える場合、数100mAになり得ます。これらの入出力線に負荷がないなら、このパルスは数nsだけでしょ。

この種の尖頭電流は長い電源線を渡って供給できず、その主な供給元は雑音分離(デカップ)コンデンサです(または、であるべきです)。

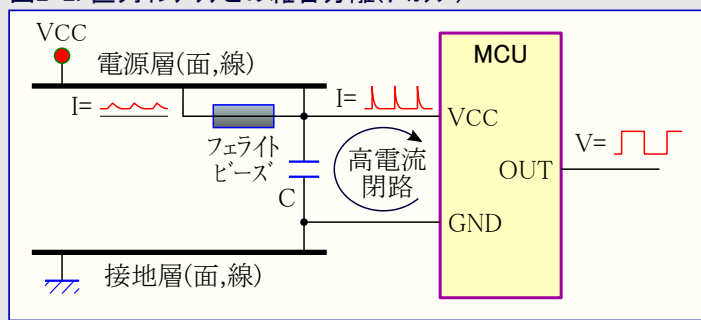
右図は不十分な雑音分離例を示します。コンデンサがマイクロコントローラから離れすぎて配置され、より大きな高電流閉路(ループ)を生成します。電源と接地層(面、線)は高電流閉路の一部です。この結果として、雑音はこの基板上の他のデバイスへもっと簡単に撒き散らかされ、この基板からの副次放射が更に先まで増やされます。高電流閉路だけどころか、接地層(面、線)全体が雑音に対するアンテナとして働きます。これはここでの電源と接地のピンがその層(面、線)に直接的に接続され(代表的には穴実装部品)、雑音分離コンデンサが同じ方法で接続される場合です。これは集積回路が基板の或る側に配置され、雑音分離コンデンサが他の側に配置される場合の面実装部品での基板に関して度々見られます。

図2-1. 不正な雑音分離(デカップ)



右図はコンデンサのより良い配置を示します。この線は高電流閉路の一部で、電源や接地層(面、線)の一部ではありません。これは電源と接地層(面、線)として重要です。さもなければ多くの雑音を撒き散らかします。この図は更に雑音分離での別の改良を示します。直列フェライトビーズは電源層(面、線)の切り替え雑音を減少するために挿入されています。フェライトビーズの直列インピーダンスはDC電圧で重要な低下が全くないことを保証するために充分低くなければなりません。

図2-2. 直列インダクタとの雑音分離(デカップ)



電源と接地の線が共に近接して配置されるAtmel AVRデバイスでは、工業標準ピン配置を持つデバイスよりも良好な雑音分離になるでしょう。工業標準ピン配置では電源と接地のピンがDIP外囲器の対角に配置されます。この不利な点はダイに対して非常に近くへ雑音分離(デカップ)コンデンサを配置することによって克服することができます。電源と接地のピンの複数対を持つデバイスに対しては、全てのピンの対に対して雑音分離コンデンサがあることが重要です。

主電源はその安定化のためにタンタルまたはセラミックのコンデンサも持つべきです。

2.2. アナログ電源

組み込みA/D変換器を持つAVRデバイスは独立したアナログ供給電圧ピンのAVCCを持ちます。この独立した電圧供給はアナログ回路がデジタル回路の切り替えに端を発するデジタル雑音を生じ難いことを保証します。

A/D変換器の精度を改善するためにアナログ供給電圧はデジタル供給電圧と同じ規則で独立して雑音分離(デカップ)されなければなりません。AREFも雑音分離されなければなりません。コンデンサの代表値は0.1μFです。分離されたアナログ接地(AGND)が存在するなら、アナログ接地は、アナログとデジタルの接地が(電源GNDの)1点だけで接続されるようにデジタル接地から分離されるべきです。

2.3. 雑音関連

AVRデバイスが供給電圧や温度条件が変化する元で2MHz周辺のCPU速度で動かされる時にそれらは雑音問題によって影響を及ぼされます。これらの雑音に関連する問題は電源投入や起き上がり後、または何れかのクロック前置分周器変更後に目立ちます。

このような問題を解決するには、より低いまたはより高いCPU速度のどちらかを選び、高品質低雑音のデジタル及びアナログの電源を使用してください。

3. AVRのRESETピンの接続

AVRのRESETピンはLow活性で、外部的なこのピンのLow設定はAVRをリセットします。RESETは2つの目的を持ちます。

1. プログラム カウンタを0に設定し、全てのI/Oレジスタを初期化し、(XTALピンを除く)全ピンをHi-Zによって全線を開放するため。
2. プログラミング動作へ移行するため(いくつかのデバイスについてはプログラミング動作へ移行するのにPEN線も使用されます)。RESETピンを非常に高く(11.5~12.5V)に引き上げることによって高電圧/並列プログラミング動作に移行することもできます。RESETピンとその機能についてのより多くの特定情報に関しては各々のデバイスのデータシートを参照してください。

リセット線は内部プルアップ抵抗を持ちます。しかし、雑音が多い環境の場合に不十分となり得、リセットが突発的に起きるかもしれません。特定デバイスに対して使用されなければならないのプルアップ抵抗の値についてはそのデバイスのデータシートを参照してください。

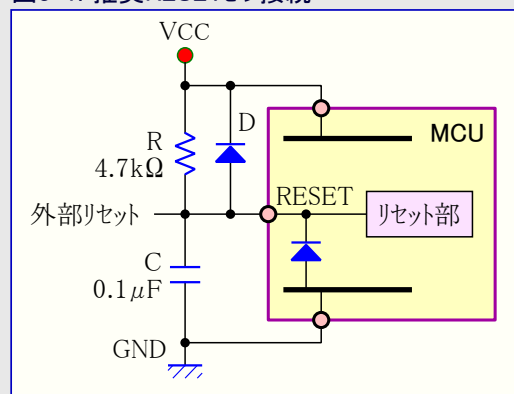
通常のLowレベルリセットと高電圧プログラミングの両方への移行を可能とするようなRESET接続は、RESET線にプルアップ抵抗を使用することによって達成することができます。このプルアップ抵抗はRESETを起動するどんな予期せぬLow信号も避けます。理論上、このプルアップ抵抗はどんな値にもできますが、Atmel AVRが外部書き込み器を使用してプログラミングされるべきなら、プルアップは書き込み器がRESET線をLowに引っ張ることによってRESETを活性にできないHigh状態のようであるべきではありません。推奨プルアップ抵抗値はプログラミングにSTK®600を使用する時に4.7kΩまたはそれ以上です。正しく機能するデバッグWIREに対して、プルアップは10kΩよりも小さくしてはなりません。

更に雑音からRESET線を保護するため、RESETピンから接地へコンデンサを接続してください。これはリセットを起し得るスパイクや雑音を消すための濾波器をAVRが内部に持つため、直ちに必要とはされません。追加のコンデンサを使用することが付加保護です。けれども、デバッグWIREやPDIが使用される時に追加のコンデンサようなものは使用することができません。

ESD保護ダイオードは高電圧並列プログラミング(HVPP)を許すために内部的にRESETからVCCへ提供されません。HVPPが使用されないなら、RESETからVCCへ外部的にESD保護ダイオードを追加することが推奨されます。代わりに、GNDに対してRESET電圧を制限するためにツェナーダイオードを使用することができます。部品は物理的にAVRのRESETピンの近くに配置されるべきです。RESET線の推奨回路は右の回路構成図で示されます。

注: 抵抗RとコンデンサCの値はRESETピンに使用される代表的な値です。特定の応用設計要求では、それによってこれらの値が変更されなければなりません。

図3-1. 推奨RESETピン接続

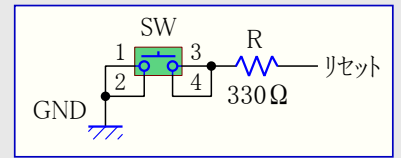


3.1. 外部リセット スイッチ

RESETピンに外部スイッチが接続される場合、直列抵抗を追加することが重要です。スイッチが押される時は必ずコンデンサを短絡し、スイッチを通る電流(I)は高い尖頭値を持ち得ます。これはスイッチを跳ねさせ、コンデンサが放電されるまで2~10ms(t)間での激しい尖頭雑音を生じます。PCB配線とスイッチの金属は小さなインダクタンス(L)を持ち込み、これらの配線を通る高電流は最大 $V_L = L \times di/dt$ の高電圧を生成し得ます。

尖頭電圧(V_L)は多分RESETピンの仕様外です。スイッチとコンデンサ間に直列抵抗を追加することにより、生成される尖頭電流がかなり低減され、RESETピンでの高電圧生成は十分な大きさにならないでしょう。接続例は右の構成図で示されます。

図3-2. リセットピン用スイッチ接続



4. 書き込み器/デバッガの線の接続

Atmel AVRマイクロ コントローラは1つまたはそれ以上のプログラミングとデバッグ用のインターフェースが特徴です。実装書き込み(ISP:In-System Programming)は殆ど全てのAVRのフラッシュ メモリ、EEPROM、施錠ビット、ヒューズ ビットをプログラミングするのに使用されるプログラミング インターフェースです。この機能は目的対象応用基板の製造の最終段階でのAVR書き込み、一連の工程の後でソフトウェアのバグが確認された場合の再書き込み、必要とされる場合に現場でのAVR更新さえも可能にします。いくつかのISPインターフェースはチップ上デバッグ用にも使用されるかもしれません。従ってISPコネクタが容易に入出力できるように目的対象応用基板を設計することが推奨されます。

注: デバイスによって支援されるプログラミング/デバッグ インターフェースを知るには各々のデバイスのデータシートを参照してください。

4.1. SPIプログラミング インターフェース

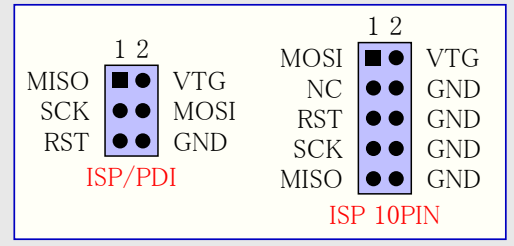
ISPに直列周辺インターフェース(SPI)を用いるデバイスでは、それらの線が一般的に通常のSPIと同じピン、さもなければ他の目的に使用され得るピンに配置されます。ISPに使用されるピンを確定するにはデバイスのデータシートを参照してください。

6ピンと10ピンの2つの標準的なSPIコネクタがAtmelのISP書き込み器によって提供されます。データ線(MISOとMOSI)とバス クロック(SCK)に加え、これらのコネクタを通して目的対象電圧(VTG)、GND、RESET(RST)も提供されます。

少数のISP書き込み器は目的対象の電源によって給電されます。この方法ではそれらが目的対象基板の正しい電圧レベルへ容易に適応します。Atmel STK600のような他のISP書き込み器はVTG線経由で目的対象基板に代替給電することができます。このような場合では目的対象(基板)上の電源がONにされないことが大事です。

注: 能力と物理的なインターフェースについてのより多くの情報に関しては各々の書き込み器のユーザーの手引きを参照してください。

図4-1. 6/10ピン ISPヘッダ用接続



4.1.1. SPIプログラミング線の共用

ISP線に追加のデバイスが接続される場合、書き込み器はこの線を駆動するかもしれないAVR以外のどのデバイスからも保護されなければなりません。これはISPインターフェースと同じようにSPIバスでも重要です。ISPインターフェースへのSPI線接続で描かれるように、SPI線上に直列抵抗器を加えることは、これを達成する最も容易な方法です。代表的に、この抵抗Rの値は330Ω(注1)で有り得ます。

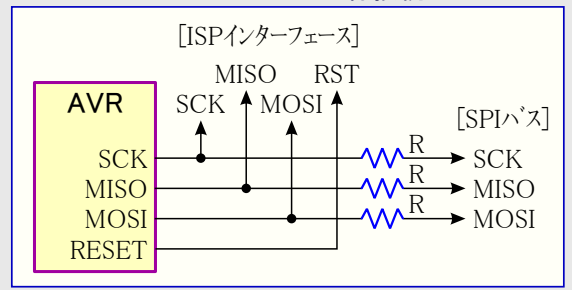
注1: これらの代表値は3.3Vの供給電圧(VCC)に対して入力電流を10mAに制限するのに使用されます。使用される書き込み/デバッガや特定ハードウェア設計の必要条件に依存して変わるかもしれません。

注2: AVRはプログラミング状態に於いて決してSPI線を駆動しません。AVRはプログラミング動作へ移行するためにRESETに保持され、全てのAVRピンをHi-Zにします。

単一応用に於いて、複数のAtmel AVRは同じISPインターフェースを共用することができます。これは最小のインターフェースを通して全てのデバイスのプログラミングを許します。けれども、特別な設計の考慮がなされなければ、全てのAVRデバイスがISP命令に応答します。SPIクロック線は同時に1つのAVRデバイスだけがSPIクロックを受け取る(ジャンパやDIPスイッチを使用して開閉できるように分離して提供されるべきです。他のSPI線(MOSIとMISO)は共用することができます。ISPリセット線が活性にされる間に全てのAVRがRESETに保たれるため、この方法はそれらが同じ保護抵抗によって書き込み器から分離されることを保証します。ISPクロックはジャンパやDIPスイッチを使用して開閉することができます。

代替の解決策は各デバイスに対して1組の直列抵抗で全てが独立して保護された複数ISPインターフェースを使用することです。

図4-2. ISPインターフェースへのSPI線接続



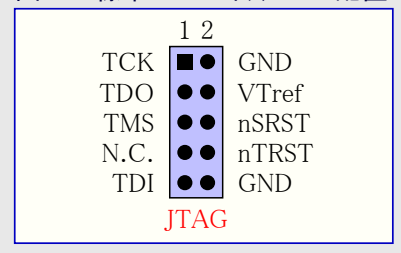
4.2. JTAGインターフェース

少数のデバイスはプログラミングとデバッグの両方に使用することができるJTAGインターフェースを持ちます。JTAG線はアナログ入力と共用され、JTAG書き込み器がこの線を制御できるように接続されなければなりません。JTAGプログラミングツールは抵抗性負荷を駆動できますが、容量性負荷を避けることがより良いことです。

右図はAtmel ISP書き込み器で供給される標準JTAGコネクタを示します。SPIプログラミングコネクタについては、目的対象の電圧供給はプログラミング時にデバイスの給電または正しい信号レベルを保証することを許します。

注: AVRとのJTAGインターフェースについてのより多くの情報に関しては特定の書き込み器/デバッグの使用の手引きを参照してください。

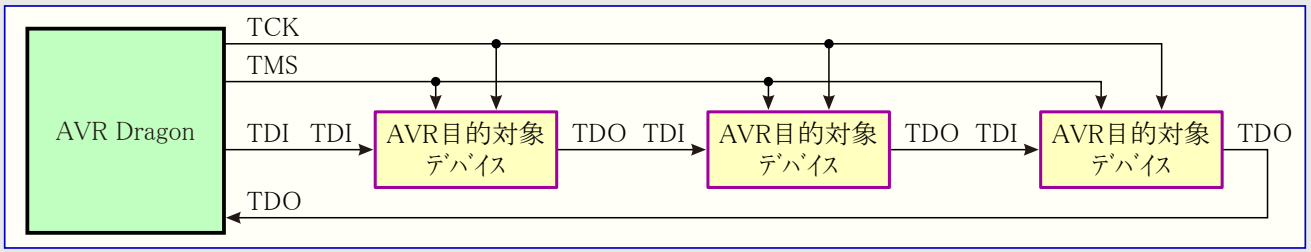
図4-3. 標準JTAGコネクタのピン配置



4.2.1. JTAG線の共用

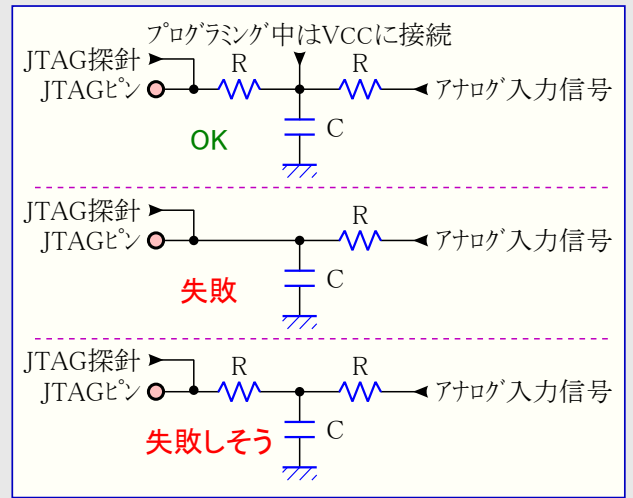
JTAGデージーチェーン作成により、単一のJTAGコネクタは様々なデバイス用のISPインターフェースとして扱うことができます。AVR Dragonに対してJTAGを使用するデージーチェーン用の代表的な接続が次の回路図で示されます。デージーチェーン形態設定はJTAGインターフェースを使用するどの書き込み器/デバッグに対しても使用することができます。この図で示されないGNDとVTREFは目的対象基板に接続されなければなりません。

図4-4. JTAGデージーチェーン



応用でJTAG線が使用される場合、図4-2.で示される保護抵抗が必要とされます。例えば、A/D変換器(ADC)は度々その線にアナログ濾波器を持ちます。このような場合、負荷が抵抗性であることを保証するためにプログラミングの間中、濾波器のコンデンサが取り去られなければなりません。右図はこの処置を図解します。

図4-5. JTAGインターフェース接続-正規と不正な方法



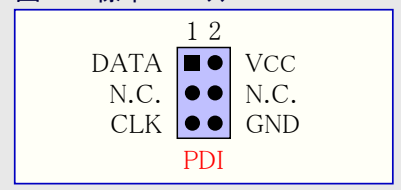
4.3. PDIインターフェース

プログラミングとデバッグ用インターフェース(PDI)はAtmel AVR XMEGA[®]マイクロコントローラシステムで導入されたAtmel専有の2線インターフェースです。名前が暗示するように、このインターフェースはデバイスの実装書き込みとチップ上デバッグの両方に使用することができます。

右図はAtmelの書き込み器で供給される標準PDIコネクタを示します。このインターフェースを使用するのにPDI_CLKとも呼ばれるRESETと専用のPDI_DATAのデバイス上の2つのピンだけが必要とされます。目的対象の電圧供給はプログラミング中にデバイスの給電または正しい信号レベルを保証することを許します。

注: PDIの能力と物理的なインターフェースについてのより多くの情報に関しては各々の書き込み器の使用の手引きを参照してください。

図4-6. 標準PDIヘッダ



4.3.1. 外部リセット回路

PDIのクロック駆動にRESET線が使用されるため、コンデンサや外部リセット元のようにプログラミングまたはデバッグ中にクロック信号を歪め得るような回路も迂回または避けることが重要です。標準動作中、リセット線上の短いスパイクによって引き起こされるそのような予期せぬリセットを防ぐためにRESETピンは内部濾波器を持ちます。クロック信号が変形されると言う事実にも拘らず、プログラミング中に1000pFまでの容量性負荷がAtmel STK600とAVR Dragon™で動くことが検査されています。Atmelの書き込み器が使用される場合、プルアップ抵抗は最低10kΩか、またはRESET線から取り去られるべきです。

4.4. TPIインターフェース

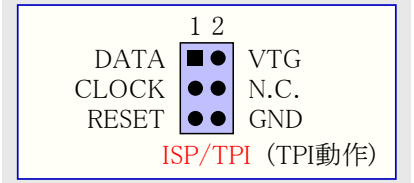
Tinyプログラミング インターフェース(TPI)は最少ピン数を持つAtmel tinyAVR®デバイスでの特徴とされます。

右図はAtmelの書き込み器装置と共に供給される標準TPIコネクタを示します。このインターフェースを使用するためにデバイス上のRESET, PDICLK, PDIDATAの3つのピンだけが必要とされます。後者の2つのピンは通常の入出力ピンと多重化されます。

RESETピンはデバイスのRSTDISBLヒューズをプログラム(0)することによって入出力ピンとして形態設定することができます。これはリセット機能を禁止して、プログラミング用に働かすのにRESETへ+12Vを印加されることを必要とします。少数のプログラミング ツールだけがこの電圧を生成する能力があります。

注: TPIの能力と物理的なインターフェースについてのより多くの情報に関しては各々の書き込み器のユーザーの手引きを参照してください。

図4-7. 標準TPIヘッダ



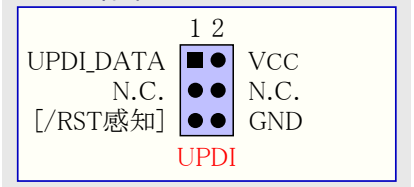
4.5. UPDIインターフェース

統合プログラミングとデバッグ用インターフェース(UPDI)はデバイスの外部プログラミングとチップ上デバッグ用のAtmel専有インターフェースです。プログラミングとデバッグは送受信に関してUARTに基づく半二重単線インターフェースのUPDI物理インターフェース(UPDI PHY)を用いて実行されます。

この単線インターフェースはリセット機能を禁止する、ヒューズ設定または12Vプログラミングによって許可することができます。全てのプログラミング ツールがこの電圧を生成する能力を持つ訳ではありません。

注: UPDIの能力と物理的なインターフェースについてのより多くの情報に関しては各々の書き込み器のユーザーの手引きを参照してください。

図4-8. 標準UPDIヘッダ



5. クリスタル発振子とセラミック振動子の使い方

殆どのAtmel AVR MCUは各種のクロック元を使用することができます。外部クロック元任意選択は外部クロック信号、RC発振器、クリスタル発振子、セラミック振動子です。クリスタル発振子とセラミック振動子の使用は、これらのクロック元の使い方が良く理解されていない事実のため、いくつかの設計で問題を引き起こしています。従って本章はAtmel AVR MCUに関連してクリスタル発振子とセラミック振動子を使用する話題を扱います。この記述はこの話題に関連する理論の完全な記述を試みるよりも、むしろクリスタル発振子やセラミック振動子が使用される応用を設計するのに関連する特徴とパラメータに焦点を当てます。より多くの情報とクリスタルに関する理論については「AVR4100: AVRマイクロ コントラ用32kHzクリスタル発振器の選択と試験」応用記述を参照してください。

5.1. AVRでのクロック元選択

AVRデバイスによって使用されるクロック元は適切なヒューズを設定することによって選択されます。けれども、Atmel AVR XMEGA系統に関しては、クロック元がソフトウェアを使用して形態設定されます。殆どのISPと並列の書き込み器はクロック元を選ぶためにヒューズをプログラミングすることができます。ヒューズはAVRのメモリが消去される時に消されず、ヒューズはヒューズ設定が変更されるべき場合にだけプログラミングされなければなりません。故にデバイスが消去されて再書き込みされる度にヒューズをプログラミングする必要はありません。本資料に関連するクロック任意選択は次の通りです。

- ・ 外部低周波数クリスタル発振子用発振器
- ・ 外部クリスタル発振子用発振器
- ・ 外部セラミック振動子用発振器

AVRの始動時間に関連する様々な補助設定を選択することができますが、言及した3つのクロック任意選択が目されるべき基本設定です。クロック任意選択は各種AVRデバイス間で変わり得て、全てのデバイスが外部用発振器を支援する訳ではありません。特定デバイスに対して利用可能なクロック任意選択を判定するにはデータシートを参照してください。

各種クロック元が実際に形態設定されたクロック元以外に選択された場合にAVRは動かないかもしれません。発振回路は形態設定されたクロック任意選択に基づき、AVRで内部的に活性化されます。ヒューズはメモリ消去によって解除されません。故に、不正な設定が選択された場合に問題を引き起こし得ます。

5.2. クリスタル発振子とセラミック振動子について

AVRに使用される代表的なクリスタル発振子はATカット並列共振クリスタルです。セラミック振動子はATカット並列共振クリスタルと大変良く似ていますが、それはクリスタルの安価、低品質版です。セラミック振動子は利点と欠点の両方であるより低いQ値を持ちます。この低Q値のため、セラミック振動子の発振器周波数は望む周波数へ大変容易に調整することができます。しかし、望まれない周波数変化を引き起こす温度と負荷の変化にも大変敏感です。セラミック振動子の利点はクリスタル発振子よりも早い始動になることです。

本項では、用語「振動子」は水晶クリスタルとセラミック振動子の両方を参照します(訳注:本書では基本的に「発振子」と「振動子」を区別して使用しています)。

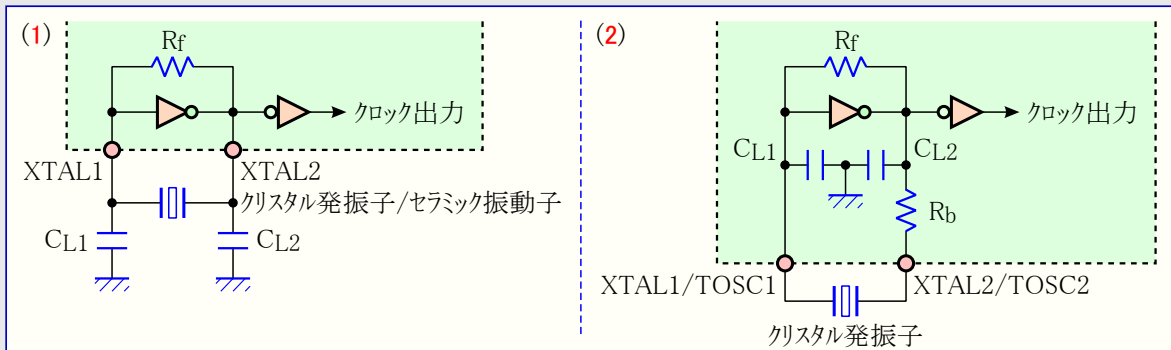
注: この表で提供された情報は違いを明示するために提供されません。発振器についてのより多くの詳細に関しては特定部品のデータシートをご覧ください。

表5-1. クリスタル発振子とセラミック振動子間の技術的な違い

項目	クリスタル発振子	セラミック振動子
経年変化	±10ppm	±3000ppm
周波数偏差	±20ppm	±2000~5000ppm
周波数/温度特性	±0.5ppm/°C	±20~50ppm/°C
周波数可変幅	±15ppm/pF	±100~350ppm/pF
発振器上昇時間	1~10ms	0.01~0.05ms
特性係数(Qm)	10 ³ ~5×10 ⁵	100~5000

並列発振子/振動子はコンデンサのような反応部品を含む回路で使用されまう。このような回路は指定周波数で発振を開始して維持するのに必要とされる位相移動を達成するための反応部品と発振子/振動子の組み合わせに依存します。並列発振子/振動子に使用される基本的な発振回路は次の構成図で図解されます。下の破線内の回路部分はAVRで内部的に存在する発振回路を表します。単に、Atmel AVRの組み込み発振回路は次図で示される反転器に基づいた発振回路として理解することができます。

図5-1. AVRの発振回路と等価な基本反転発振回路



注: (1) 400kHzより速いクリスタル発振子とセラミック振動子用発振回路
(2) 低周波数クリスタル発振子(32.768kHz)用発振回路 (全てのAtmel AVRに存在する訳ではありません。)

400kHzを超える発振子/振動子周波数を持つ回路は(1)で描かれます。この回路では、容量性負荷が外部的に加えられなければなりません。(2)で見られる発振回路は32.768kHzクリスタル発振子用に最適化され、少数のAVRで低周波数クリスタル用に使用されます。この回路はクリスタル発振子によって必要とされる容量性負荷を内部的に提供します。更に、クリスタル発振子をバイアスしてクリスタル発振子への駆動電流を制限するための抵抗器R_bも付加します。CMOS反転器使用時、抵抗器R_f(約1MΩ)は反転器をバイアスしてその直線領域で動作するための帰還(訳補:出力の一部を入力へ戻すこと)を提供します。

注: それが低周波数クリスタル用の内部回路を持つかどうかを調べるには特定デバイスのデータシートを参照してください。

Atmel AVRで発振子/振動子を使用する時に、使用する発振子/振動子の必要条件に従った(外部)容量(コンデンサ)を適用することが必要です。並列型発振子/振動子は適用された容量性負荷が不十分だと安定した発振を提供することができないでしょう。容量性負荷が高すぎる時は、負荷の駆動レベル依存性のため、発振は意図するように始まらないかもしれません。従って策は容量性負荷に対する適切な値を見つけることです。クリスタル発振子のデータシートで探し出す値はC_Lで、(セラミック振動子の端子付近で見える)セラミック振動子の推奨容量性負荷です。浮遊容量とAVRのXTALピンの容量を含む発振回路の容量性負荷(C_L)は経験的に決められるか、または次式によって推測することができます。

$$\text{式5-1.} \\ C_L = \frac{C'_L1 \times C'_L2}{C'_L1 + C'_L2} \quad \begin{matrix} C'_L1 = C_{L1} + C_{L1S} \\ C'_L2 = C_{L2} + C_{L2S} \end{matrix}$$

ここでC_{L1}とC_{L2}は上の図で見られる外部コンデンサを参照し、C_{L1S}とC_{L2S}はAVRのXTALピンでの浮遊容量です。C_{L1}=C_{L2}=CとC_{L1S}=C_{L2S}=C_Sのような対称配置と仮定することで、外部コンデンサは次式によって決めることができます(C_Sは5~10pFと推測することができます)。

$$\text{式5-2.} \\ C = 2 \times C_L - C_S$$

(訳補) C_S推測値は理想状態で、実際には実装状況に大きく依存し、より大きい場合が多いでしょう。

5.3. 推奨コンデンサ値

この推奨は応用設計の殆どに対して適用できます。けれども、それらが全ての発振子/振動子で意図されるように動かないかもしれないので、外部コンデンサに関して標準的な値を提供することができません。

外部クリスタル用発振器使用時、400kHzから始まる(以上の)公称周波数範囲のクリスタル発振子を使用することができます。標準的な高周波数クリスタル発振子に対する推奨コンデンサ値の範囲は22~33pFの範囲です。

外部低周波数クリスタル用発振器は32,768kHzクリスタル発振子が意図されます。このクロック元を選択すると、内部発振回路は必要とする容量性負荷を提供するかもしれません。CKOPTヒューズ(注1)のプログラム(0)することにより、使用者はXTAL1とXTAL2で内部容量を許可することができます。内部容量の値は代表的に20pFですが、変わり得ます。更なる負荷を必要としない32.768kHzクリスタル発振子を使用すると、外部コンデンサは必要とされません。そうでなければ外部容量の値は式5-2を使用して決めることができます。CKOPTヒューズは外部コンデンサ使用時にプログラム(0)されるべきではありません。

他の場合では、クリスタル発振子の製造業者によって指定された外部容量性負荷が使用されるべきです。

外部セラミック振動子の使用に対して、コンデンサ値を決めることについてはデバイスのデータシートを参照してください。セラミック振動子の共振周波数が容量性負荷に対して非常に敏感なため、常に推奨された容量性負荷を使用してください。

注1: いくつかのデバイスは内部容量が付かないかもしれません。いくつかのAVRデバイスはCKOPTヒューズを持たないかもしれず、代わりにそれらは32.768kHzクリスタル発振子に接続するための専用ピン(TOSC1, TOSC2)を持ちます。

注2: 発振器接続に関連する特別な詳細についてはデバイスのデータシートを参照してください。

5.4. 不平衡外部容量(コンデンサ)

雑音の多い環境では雑音のために発振器が決定的に影響を及ぼされ得ます。雑音が十分に強い場合、発振器は”固定化”され、発振を停止し得ます。雑音に対する発振器の感受性を減らすために、発振回路の高インピーダンス入力のXTAL1でのコンデンサの大きさを僅かに増やすことができます。コンデンサの1つだけを増やすことは総容量性負荷に殆ど影響を及ぼしませんが、不平衡コンデンサは総容量性負荷の変化よりも高い度合いで共振周波数に影響を及ぼし得ます。けれども、不平衡容量性負荷は発振のデューティ比に影響を及ぼし、従って一般的に不平衡容量性負荷を使用すべきではありません。これはAtmel AVRデバイスが最大速度制限近くで利用される場合に特に重要です。

5.5. RTC用クリスタル

多くのAVRデバイスは組み込みタイマ/カウンタの非同期クロック駆動を使用する可能性を持ちます。この機能を使用すると、計数器は実時間機能に使用することができます。AVRのTOSCxピンには32.768kHzクリスタル発振子が接続されるべきです。

いくつかのAVRでは、実時間計数器と共に使用される内部発振回路が一般的な32.768kHzクリスタル発振子に対して適切であろう概ね20pFの容量性負荷を提供します。コンデンサについての情報に関しては関連するデバイスのデータシートを参照してください。適用されたクリスタル発振子に対して内部負荷が不十分な場合、外部コンデンサを使用することができます。

5.6. PCB配置

最後に、AVRに関する発振子/振動子の物理的な位置の重要性が重要です。発振子/振動子は可能な限りAVRの近くに配置され、接地面でそれを取り囲むことによって発振子/振動子を遮蔽(シールド)することを確実にしてください。

6. ATxmega32A4とATmega324PBデバイスの配置例

ATxmega32A4とATmega324PBデバイスを使用して設計を進めるための推奨基本回路図が次図で示されます。考慮されるべきカギとなる点は以下です。

1. クリスタル用発振器と雑音分離(デカップ)コンデンサに対する接続。
2. PCBの階層数。独立した層で電源と接地の面での複数層設計を持つことが推奨されます。
3. VCCからの全てのデジタル電源対の雑音分離とVCCからのAVCC分離。
4. クリスタル/コンデンサとMCU間の短い距離。
5. クリスタル周辺の接地面と面に接続されるビアは配置に於いてMCUのピンに近くします。

図6-1. (A)ATxmega32A4必要/推奨接続の基本回路、(B)銅箔PCB層、(C)最上部シルク印刷

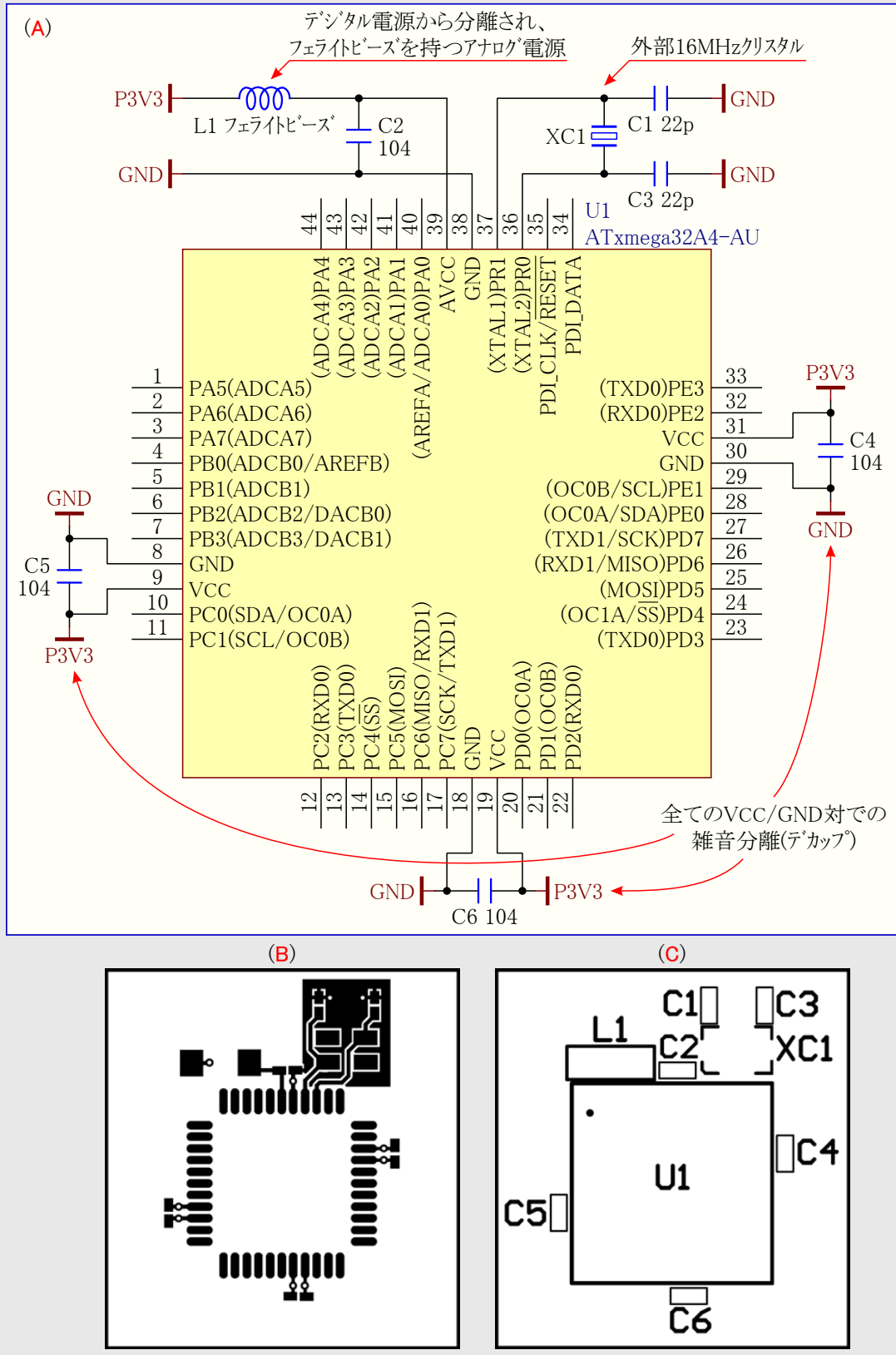
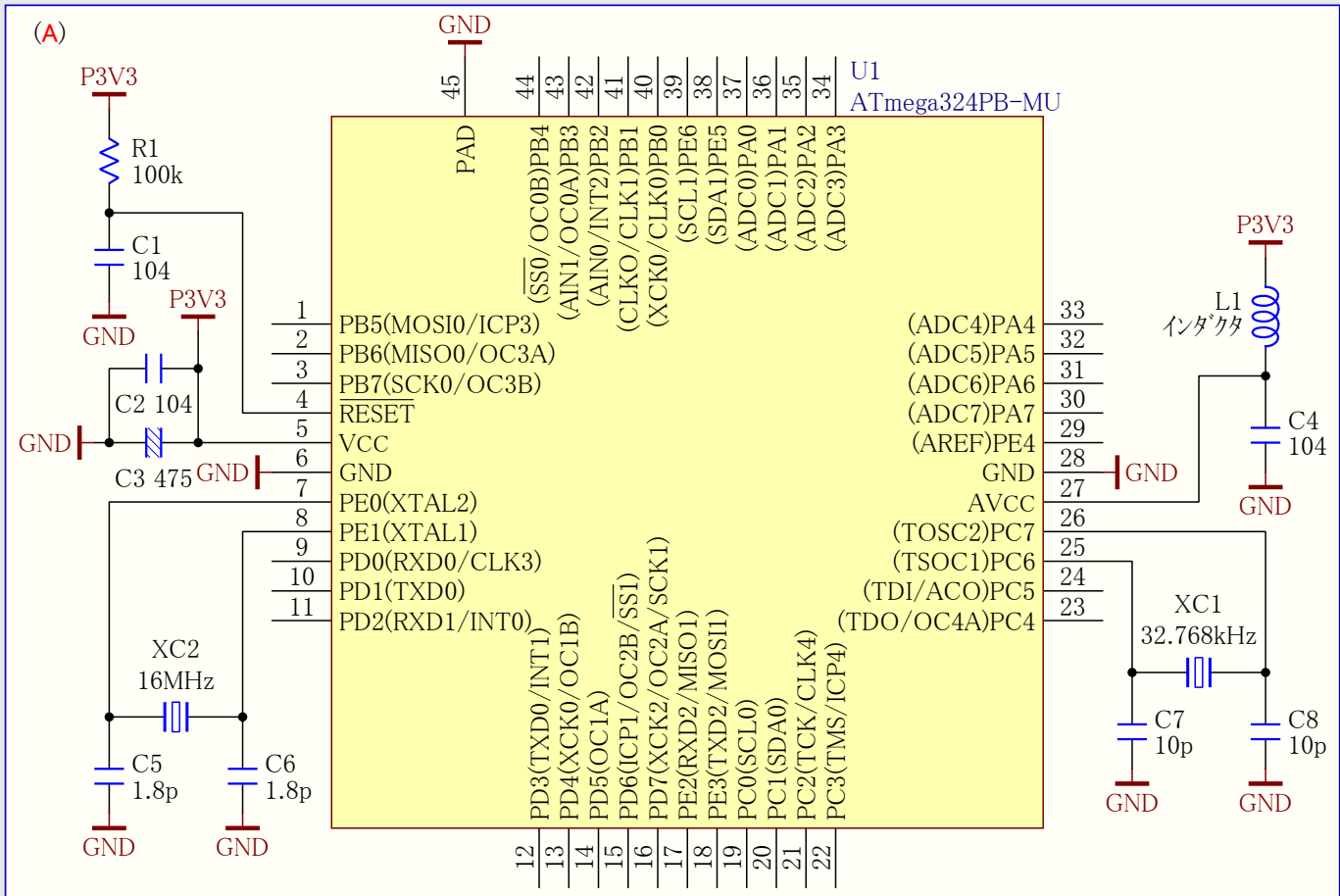
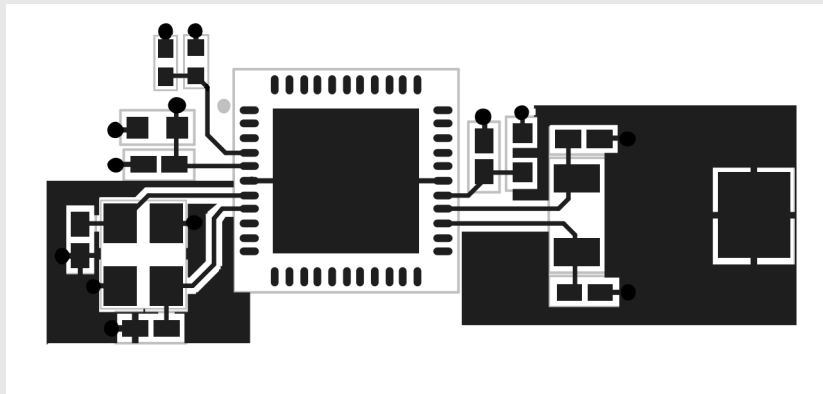


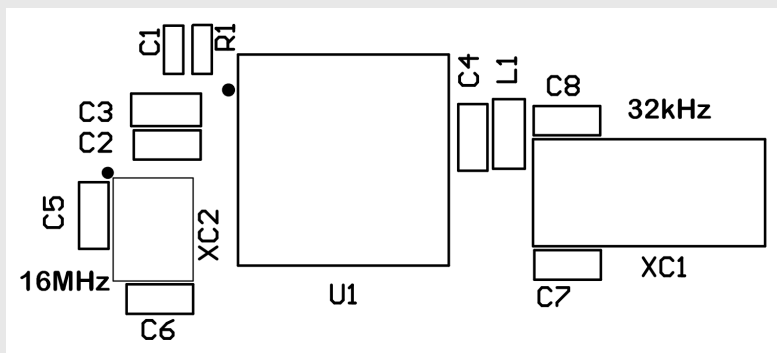
図6-2. (A)ATmega324PB必要/推奨接続の基本回路、(B)銅箔PCB層、(C)最上部シルク印刷



(B)



(C)



(訳補) 本例は基本的に発振回路に対する例です。RESETは応用に依存し、本文記述に従って処置されなければなりません。本例は単に外部リセットが利用可能な状態での一般的な最低回路を表しているだけです。

7. 改訂履歴

資料改訂	日付	注釈
2521L	2013年7月	1. 図4-5を更新 2. 記述に関する全般的な改善
2521M	2014年9月	「外部リセットスイッチ」でのいくつかの誤植修正
2521N	2015年6月	「雑音関連」を追加
2521O	2015年9月	「配置例」の図を修正
2521P	2015年10月	以下の項を更新 1. 「クリスタル発振子とセラミック振動子について」 2. 「推奨コンデンサ値」
2521Q	2016年6月	1. 記述の全般的な改善 2. ATmega324PBデバイス用の配置例を追加
2521R	2016年9月	1. この改訂履歴の部分でファイル名と資料番号を修正 2. 商標を修正 3. 本文でのいくつかの微細な修正

Atmel®, Atmelロゴとそれらの組み合わせ、Enabling Unlimited Possibilities®, AVR®, tinyAVR®, STK®, XMEGA®とその他は米国及び他の国に於けるAtmel Corporationの登録商標または商標です。他の用語と製品名は一般的に他の商標です。

お断り: 本資料内の情報はAtmel製品と関連して提供されています。本資料またはAtmel製品の販売と関連して承諾される何れの知的所有権も禁反言あるいはその逆によって明示的または暗示的に承諾されるものではありません。Atmelのウェブサイトに表示する販売の条件とAtmelの定義での詳しい説明を除いて、商品性、特定目的に関する適合性、または適法性の暗黙保証に制限せず、Atmelはそれらを含むその製品に関連する暗示的、明示的または法令による如何なる保証も否認し、何ら責任がないと認識します。たとえAtmelがそのような損害賠償の可能性を進言されたとしても、本資料を使用できない、または使用以外で発生する(情報の損失、事業中断、または利益と損失に関する制限なしの損害賠償を含み)直接、間接、必然、偶然、特別、または付随して起こる如何なる損害賠償に対しても決してAtmelに責任がないでしょう。Atmelは本資料の内容の正確さまたは完全性に関して断言または保証を行わず、予告なしでいつでも製品内容と仕様の変更を行う権利を保留します。Atmelはここに含まれた情報を更新することに対してどんな公約も行いません。特に別の方法で提供されなければ、Atmel製品は車載応用に対して適当ではなく、使用されるべきではありません。Atmel製品は延命または生命維持を意図した応用での部品としての使用に対して意図、認定、または保証されません。

安全重視、軍用、車載応用のお断り: Atmel製品はAtmelが提供する特別に書かれた承諾を除き、そのような製品の機能不全が著しく人に危害を加えたり死に至らしめることがかなり予期されるどんな応用(“安全重視応用”)に対しても設計されず、またそれらとの接続にも使用されません。安全重視応用は限定なしで、生命維持装置とシステム、核施設と武器システムの操作の装置やシステムを含みます。Atmelによって軍用等級として特に明確に示される以外、Atmel製品は軍用や航空宇宙の応用や環境のために設計も意図もされていません。Atmelによって車載等級として特に明確に示される以外、Atmel製品は車載応用での使用のために設計も意図もされていません。

© HERO 2016.

本応用記述はAtmelのAVR042応用記述(Rev.2521R-09/2016)の翻訳日本語版です。日本語では不自然となる重複する形容表現は省略されている場合があります。日本語では難解となる表現は大幅に意識されている部分もあります。必要に応じて一部加筆されています。頁割の変更により、原本より頁数が少なくなっています。

必要と思われる部分には()内に英語表記や略称などを残す形で表記しています。

青字の部分はリンクとなっています。一般的に赤字の0,1は論理0,1を表します。その他の赤字は重要な部分を表します。