

AVR077 : デバッグWIRE用光絶縁エミュレーション

要点

- デバッグWIREエミュレーション
- 光絶縁
- AVR Dragon™とJTAGICEmk II で動作

1. 序説

この応用記述はデバッグWIRE用の光絶縁されたインターフェースを実装する方法を記述します。

この装置は(代表的に光源用)安定器、電動機(モータ)、電気掃除機、冷蔵庫などのような非絶縁電源での応用のデバッグを手助けします。

確かに設計技術者たちはこれらの応用が特定ヵ所だけで割り込まれ得る高度な注意を持って高電流や高電圧の応用でデバッグ ツールを使用するでしょう。まずい位置での中断点(ブレイクポイント)が容易に応用を損傷し得ます。

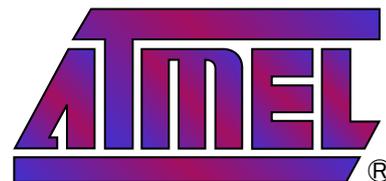
2. 動作の理屈

多くの応用に於いて、MCUはAC電線電圧に直接接続された安価な電源から給電されます。この場合はMCUのVCCとGNDのピンが接地に対して数100V以上に達し得ます。デバッグ ツールがこのような応用のMCUに直接接続された場合、ツールの電源の構造に依存して次の2つの可能性が起き得ます。

- ・ ツールの電源が接地から絶縁されているなら、デバッグは接地に対してAC線電位へ上昇するでしょう。このためにデバッグ ツールは使用者にとって潜在的に致命的な電圧でしょう。
- ・ ツールの電源が接地基準なら、接地相と主相間の短絡が起き、応用または開発ツールのどちらかに対して、ヒューズが飛ぶか、または損傷に帰着します。

幸いにも、光絶縁されたインターフェースでAVRマイクロ コントローラのデバッグ機能を使用すれば、設計者はこれらの応用を安全かつ迅速に開発することができます。

この応用記述はAVRのデバッグWIRE用のデバッグ インターフェースを示します。SPIプログラミング インターフェースやJTAGデバッグ インターフェースを絶縁するのに同様の原理を使用することができます。



8ビット **AVR**[®]
マイクロ コントローラ

応用記述

本書は一般の方々の便宜のため有志により作成されたもので、ATMEL社とは無関係であることを御承知ください。しおりのはじめにでの内容にご注意ください。

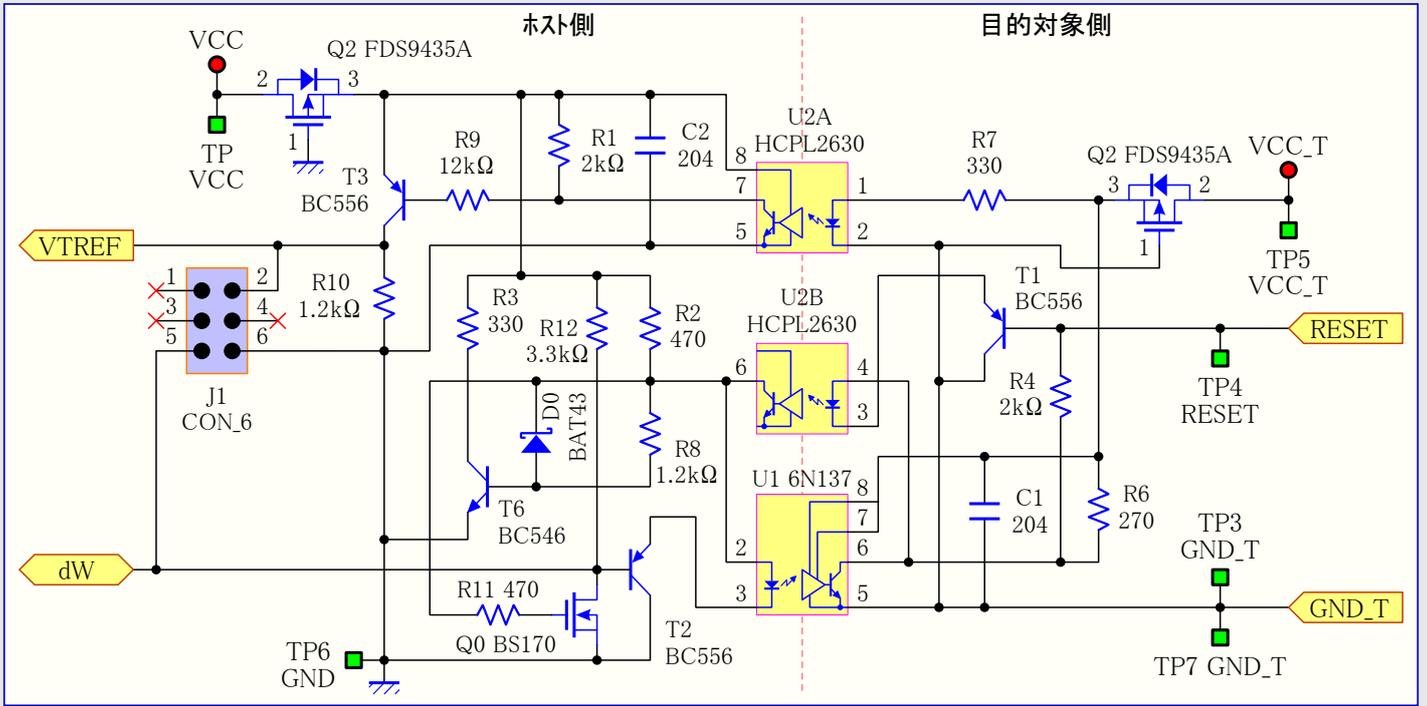
Rev. 8112A-01/08, 8112AJ1-12/13

3. デバッグWIRE光絶縁

デバッグWIRE用の光絶縁回路が図3-1.で示されます。目的電圧指示(Vtref)とリセット/デバッグWIRE信号の2つの信号が光絶縁されます。

このインターフェース回路はQ1とQ2のPMOS-FETにより、逆極性に対して保護されています。

図3-1. 光絶縁回路



3.1. 目的電圧指示

この回路は上側の光絶縁器を使用して次のように動きます。

- 目的対象が給電されると、U2A内のLEDが点灯します。これは光ダイオードによって検知され、光絶縁されたトランジスタがONに切り替わられてT3のトランジスタのベースをLowに引っ張ります。そして出力のVTREFがHighレベルになります。
- 目的対象が給電されていなければ、U2A内のLEDは点灯しません。光絶縁されたトランジスタはOFFに切り替えられ、故にT3のトランジスタのベースはHighに引っ張られます。そして出力のVTREFはR10の抵抗によってLowレベルに引き下げられます。

3.2. デバッグWIREインターフェース

この回路は双方向デジタルピンでの光絶縁された双方向通信を可能とするために下側2つの光絶縁器を使用します。

ホストから目的対象への通信は次のように動きます。

- dWがLowレベルの時にT2のトランジスタはONでU1内のLEDが点灯されます。これは光検知器によって受け取られ、U1内のトランジスタをONに切り替えます。これはRESETをR4の抵抗を通してGNDへ引っ張らせ、U2B内のLEDがOFFであることも保証します。これはU2B内のトランジスタもOFFであることを意味します。
- dWが論理'1'の時にT2のトランジスタはOFFでU1内の出力トランジスタはOFFです。RESETはR4とR6の抵抗によってHighに引っ張られます。USB内のLEDはOFFです。従ってdWへの帰還は全くありません。
- dWが駆動されない場合、例えばHi-Zの入出力ピンに接続されるなら、R12の抵抗によってHighに引っ張られます。上の説明からもその出力がHighになることを見ることができます。
- dWとRESETの両方が駆動されない場合、両方のピンがHighに引っ張られます。

目的対象側に於いて、この簡単な回路はAVRのリセットピンを駆動するのに十分な能力を持ちます。

目的対象からホストへの通信も同様ですが、回路はJTAGICEmk II またはAVR DragonのdWピンを駆動するために改良されなければなりません。

- RESETが論理'0'の時にT1のトランジスタはONで、U2B内のLEDが点灯されます。これは光検知器によって受け取られてUSB内のトランジスタをONに切り替え、このためにT6のトランジスタはOFFです。これはQ0のMOS-FETによってdWをGNDに引っ張らせ、U1内のLEDがOFFであることも保証します。これはU1内のトランジスタもOFFであることを意味します。
- RESETが論理'1'の時にT1のトランジスタはOFFで、U2B内の出力トランジスタはOFFです。T6は飽和してQ0がOFFで、故にdWはR12の抵抗によってHighに引っ張られます。U1内のLEDはOFFです。従ってRESETへの帰還は全くありません。

この回路は双方向です。けれども、使用者は同時に両方の端子を駆動すべきではありません。これは回路に何の損傷も起しません
が、電流消費を増やすでしょう。

JTAGICEmk II の目的インターフェース コネクタが下で示されます。

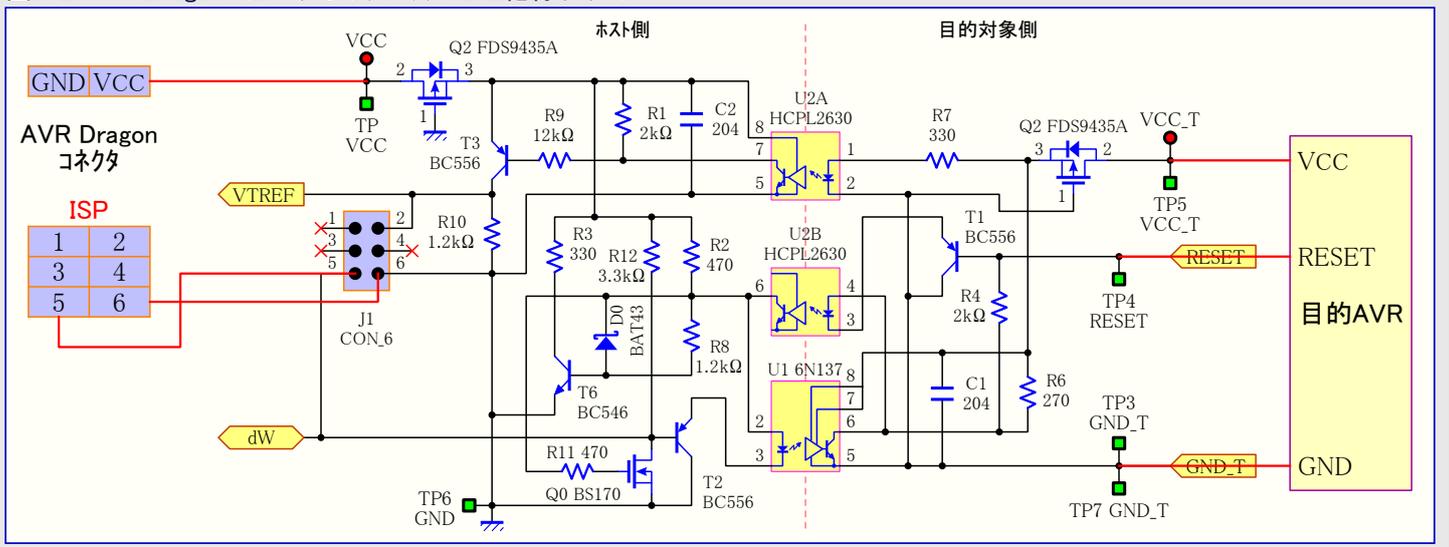
表3-1. JTAGICEmk II コネクタ

JTAGICEmk II 探針	目的対象ピン	パラ線ケーブル色	DragonまたはSTK500のISPピン配置
1 (TCK)	SCK	黒	3
2 (GND)	GND	白	6
3 (TDO)	MISO	灰	1
4 (VTref)	VTref	紫	2
5 (TMS)	(存在しません)	青	(存在しません)
6 (nRST)	RESET	緑	5
7 (N.C.)	(存在しません)	黄	(存在しません)
8 (nTRST)	(存在しません)	橙	(存在しません)
9 (TDI)	MOSI	赤	4
10 (GND)	GND	茶	(存在しません)

3.3. AVR Dragonのインターフェース

AVR DragonがVCCコネクタを提供するため、光絶縁されたインターフェースの目的対象側の供給は容易です。図3-2はこの応用に対する基本形を示します。

図3-2. AVR DragonイミュレータでのデバッグWIRE絶縁インターフェース

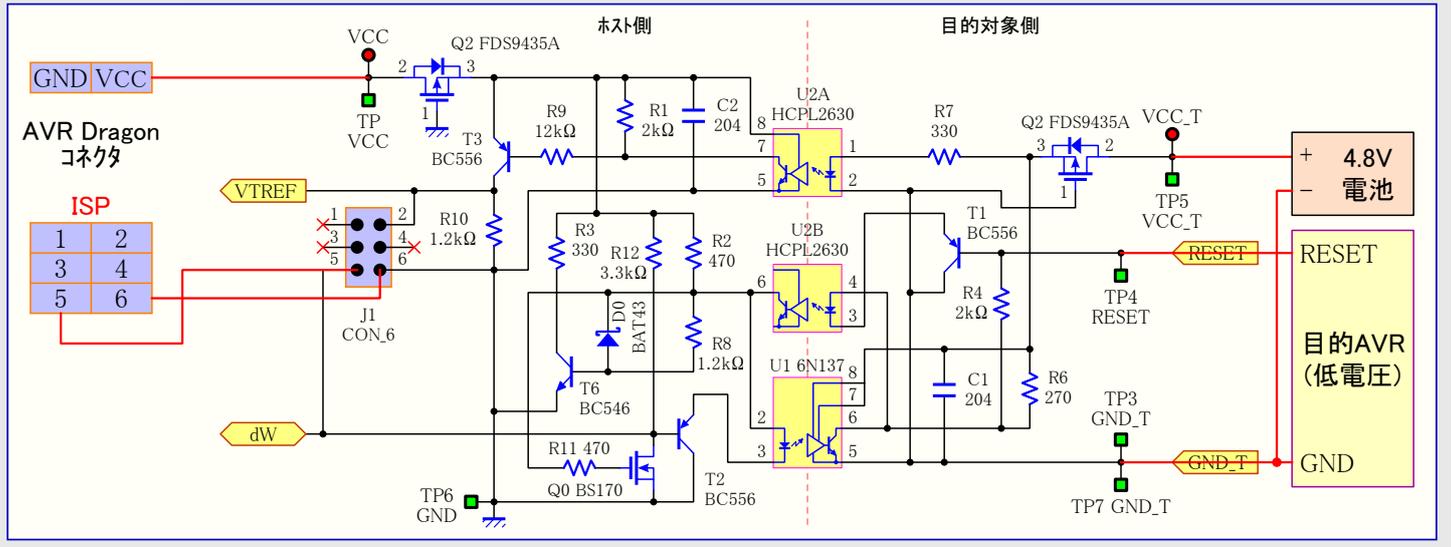


3.4. AVR Dragonのインターフェース、低電圧目的対象

目的対象が低電圧で動く時には、専用の電池でインターフェースを給電しなければなりません。図3-3はこの応用に対する基本形を示します。

この構成ではAVRに於いてリセットピンの保護ダイオードに定常的な電流が流され、VTREFは目的対象電圧ではなく電池電圧を指示します。この状況は少しの回路変更、RESET線を保護するための2つのショットキーダイオードと、目的対象電圧がONの時にU2Aでの電流を制御するための1つのNPNTランジスタで改良することができます。

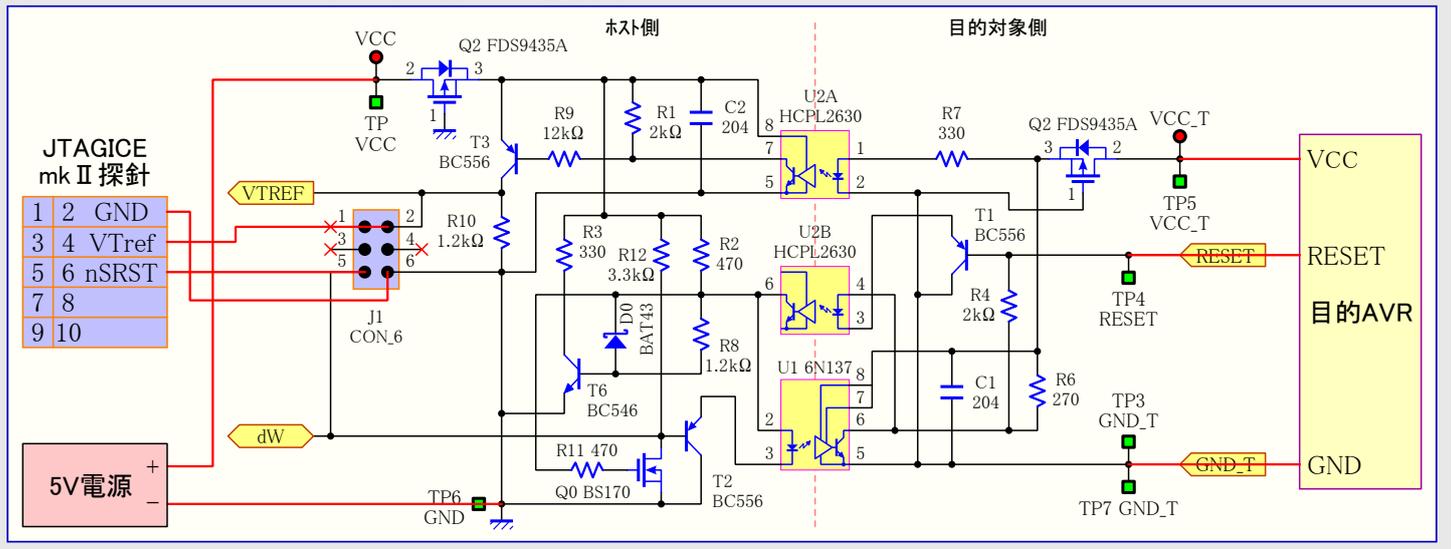
図3-3. AVR DragonエミュレータでのデバッグWIRE絶縁インターフェース(低電圧動作AVR用)



3.5. JTAGICEmk II のインターフェース

JTAGICEmk II でも同じインターフェース回路の使用が可能です。JTAGICEmk II がVCCピンを提供しないので、インターフェースのホスト側のために絶縁された電源の使用が必須です。図3-4はこの応用に対する基本形を示します。

図3-4. JTAGICEmk II エミュレータでのデバッグWIRE絶縁インターフェース



4. 最後に

この応用記述は非絶縁のAC電線給電応用でJTAGICEmk II またはAVR Dragonエミュレータを使用する方法を提供します。

部品はVero Technologies Ltd.社のVeroboard試作基板に容易に適合します。

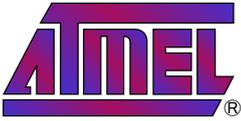
このインターフェースは簡単な応用でVCC=5Vに於いて16MHzまで検査されています。光結合器が低い電圧に関して詳述(規定)されていないとは言え、このインターフェースは3.6Vに下げても全速度で完全に動作します。

低電圧の目的対象に対する解決策は2.2Vに下げた8MHzで検査されています。

5. 部品表

下表は回路の部品表を与えます。

参照記号	数量	型式	説明
U1	1	6N137	1個入り高速光結合器
U2	1	HCPL2630	2個入り高速光結合器
Q0	1	BS170	NチャンネルFET
Q1,Q2	2	FDS9435A	PチャンネルMOS-FET(逆電圧接続保護用)
T1,T2,T3	3	BC556	汎用PNPトランジスタ
T6	1	BC546	汎用NPNトランジスタ
D0	1	BAT43	ショットキーダイオード
R6	1	270Ω	
R3,R7	2	330Ω	
R2,R11	2	470Ω	
R8,R10	2	1.2kΩ	
R1,R4	2	2kΩ	
R12	1	3.3kΩ	
R9	1	12kΩ	
C1,C2	2	0.2μF	
J1	1	CON_6	6ピンISPコネクタ



本社

Atmel Corporation

2325 Orchard Parkway
San Jose, CA 95131
USA
TEL 1(408) 441-0311
FAX 1(408) 487-2600

国外営業拠点

Atmel Asia

Unit 1-5 & 16, 19/F
BEA Tower, Millennium City 5
418 Kwun Tong Road
Kwun Tong, Kowloon
Hong Kong
TEL (852) 2245-6100
FAX (852) 2722-1369

Atmel Europe

Le Krebs
8, Rue Jean-Pierre Timbaud
BP 309
78054 Saint-Quentin-en-
Yvelines Cedex
France
TEL (33) 1-30-60-70-00
FAX (33) 1-30-60-71-11

Atmel Japan

104-0033 東京都中央区
新川1-24-8
東熱新川ビル 9F
アトメル ジャパン株式会社
TEL (81) 03-3523-3551
FAX (81) 03-3523-7581

製品窓口

ウェブサイト

www.atmel.com

技術支援

avr@atmel.com

販売窓口

www.atmel.com/contacts

文献請求

www.atmel.com/literature

お断り: 本資料内の情報はATMEL製品と関連して提供されています。本資料またはATMEL製品の販売と関連して承諾される何れの知的所有権も禁反言あるいはその逆によって明示的または暗示的に承諾されるものではありません。ATMELのウェブサイトに位置する販売の条件とATMELの定義での詳しい説明を除いて、商品性、特定目的に関する適合性、または適法性の暗黙保証に制限せず、ATMELはそれらを含むその製品に関連する暗示的、明示的または法令による如何なる保証も否認し、何ら責任がないと認識します。たとえATMELがそのような損害賠償の可能性を進言されたとしても、本資料を使用できない、または使用以外で発生する(情報の損失、事業中断、または利益の損失に関する制限なしの損害賠償を含み)直接、間接、必然、偶然、特別、または付随して起こる如何なる損害賠償に対しても決してATMELに責任がないでしょう。ATMELは本資料の内容の正確さまたは完全性に関して断言または保証を行わず、予告なしでいつでも製品内容と仕様の変更を行う権利を保留します。ATMELはここに含まれた情報を更新することに対してどんな公約も行いません。特に別の方法で提供されなければ、ATMEL製品は車載応用に対して適当ではなく、使用されるべきではありません。ATMEL製品は延命または生命維持を意図した応用での部品としての使用に対して意図、認定、または保証されません。

© Atmel Corporation 2008. 全権利予約済 ATMEL®、ロゴとそれらの組み合わせ、AVR®とその他はATMEL Corporationの登録商標または商標またはその付属物です。他の用語と製品名は一般的に他の商標です。

© HERO 2013.

本応用記述はATMELのAVR077応用記述(doc8112.pdf Rev.8112A-01/08)の翻訳日本語版です。日本語では不自然となる重複する形容表現は省略されている場合があります。日本語では難解となる表現は大幅に意識されている部分もあります。必要に応じて一部加筆されています。頁割の変更により、原本より頁数が少なくなっています。

必要と思われる部分には()内に英語表記や略称などを残す形で表記しています。

青字の部分はリンクとなっています。一般的に赤字の0,1は論理0,1を表します。その他の赤字は重要な部分を表します。