

AVR078 : STK524使用者の手引き(mega32M1,32C1)

1. 序説

STK524キットはSTK524基板、AVRCANAdapt、AVRLINAdaptで構成されています。

STK524基板はAtmelのSTK500開発基板用の上乘せ部です。それはATmega32C1、ATmega32M1製品と将来の互換派生品を支援するために設計されています。

AVRCANAdaptはAtmel AT6660 CAN駆動器を特徴とするCAN網用のハードウェア駆動部で、一方AVRLINAdaptはAtmel AT6661 LIN駆動器を特徴とするLIN用ハードウェア駆動部です。

STK524はATmega32C1とATmega32M1の新しい機能の完全な利用を許すコネクタとハードウェアを含み、同時に挿入力0(ZIF)ソケットは試作用のTQFP32の容易な使用を許します。

この使用者の手引きは高度な使用者に対する完全な技術参考としてだけでなく、一般的な開始前の手引きとしての働きもします。

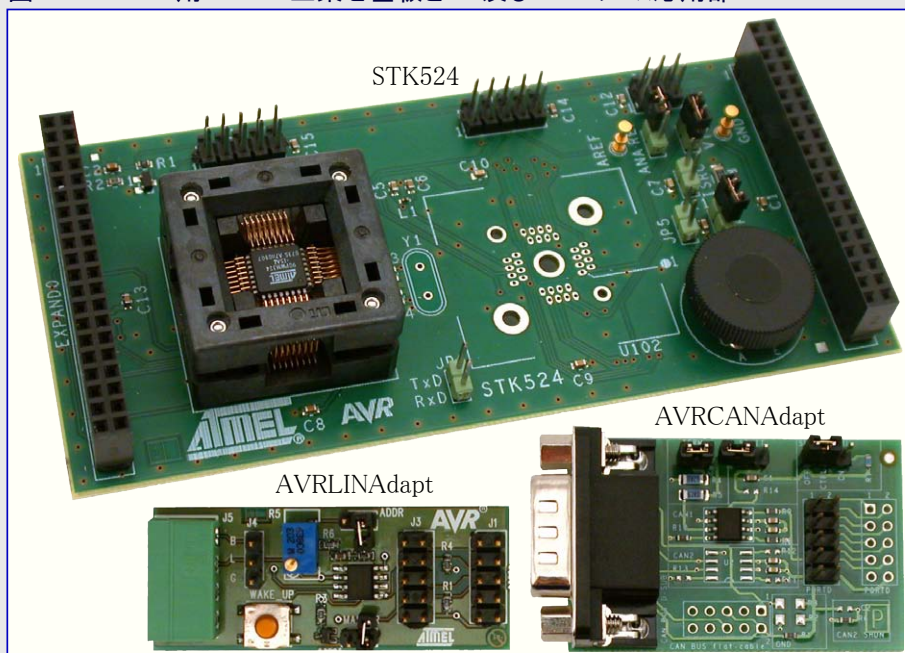
この手引きでは語'AVR'が目的部品(ATmega32C1,ATmega32M1とその派生品)への参照として使われることに注意してください。ATmega32C1とATmega32M1はこれらの系統での製品の1つを参照するのにも使われます。



8ビット **AVR**[®]
マイクロコントローラ

応用記述

図1-1. STK500用STK524上乘せ基板とLIN及びCANのバス応用部



2. 特徴

- STK524は好評のSTK500スタートキット系統の新しい一員です。
- ATmega32C1とATmega32M1を支援
- ハードウェア橋渡しを使うCANインターフェース透過ポート内包
- ハードウェア橋渡しを使うLINインターフェース透過ポート内包
- AVR Studio 4で支援
- TQFP32外圍器用挿入力0ソケット
- 高電圧並列プログラミング
- 直列プログラミング
- JTAGICEmk II または AVR Dragonエミュレータを使うチップ上デバッグ用6ピンコネクタ
- 実演応用の可変抵抗器
- 基板のシルク印刷での全ジャンパに対する即時参照

本書は一般の方々の便宜のため有志により作成されたもので、Atmel社とは無関係であることを御承知ください。しおりのはじめにでの内容にご注意ください。

Rev. 7780A-02/08, 7780AJ2-01/21

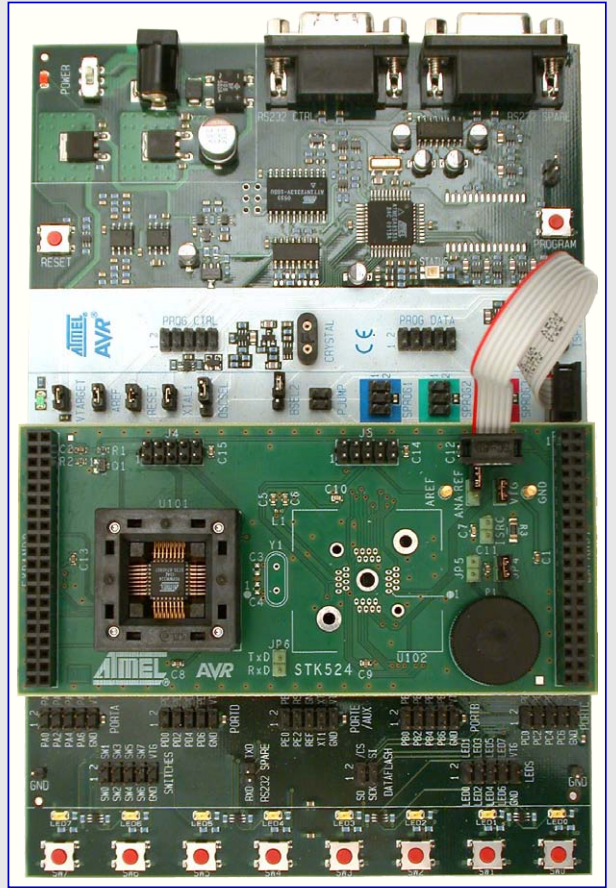
3. STK524上乗せ部の使用

3.1. STK500スタートキットへのSTK524接続

STK524をSTK500の拡張ヘッダ0と1に接続してください。図3-1.で示されるように上乗せ部が正しい向きで接続されることが重要です。STK524上乗せ基板に書かれた**EXPAND0**がSTK500基板の拡張ヘッダ側に書かれた**EXPAND0**と一致すべきです。

注: 不正な向きでのSTK524接続は基板を損傷するかもしれません。

図3-1. STK500基板へのSTK524接続

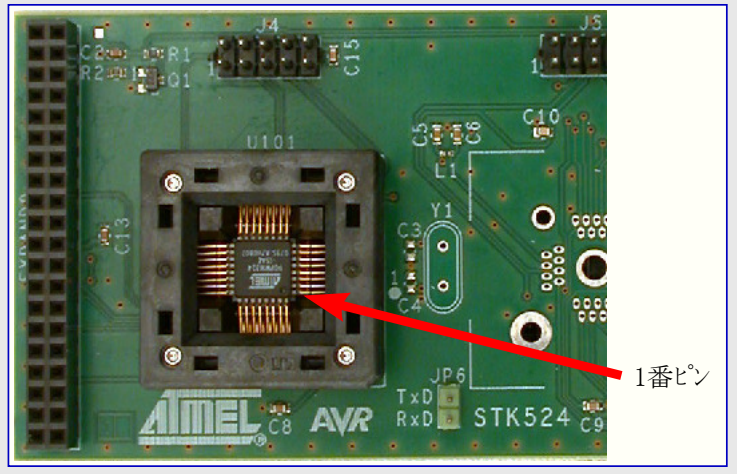


3.1.1. STK524でのATmega32C1とATmega32M1の配置

STK524はTQFP32外周器用のZIFソケットを含んでいます。デバイスが正しい向きで装着されるように注意を払ってください。図3-2.はZIFソケットに関する1番ピン位置を示します。

警告: AVRがSTK500基板に装着されるのと同時にSTK524でATmega32C1またはATmega32M1を装着しないでください。デバイスは意図するように動くことはないでしょう。

図3-2. ZIFソケットの1番ピン

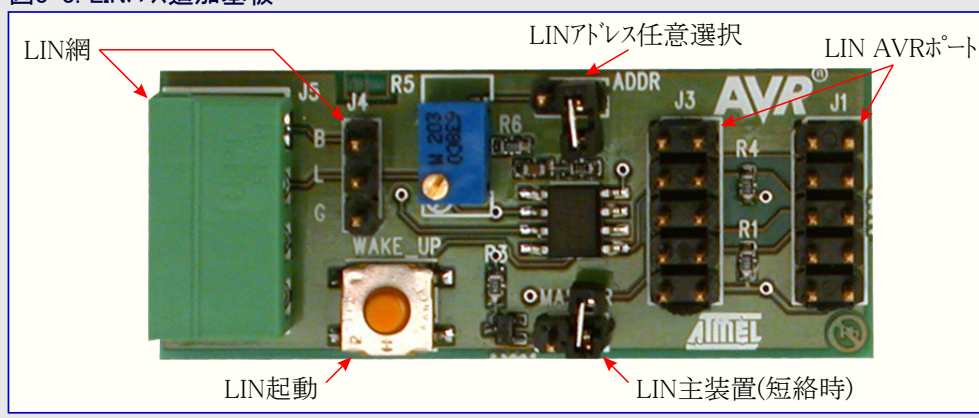


3.2. AVRLINAdaptとAVRCANAdaptの説明

LINバスとCANバスはATmega32C1/M1で使うために電氣的な駆動部が必要です。AVRCANAdaptとAVRLINAdaptの2つのバス追加基板がこの使用に対して提供されています。

3.2.1. AVRLINAdapt

図3-3. LINバス追加基板

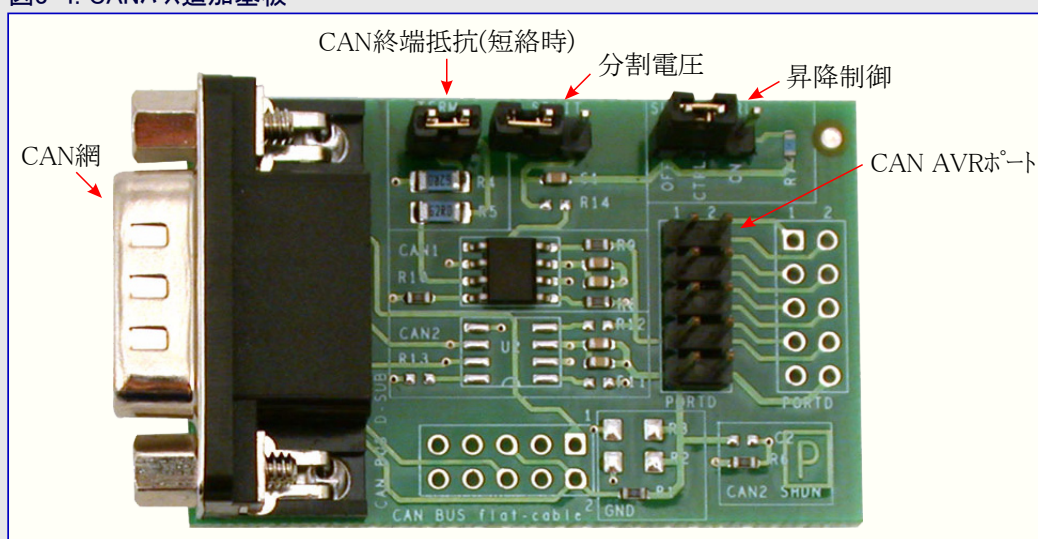


注: LINアドレス任意選択ジャンパが短絡の時に可変抵抗器を使ってLINアドレスを定義することができます。

3.2.2. AVRCANAdapt

もっと詳細な情報に関してはSTK501CAN拡張の使用者の手引きをご覧ください。

図3-4. CANバス追加基板



3.3. STK524へのAVRLINAdaptとAVRCANAdaptの接続

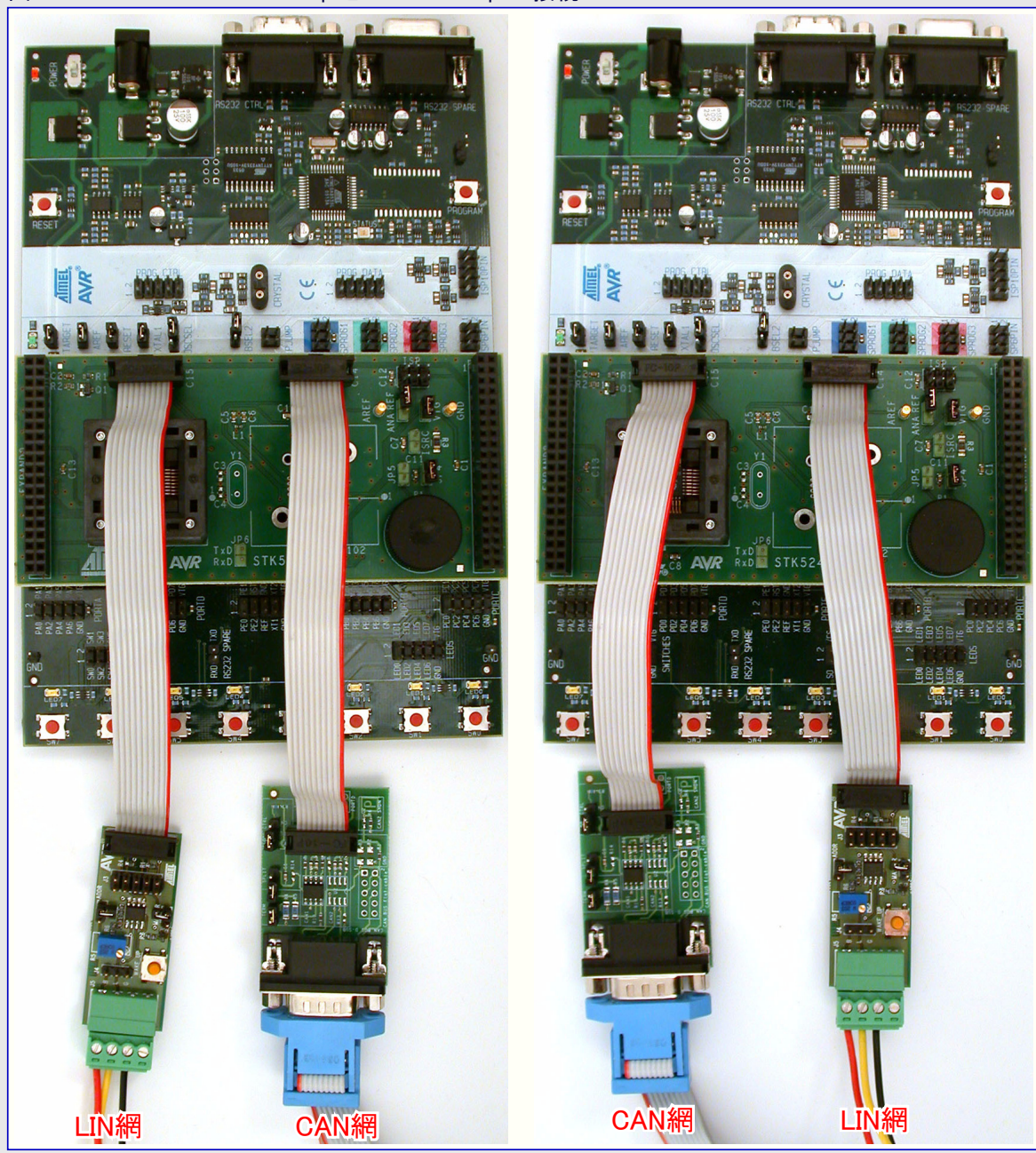
LINバスとCANバスはキット内のAVRLINAdaptとAVRCANAdaptの追加基板を通してアクセス可能です。これらはJ4またはJ5のどちらかへ接続されます。LINとCANのバスをアクセスするには図3-5.で示されるようにそれらをJ4とJ5の両方に接続してください。

J4とJ5は右表で言及されるように同じ定義を共用します。

表3-1. CANとLIN、J4,J5説明

ピン番号	ピン名
1	(未接続)
2	(未接続)
3	RxLIN
4	TxLIN
5	ISRC
6	TxCAN
7	RxCAN
8	NLSP
9	GND
10	VTG

図3-5. STK524へのAVRLINAdaptとAVRCANAdaptの接続



注: STK524でCANインターフェースを使う時に8MHzクリスタルを装着することが推奨されます。

4. AVRのプログラミング

AVR(ATmega32C1,ATmega32M1)は直列SPIと高電圧並列プログラミングの両方を使ってプログラミングできます。本項はこれら2つの動作の1つを首尾よく使うためのプログラミング ケーブル接続法を説明します。AVR StudioのSTK500ソフトウェアは他のAVRデバイスと同じ方法で使われます。

注: ATmega32C1とATmega32M1は自己プログラミングも支援します。この話題のより多くの情報に関してはAVR109応用記述をご覧ください。

4.1. 直列実装書き込み(ISP)

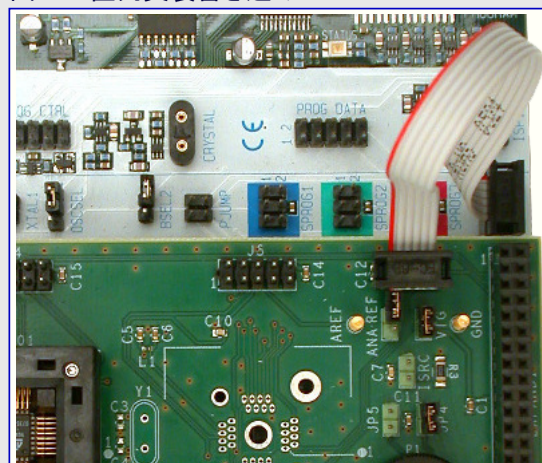
ISPプログラミング動作を使ってATmega32C1またはATmega32M1をプログラミングするには、図4-1.で示されるようにSTK500のISP6PINコネクタとSTK524基板のISPコネクタ間に6芯ケーブルを接続してください。デバイスはAVR Studio 4のSTK500ソフトウェアで直列プログラミング動作を使ってプログラミングできます。

STK500とSTK524のジャンパは以下の構成設定に従わなければなりません。

表4-1. ATmega32C1/M1用実装書き込みジャンパ設定

STK500		STK524	
ジャンパ名	処置	ジャンパ名	処置
VTARGET	装着	VTG	装着
AREF	任意		
RESET	任意		
XTAL1	装着		
OSCSEL	1-2間に装着		
BSEL2	任意		
PJUMP	任意		

図4-1. 直列実装書き込み



注: ISPプログラミングに関してSTK500前処理ソフトウェアを使う方法の情報に関してはSTK500使用者の手引きをご覧ください。

注: 実装書き込みを行う時にJ4またはJ5に接続されたAVRLINAdaptがないように注意してください。

ISPとLINはMOSI_AとTXLINに関してPD3を、SCK_AとRXLINに関してPE2を共用します。MOSI_Aで受信されたデータはTXLINで出力されます。LIN規約に関してTXLINからのデータを受信するRXLINは、そこでSCK_A線での衝突が起きます。

4.2. 高電圧プログラミング

高電圧(並列)プログラミングを使ってAVRをプログラミングするには、図4-2.で示されるようにSTK500で**PROGCTRL**を**PORTD**へと、**PROGDATA**を**PORTB**へ接続してください。**TOSC**スイッチが**XTAL**位置に置かれていることを確認してください。

STK500とSTK524のジャンパは以下の構成設定に従わなければなりません。

図4-2. 高電圧(並列)プログラミング

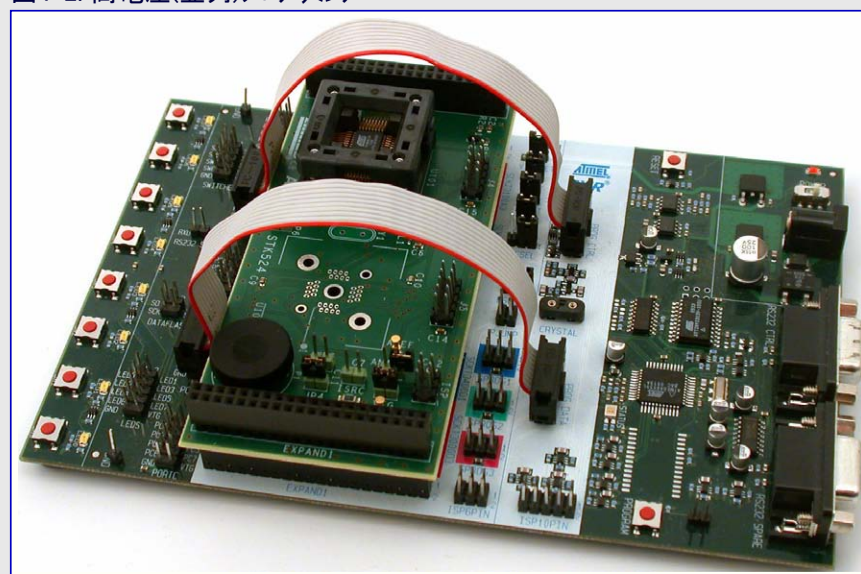


表4-2. ATmega32C1/M1用高電圧プログラミング ジャンパ設定

STK500		STK524	
ジャンパ名	処置	ジャンパ名	処置
VTARGET	装着	VTG	装着
AREF	任意		
RESET	装着		
XTAL1	装着		
OSCSEL	1-2間に装着		
BSEL2	装着		
PJUMP	開放		

今やデバイスにはAVR StudioのSTK500ソフトウェアで高電圧プログラミングを使ってプログラミングできます。

注: 高電圧プログラミング動作でのSTK500前処理ソフトウェアの使用法の情報に関してはSTK500使用者の手引きをご覧ください。

注: 高電圧プログラミング動作に関して、正しく機能するには目的対象電圧が4.5Vよりも高くなければなりません。

4.3. JTAGICEmk II 接続

以下の資料をご覧ください。

目的の“JTAGICEmk II 即時開始の手引き”は“AVR JTAGICEmk II での目的対象基板への接続”です。

この記述はどの信号がISPに対して必要とされるかと、どの信号がデバッグWIREに対して必要とされるかを説明します。

図4-3.はSTK524基板でのJTAGICEmk II 探針接続法を示します。

ISPコネクタがATmega32C1/M1組み込みデバッグWIREインターフェースに使われます。コネクタのピン配置は表4-3.で示され、これはAtmelから利用可能なJTAGICEのピン配置と互換です。このコネクタへのJTAGICEmk II 接続がATmega32C1/M1のチップ上デバッグを可能にします。

JTAGICEmk II とチップ上デバッグについてのより多くの情報はAtmelのウェブサイト(www.atmel.com)で利用可能なAVR JTAGICEmk II 使用者の手引きで得られます。

注: 正しくJTAGICEmk II を動かすためにSTK500上のRESETジャンパを取り去ってください。

図4-3. STK524へのJTAGICEmk II 接続

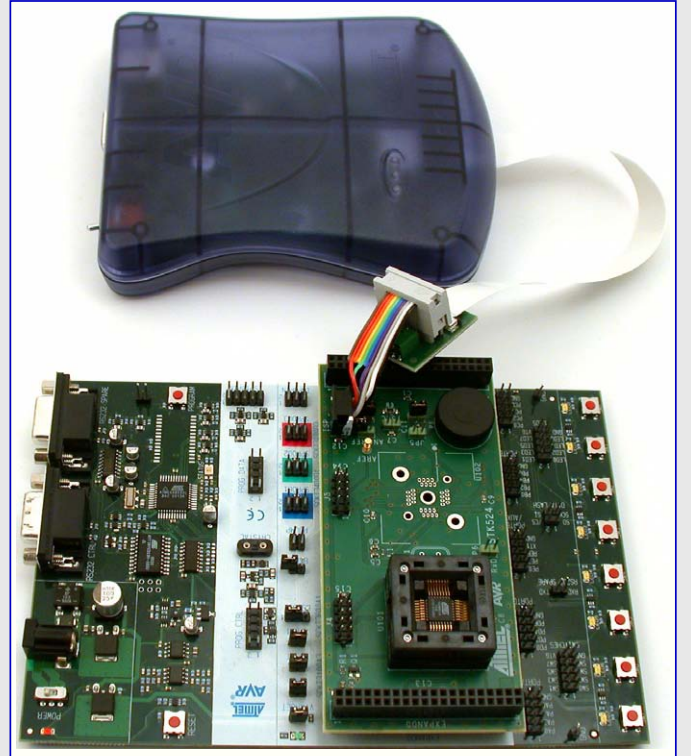


表4-3. STK524 ISP/dWコネクタ ピン配置

パラ線ケーブル色	目的ピン	STK524ピン配置		目的ピン	パラ線ケーブル色
灰	MISO	1	2	VTG	紫
黒	SCK	3	4	MOSI	赤
緑	RESET	5	6	GND	茶

注: MISO、MOSI、SCK線は製品がデバッグ動作の時に接続を外すことができます。そしてこれらは応用の目的に対して使うことができます。

4.4. STK524のジャンパ、LED、検査点

表4-4. STK524ジャンパ

ジャンパ	機能	説明
JP1	VTG	VCCとAVCC電流測定に有用。
JP2	ANA REF	STK500のAREF回路をAVR AREFへ接続します。
JP3	ISRC	ISRCピンで1kΩの抵抗を持つには短絡してください(注)。
JP4	POT_SUPPLY	可変抵抗器への電力供給を許可するため、常に短絡してください。
JP5	POT	JP5の2番ピンはSTK500の信号ポートかADC入力の中からかへ接続するための可変抵抗器出力です。
JP6	TxD RxD	STK500のRXDとTXD線へ接続するためのUART線です。図4-4. UART接続をご覧ください。

注: AVRLINAdaptのアドレス抵抗が選択されるなら、これを開放にしてください。3頁のAVRLINAdapt追加基板をご覧ください。

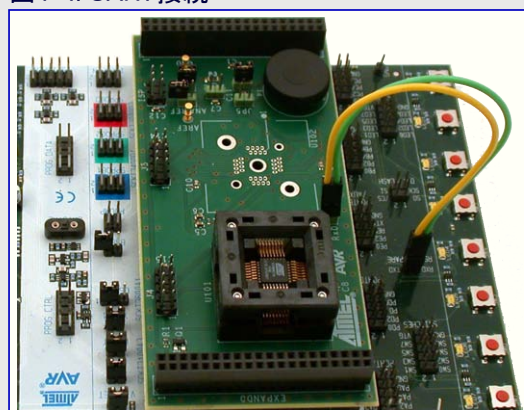
表4-5. STK524検査点

検査点	機能	説明
T1	GND	STK524基板の電氣的GND
T2	AREF	AVRのAREFピン

4.5. UART接続

図4-4.で示されるように、STK524はATmega32C1/M1のUART Tx/Rx線をSTK500のTx/Rx線への接続を可能とするRx/Tx 2ピン ヘッダを含みます。

図4-4. UART接続

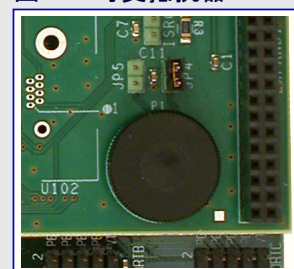


4.6. 可変抵抗器

STK524は可変抵抗器を含みます。可変抵抗器を使うにはJP4を装着してJP5の2番線を可変抵抗器出力として使ってください。

可変抵抗器はAREFによって供給され、JP5の2番ピンに電圧を配給します。この線はSTK500の何れかのポート線またはADC入力へ接続することができます。

図4-5. 可変抵抗器



4.7. 追加機能

STK524はQFN32外周器を評価するためのZIFソケット用配線パターンを含みます。ソケットは装着されていませんが、ENPLASからの部品番号:QFN32 bt-0.65-01-00を使って常駐させることができます。

5. 技術的仕様

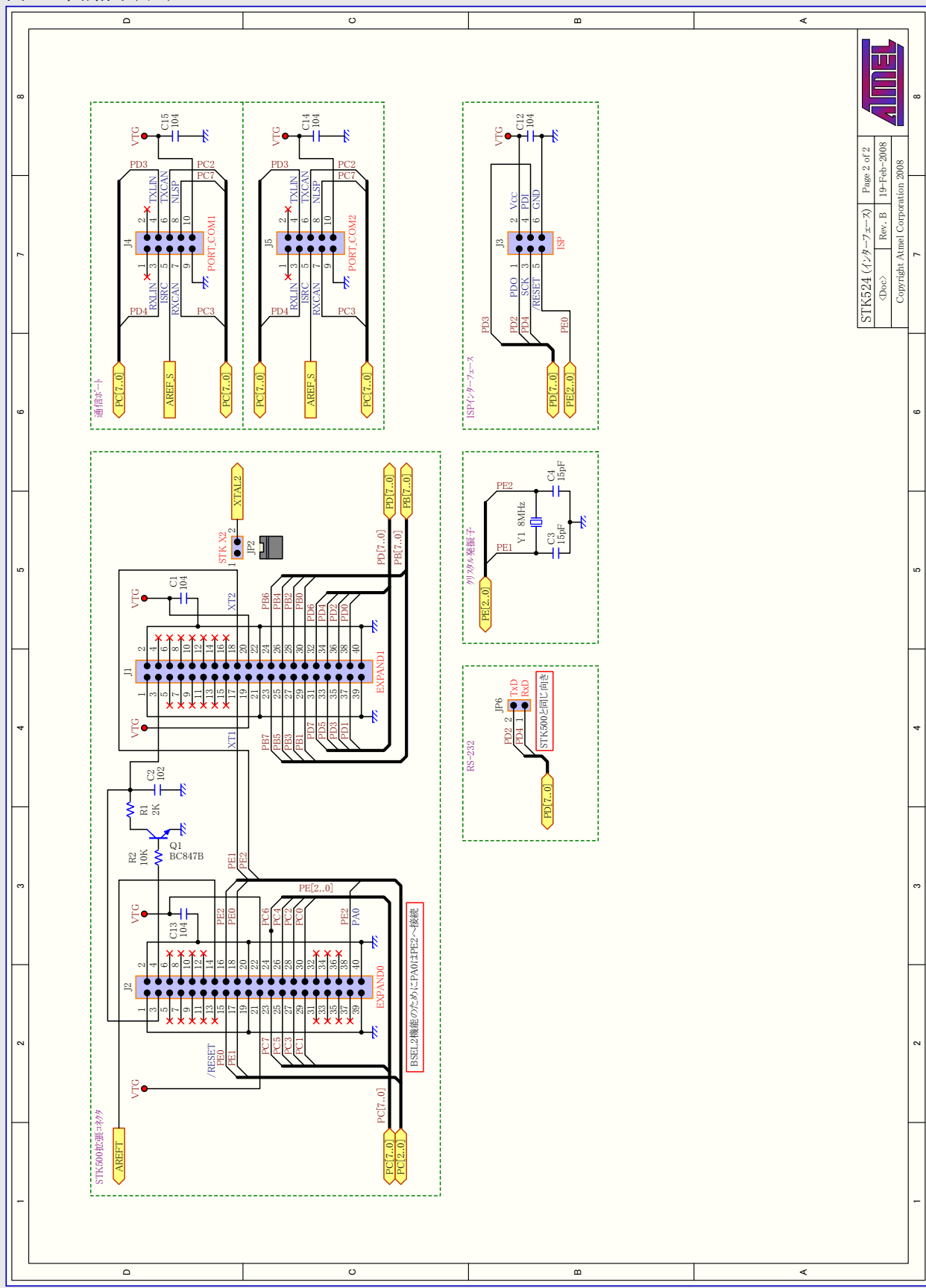
システム部	
物理寸法	56×119×27mm
重量	70g
動作条件	
供給電圧	1.8～5.5V
温度	0～50℃

6. 技術支援

技術支援についてはavr@atmel.comにお問い合わせください。技術支援を要望する時に以下の情報を含めてください。

- どの目的対象AVRデバイスが使われたか?(完全なデバイス番号)
- 目的電圧と速度
- AVRのクロック元とヒューズ設定
- プログラミング法(ISPまたは高電圧)
- 基板で得られるAVRツールのハードウェア改訂番号
- AVR Studioの版番号(これはAVR StudioのHelpメニューで得られます。)
- パソコンのオペレーティング システムと版/構築番号
- パソコンのプロセッサ型式と速度
- プログラムの詳細説明

図7-2. 回路図 (2/2)



STK524 (インターフェース)
Page 2 of 2
Rev. B
19-Feb-2008
Copyright Atmel Corporation 2008

图7-3. ATAVRLINAdapt回路图

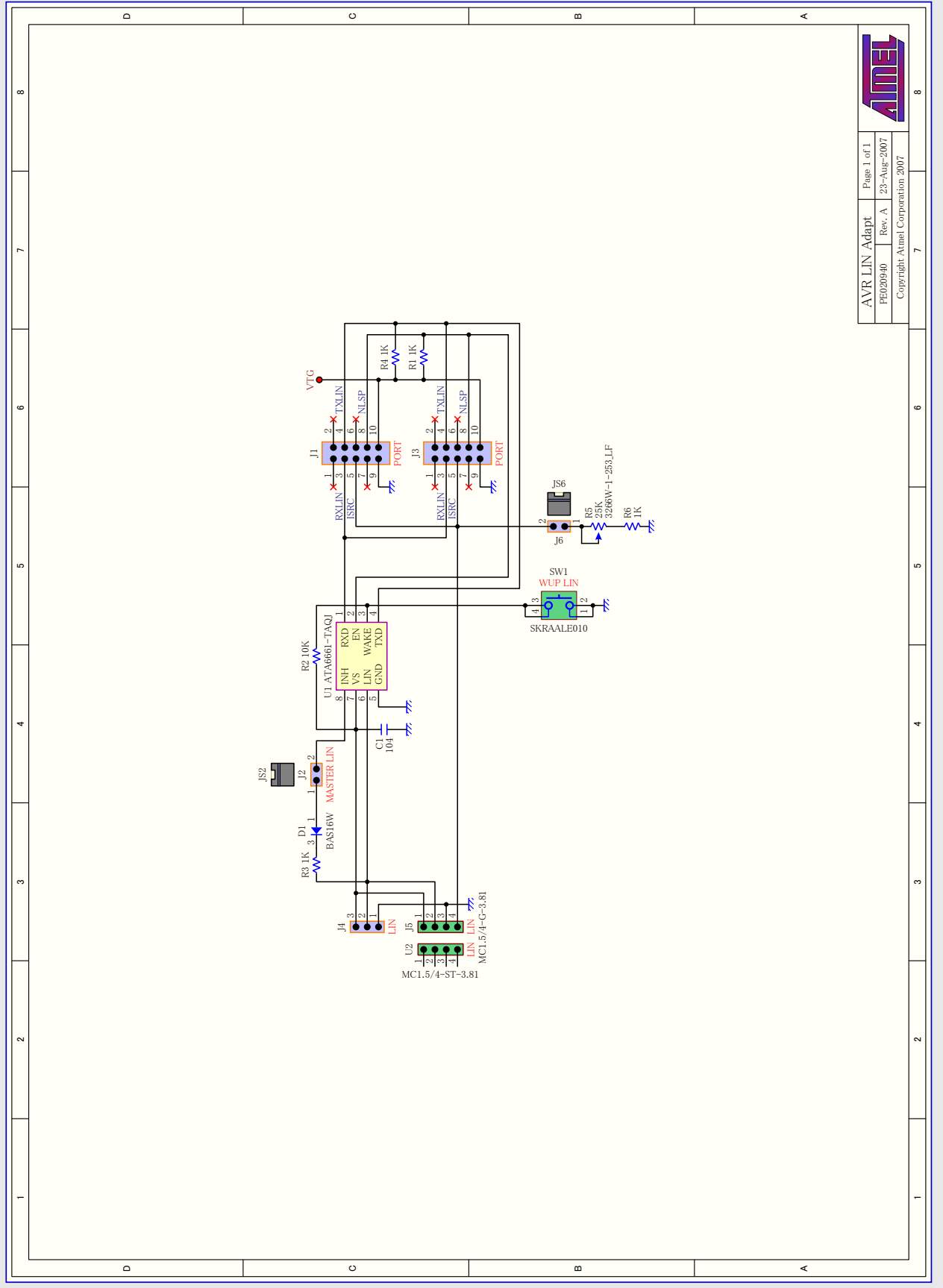
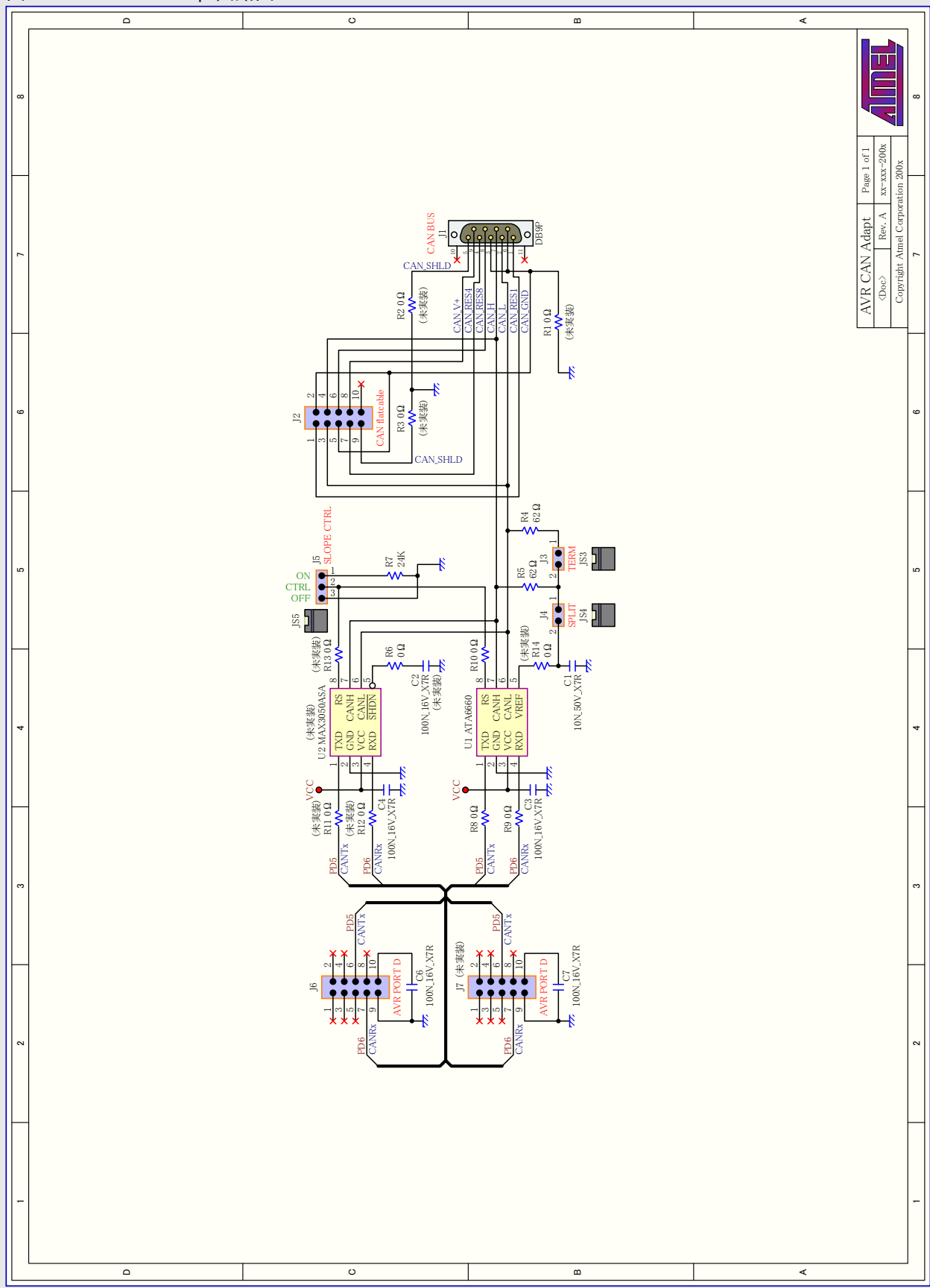


图7-4. ATAVRCANAdapt回路图



AVR CAN Adapt	Page 1 of 1
(Doc)	Rev. A
	88-xxx-200x
	Copyright Atmel Corporation 200x



本社

Atmel Corporation

2325 Orchard Parkway
San Jose, CA 95131
USA
TEL 1(408) 441-0311
FAX 1(408) 487-2600

国外営業拠点

Atmel Asia

Unit 1-5 & 16, 19/F
BEA Tower, Millennium City 5
418 Kwun Tong Road
Kwun Tong, Kowloon
Hong Kong
TEL (852) 2245-6100
FAX (852) 2722-1369

Atmel Europe

Le Krebs
8, Rue Jean-Pierre Timbaud
BP 309
78054 Saint-Quentin-en-
Yvelines Cedex
France
TEL (33) 1-30-60-70-00
FAX (33) 1-30-60-71-11

Atmel Japan

104-0033 東京都中央区
新川1-24-8
東熱新川ビル 9F
アトメル ジャパン株式会社
TEL (81) 03-3523-3551
FAX (81) 03-3523-7581

製品窓口

ウェブサイト

www.atmel.com

技術支援

avr@atmel.com

販売窓口

www.atmel.com/contacts

文献請求

www.atmel.com/literature

お断り: 本資料内の情報はAtmel製品と関連して提供されています。本資料またはAtmel製品の販売と関連して承諾される何れの知的所有権も禁反言あるいはその逆によって明示的または暗示的に承諾されるものではありません。Atmelのウェブサイト位置する販売の条件とAtmelの定義での詳しい説明を除いて、商品性、特定目的に関する適合性、または適法性の暗黙保証に制限せず、Atmelはそれらを含むその製品に関連する暗示的、明示的または法令による如何なる保証も否認し、何ら責任がないと認識します。たとえばAtmelがそのような損害賠償の可能性を進言されたとしても、本資料を使用できない、または使用以外で発生する(情報の損失、事業中断、または利益の損失に関する制限なしの損害賠償を含み)直接、間接、必然、偶然、特別、または付随して起こる如何なる損害賠償に対しても決してAtmelに責任がないでしょう。Atmelは本資料の内容の正確さまたは完全性に関して断言または保証を行わず、予告なしでいつでも製品内容と仕様の変更を行う権利を保留します。Atmelはここに含まれた情報を更新することに対してどんな公約も行いません。特に別の方法で提供されなければ、Atmel製品は車載応用に対して適当ではなく、使用されるべきではありません。Atmel製品は延命または生命維持を意図した応用での部品としての使用に対して意図、認定、または保証されません。

© Atmel Corporation 2008. 不許複製 Atmel®、ロゴとそれらの組み合わせ、AVR®、STK®とその他はAtmel Corporationの登録商標または商標またはその付属物です。他の用語と製品名は一般的に他の商標です。

© HERO 2021.

本応用記述はAtmelのAVR078応用記述(doc7780.pdf Rev.7780A-02/08)の翻訳日本語版です。日本語では不自然となる重複する形容表現は省略されている場合があります。日本語では難解となる表現は大幅に意識されている部分もあります。必要に応じて一部加筆されています。頁割の変更により、原本より頁数が少なくなっています。

必要と思われる部分には()内に英語表記や略称などを残す形で表記しています。

青字の部分はリンクとなっています。一般的に赤字の0,1は論理0,1を表します。その他の赤字は重要な部分を表します。