

AVR082 : ATmega162によるATmega161置換

要点

- ATmega162でのATmega161障害修正
- 名称変更
- タイマ/カウンタへの改良
- 外部メモリ インターフェースへの改良
- UARTへの改良
- EEPROM書き込みタイミングでの変更
- プログラミング インターフェースへの変更
- ヒューズ設定
- 発振器と起動遅延選択
- ウォッチドッグ タイマへの変更
- JTAGインターフェース
- その他関連
- ATmega161互換動作で利用できない機能

序説

この応用記述はATmega162への既存設計変換でのATmega161使用者を援助するための手引きです。ATmega162にはヒューズ設定を通して選択する2つの動作種別があります。M161CヒューズはATmega161互換動作が使用されるべきか、またはそうでないかのどちらかを選択します。既定でのM161Cヒューズは非プログラム(1)で、ATmega162は標準動作で動きます。互換動作が使用されるとき、矛盾しない増強だけがATmega161と異なるデバイスにします。加えてATmega162の電気的特性は製造技術変更による動作周波数の上昇を含めて異なります。詳細情報についてはデータシートを調べてください。M161Cヒューズが非プログラム(1)にされると、全新機能が支援されますが、コード移転はより多くの作業を必要とするかもしれません。

ATmega162でのATmega161障害修正

ATmega161データシートでの以下の項目はATmega162に適用しません。障害のより多くの詳細情報についてはATmega161障害情報を参照してください。

位相基準でないPWM

ATmega162の全タイマ/カウンタは位相基準PWMを生成するために再設計されています。

割り込み応答時間の増加

ATmega162での全命令は割り込み可能で、割り込みが活性(有効)になるまで繰り返す目的に対して、2語命令が後続する繰り返しの場合にも沈黙固定化しません。

スタック ポインタが外部メモリを参照する割り込み復帰異常

ATmega162でのスタック ポインタはデータ メモリ アドレス空間(外部メモリまでも)内に自由に配置できません。

UBRRHI書き込みがUART0, UART1両方に影響

ATmega162での各USARTはそれら自身のUBRRHレジスタを持ちます。

SPM(Store Program Memoery)命令の不確実性

ATmega162でのSPM命令は仕様内での全周波数と電圧について予期するように動きます。



8ビット **AVR**[®]
マイクロコントローラ

応用記述

本書は一般の方々の便宜のため有志により作成されたもので、ATMEL社とは無関係であることを御承知ください。しおりのはじめにでの内容にご注意ください。

Rev. 2516D-01/04, 2516DJ3-01/14

名称変更

以下の制御ビットは変更された名称を持ちますが、ATmega161としてのアクセス時、同じ位置と機能を持ちます。

表1. 変更されたビット名

ATmega161でのビット名	ATmega162でのビット名	I/Oレジスタ(ATmega161)	備考
PWMn(0)	WGMn0	TCCRn(A)	()内の0とAは16ビットタイマ/カウンタのみ
PWMn1	WGMn1	TCCRnA	
CTCn	WGMn2	TCCRn(B)	()内のBは16ビットタイマ/カウンタのみ
PSR10	PSR310	SFIOR	
WDTOE	WDCE	WDTCR	4頁の「ウォッチドッグ タイマへの変更」をご覧ください。
CHR9n	UCSZn2	UCSRnB	

注: ATmega161のレジスタ一覧はAS0ビットをAS02と名付けています。これはデータシートとATmega162の至る所だけでなく他の場所でもAS0と呼ばれます。

以下のビットは位置が変更されていますが、ATmega161としてのアクセス時、同じ機能を持ちます。

表2. 変更されたビット位置

ビット名	レジスタ名	ATmega161での位置	ATmega162での位置
TOIE2	TIMSK	ビット4	ビット2
OCIE2	TIMSK	ビット2	ビット4
TOV2	TIFR	ビット4	ビット2
OCF2	TIFR	ビット2	ビット4

以下のI/Oレジスタは変更された名称を持ちますが、ATmega161としてのアクセス時、同じ位置と機能を含みます。

表3. 変更されたレジスタ名

ATmega161でのレジスタ名	ATmega162でのレジスタ名	備考
GIMSK	GICR	
MCUSR	MCUCSR	
UBRRHI	URRR0HとUBRR1H	共用レジスタは2つのレジスタに分かれます。3頁の「UARTへの改良」をご覧ください。
UBRR0	UBRR0L	
UBRR1	UBRR1L	

タイマ/カウンタへの改良

改良と付加機能についての詳細に関してはデータシートを参照してください。以下の特徴が追加されています。

- PWM動作での可変上限(TOP)値
- タイマ/カウンタ0が比較機能とPWMで拡張
- タイマ/カウンタ1に対し、位相基準PWM動作に加えて位相/周波数基準PWM動作

PWM動作でのOCRの更新 (全タイマ/カウンタに適用)

PWM動作で比較出力レジスタに書かれた値はタイマ/カウンタが上限(TOP)値に到達するまで、物理的に比較値として使用されません。この時点の解釈がATmega161とATmega162間で異なります。ATmega161での新規OCR値はタイマ/カウンタが上限(TOP)値を持つ位置の周期で使用されます。ATmega162ではタイマ/カウンタ値TOPが比較値の更新に使用されます。換言すると、下降計数でタイマ/カウンタがTOP-1値を持つ位置の周期で最初に活性(有効)にします。

外部メモリ インターフェースへの改良

変更されたタイミングの詳細についてはATmega162データシートを参照してください。

UARTへの改良

ATmega161でのUARTはATmega162でUSARTに置換されています。ATmega162のUSARTは次の1つの例外付きでATmega161のUARTと互換です。2段の受信レジスタがFIFOとして働きます。このFIFOはM161Cヒューズがプログラム(0)されると禁止されます。尚、M161Cヒューズがプログラム(0)される時、以下が留意されなければなりません。

- ・ UDRは到着データ毎に1度だけ読まれなければなりません。
- ・ 異常フラグ(FEとDOR)とデータ第9ビット(RXB8)は受信緩衝部内でデータと共に緩衝されます。従って、この状態ビットは常にUDRレジスタが読まれる前に読まれなければなりません。さもなければ、この異常状態は失われます。

ATmega161は共通のUBRRHIレジスタ内に両UARTに対するボーレート上位バイトを含みます。ATmega162はATmega162への設計移植時にコードへの修正を意味する、2つのUSARTの上位バイトに対して独立したレジスタ、UBRR0HとUBRR1Hを持ちます。

その他の小さな違いはATmega161のUARTで1、ATmega162のUSARTで0となる、RXB8の初期値です。

EEPROM書き込みタイミングでの変更

ATmega161でのEEPROM書き込み時間は校正付き内蔵RC発振器で2048周期かかります。ATmega162でのEEPROM書き込み時間は校正付き内蔵RC発振器で8448周期かかります。これは両デバイスでシステムクロックのクロック元と周波数に無関係です。この校正付き内蔵RC発振器は両デバイスで1.0MHzに校正されている仮定です。

注: OSCCALレジスタ内での値変更は校正付き内蔵RC発振器の周波数、故にEEPROM書き込み時間に影響を及ぼします。

プログラミング インターフェース

並列プログラミング法が変更されています。並列動作で、ATmega162はEEPROMのページ書き込みを支援します。並列プログラミングに対するタイミングの必要条件が変更されています。詳細についてはATmega162データシートをご覧ください。

STK500はATmega162の実装書き込み(ISP)と並列プログラミングの両方を支援します。

ヒューズ設定

ATmega162はATmega161より多くのヒューズを内包します。表4.はATmega161互換ヒューズ設定を示します。いくつかのヒューズは後続章で更に記述されます。

表4. ATmega161とATmega162でのヒューズ比較

ヒューズ	ATmega161 既定設定	ATmega162 既定設定	ATmega161 互換設定
M161C	-	1	0
BODLEVEL2	-	1	1
BODLEVEL1	-	1	0
BODLEVEL0 (注2)	1	1	1
OCDEN	-	1	1
JTAGEN	-	0	1 (注3)
SPIEN	0	0	0
WDTON	-	1	1
EESAVE	-	1	1
BOOTSZ1	-	0	0
BOOTSZ0	-	0	1
BOOTRST	1	1	1
CKDIV8	-	1	1
CKOUT	-	1	1
SUT1	-	1	(注4)参照
SUT0	-	0	(注4)参照
CKSEL3	-	0	(注4)参照
CKSEL2	0	0	(注4)参照
CKSEL1	1	0	(注4)参照
CKSEL0	0	0	(注4)参照

注1: '-'はそのヒューズがATmega161に存在しないことを表します。

注2: ATmega161はBODLEVELヒューズだけを持ちます。ここでこれはBODLEVEL0と呼ばれます。

注3: 4ページの「JTAGインターフェース」をご覧ください。

注4: CKSELヒューズはATmega161とATmega162両方で利用可能です。けれどもSUTとCKSELの設定はATmega162への移行時に再考されるべきです。4ページの「発振器と起動遅延選択」をご覧ください。

発振器と起動遅延選択

ATmega161でのCKSELヒューズは活動する発振器と起動遅延周期の両方を選択します。ATmega162では活動する発振器とその周波数範囲がCKSELヒューズによって選択され、一方SUTヒューズが与えられた発振器に対する起動遅延を選びます。従ってATmega161でのヒューズ設定はATmega162へ移す時に再考されなければなりません。適切な起動値を見つけるには、ATmega162データシートの「システムクロックとクロック任意選択」章の指針に従ってください。

ATmega162のクリスタル用発振器は電源電圧幅振幅ではないため、XTAL2ピンから直接的に他の部署をクロック駆動するのが不可能なことに注意してください。代わりにCKOUTでのクロック出力が使用できます。

ウォッチドッグ タイマへの変更

ATmega162のウォッチドッグ タイマはATmega161のそれに比べて改良されています。ATmega161でのウォッチドッグ タイマは許可か禁止のどちらかで、一方ATmega162はWDTONヒューズによって選択する2つ安全レベルを支援します。更なる情報についてはATmega162データシートでの記述をご覧ください。

M161Cヒューズのプログラム(0)とWDTONヒューズの非プログラム(1)の組み合わせは、正確にATmega161でのような動作をウォッチドッグ タイマにさせます。

ATmega162でのウォッチドッグ発振器周波数は全供給電圧に対して1.0MHzに近い周波数です。ATmega161でのウォッチドッグ発振器の代表的な周波数は5Vで1.0MHzに近い周波数ですが、VCCの減少で計時完了時間が増します。これは(ウォッチドッグ発振器周期数の項目で)ウォッチドッグ タイマに対する計時完了時間選択がATmega162への設計移転時に再考されなければならないことを意味します。更なる情報についてはATmega162用データシートを参照してください。

JTAGインターフェース

ATmega162はプログラミング、境界走査(Boundary-scan)、内蔵デバッグに使用できる、JTAGインターフェースを提供します。詳細についてはデータシートを参照してください。デバイスはJTAGインターフェースを通すプログラミングを許すために、JTAGENヒューズがプログラム(0)されて出荷されます。ATmega161互換のためには本ヒューズが消去(非プログラム(1))されなければなりません(されない場合、4つピンがI/Oピンの代わりに検査入出力ポート(TAP)専用に使われます)。M161CヒューズはJTAGENヒューズを無効にしません。

その他関連

ATmega162の識票はATmega161で使用していたものと異なります。設計移転時、ATmega162の識票使用を確認してください。

ATmega161用データシートで述べられたように、未使用ビットが(将来のデバイス互換用に)アクセスされる場合、それらに0を書くべきです。そうしなければATmega161の設計がATmega162へ移転された時に、ATmega162の新機能が起動されるかもしれません。特にATmega161でのMCUSRレジスタはATmega162でMCUCSRレジスタに置換されています。ATmega161でこれらの状態ビットが\$FF書き込みによって解除(0)されていた場合、これは新規制御ビットが設定(1)されるため、ATmega162への移転時に不正な動作を起動するかもしれません。

EEPROM書き込みアクセスがパワーダウン休止形態移行前に完了されなければならないことに注意してください。さもなければシステム発振器は継続して走行し、追加電流を流します。

ATmega161の未接続(NC:No Connection)ピンはATmega162で追加のVCCとGNDによって置き換えられています。可能ならば、これらは各々VCCとGNDに接続されるべきです。これは高周波数使用時に雑音耐性を増します。けれどもATmega162が周波数が変わらず且つ既存設計でのATmega161に対する置換なら、追加のVCCとGNDの未接続放置は、何れの問題も起さないでしょう。

ATmega161互換動作で利用できない機能

M161CヒューズはATmega162をATmega161互換にします。けれどもM161Cヒューズのプログラム(0)で、ATmega162のいくつかの新機能が利用不能になります。以下の機能はATmega162がATmega161互換動作で使用される時に支援されません。

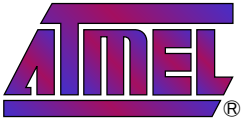
- USARTのFIFO動作
- タイマ/カウンタ3 (タイマ/カウンタ1と同じ16ビット タイマ/カウンタ)
- システム クロック前置分周器へのアクセス (CKDIV8ヒューズが未だ前置分周器の初期状態を決めることに注意してください。)
- ポートAとポートCのピン変化割り込み
- ソフトウェアによるウォッチドッグ タイマ前置分周器変更のための時間制限手順
- データシートの「ATmega162の割り込みベクタ」で示されるように、M161Cヒューズは割り込みベクタをATmega161でのそれらと等しくするために再割り当てします。これは以下の6つのベクタが消滅し、ベクタ番号11～28がベクタ番号5～22になるように移動されます。

表5. ATmega161互換動作での消失割り込みベクタ

ベクタ番号	プログラム アドレス	割り込み元	割り込み定義
5	\$0008	PCINT0	ピン変化割り込み要求0
6	\$000A	PCINT1	ピン変化割り込み要求1
7	\$000C	タイマ/カウンタ3 CAPT	タイマ/カウンタ3捕獲発生
8	\$000E	タイマ/カウンタ3 COMPA	タイマ/カウンタ3比較A一致
9	\$0010	タイマ/カウンタ3 COMPB	タイマ/カウンタ3比較B一致
10	\$0012	タイマ/カウンタ3 OVF3	タイマ/カウンタ3溢れ

上記の機能のいくつかが必要または欲し、M161Cヒューズが非プログラム(1)にされる場合、これは互換ヒューズがプログラム(0)されている限り存在しないATmega162とATmega161間の様々な違いを引き起こします。

- データ アドレス空間\$0060～\$00FFは内部SRAMではなく、拡張I/O専用です。
- データ アドレス空間\$0100～\$04FFは内部SRAM専用で、従って外部メモリはアドレス\$0500から始まります(ATmega161の外部メモリはアドレス\$0460から始まります)。
- ソフトウェアによるウォッチドッグ タイマ前置分周器設定変更のため、時間制限手順に従わなければなりません。
- USARTはデータ オーバーラン(DOR)フラグが設定(1)される前に、受信すべき複数バイト データを許す、追加入力緩衝部を持ちます。
- 上で概説した6つの追加割り込みベクタがベクタ番号5～10として存在するため、割り込みベクタが異なります。



本社

Atmel Corporation

2325 Orchard Parkway
San Jose, CA 95131, USA
TEL 1(408) 441-0311
FAX 1(408) 487-2600

国外営業拠点

Atmel Asia

Unit 1-5 & 16, 19/F
BEA Tower, Millennium City 5
418 Kwun Tong Road
Kwun Tong, Kowloon
Hong Kong
TEL (852) 2245-6100
FAX (852) 2722-1369

Atmel Europe

Le Krebs
8, Rue Jean-Pierre Timbaud
BP 309
78054 Saint-Quentin-en-Yvelines
Cedex
France
TEL (33) 1-30-60-70-00
FAX (33) 1-30-60-71-11

Atmel Japan

104-0033 東京都中央区
新川1-24-8
東熱新川ビル 9F
アトメル ジャパン株式会社
TEL (81) 03-3523-3551
FAX (81) 03-3523-7581

製造拠点

Memory

2325 Orchard Parkway
San Jose, CA 95131, USA
TEL 1(408) 441-0311
FAX 1(408) 436-4314

Microcontrollers

2325 Orchard Parkway
San Jose, CA 95131, USA
TEL 1(408) 441-0311
FAX 1(408) 436-4314

La Chantrerie
BP 70602
44306 Nantes Cedex 3
France
TEL (33) 2-40-18-18-18
FAX (33) 2-40-18-19-60

ASIC/ASSP/Smart Cards

Zone Industrielle
13106 Rousset Cedex
France
TEL (33) 4-42-53-60-00
FAX (33) 4-42-53-60-01

1150 East Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906, USA
TEL 1(719) 576-3300
FAX 1(719) 540-1759

Scottish Enterprise Technology Park
Maxwell Building
East Kilbride G75 0QR
Scotland
TEL (44) 1355-803-000
FAX (44) 1355-242-743

RF/Automotive

Theresienstrasse 2
Postfach 3535
74025 Heilbronn
Germany
TEL (49) 71-31-67-0
FAX (49) 71-31-67-2340

1150 East Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906, USA
TEL 1(719) 576-3300
FAX 1(719) 540-1759

Biometrics

Avenue de Rochepleine
BP 123
38521 Saint-Egreve Cedex
France
TEL (33) 4-76-58-47-50
FAX (33) 4-76-58-47-60

文献請求

www.atmel.com/literature

© Atmel Corporation 2004.

ATMEL製品は、ウェブサイト上にあるATMELの定義、条件による標準保証で明示された内容以外の保証はありません。本製品は改良のため予告なく変更される場合があります。いかなる場合も、特許や知的技術のライセンスを与えるものではありません。ATMEL製品は、生命維持装置の重要部品などのような使用を認めておりません。

本書中の®、™はATMELの登録商標、商標です。

本書中の製品名などは、一般的に商標です。

© HERO 2014.

本応用記述はATMELのAVR082応用記述(doc2516.pdf Rev.2516D-01/04)の翻訳日本語版です。日本語では不自然となる重複する形容表現は省略されている場合があります。日本語では難解となる表現は大幅に意識されている部分もあります。必要に応じて一部加筆されています。頁割の変更により、原本より頁数が少なくなっています。

必要と思われる部分には()内に英語表記や略称などを残す形で表記しています。

青字の部分はリンクとなっています。一般的に赤字の0,1は論理0,1を表します。その他の赤字は重要な部分を表します。