

AVR094 : ATmega88によるATmega8置換

要点

- 割り込みベクタ
- レジスタとビットの名称と位置
- 発振器と起動遅延
- 低電圧検出(BOD)
- USART制御レジスタ アクセス
- 内部基準電圧
- プログラミング インターフェース
- 動作電圧範囲

序説

この応用記述はATmega88への既存設計変換でのATmega8使用者を援助するための手引きです。ATmega88はATmega8置換用に設計されていませんが、ピン互換で非常に類似の機能の組を持ちます。

ATmega8で矛盾しないATmega88での改良や追加機能は本資料の範囲で一般的に網羅されていません。けれどもATmega88によるATmega8置換が何故興味深いかもしれないかの理解を提供するために、ATmega88での新規/改良機能の一覧が以下で利用できます。

- ・ 例えば4MHz/1.8V,10MHz/2.7V,20MHz//4,5のような拡大された動作範囲
- ・ 低消費電力
- ・ 短縮されたEEPROM書き込み時間
- ・ システム クロックの前置分周器
- ・ デバッグWIREでのチップ上デバッグ
- ・ ピン変化割り込み
- ・ 割り込み動作付きの強化されたウォッチドッグ タイマ
- ・ 全ADCチャンネルでの10ビット分解能
- ・ PWMと比較部で拡張されたタイマ/カウンタ0と2
- ・ USARTでの主装置SPI動作
- ・ 汎用I/Oレジスタ
- ・ I/Oピンでのシステム クロック出力



8ビット **AVR**[®]
マイクロコントローラ

応用記述

本書は一般の方々の便宜のため有志により作成されたもので、ATMEL社とは無関係であることを御承知ください。しおりのはじめにでの内容にご注意ください。

Rev. 2553C-04/05, 2553CJ3-01/14

割り込みベクタ表

ATmega8での全割り込みベクタはATmega88での等価割り込みを持ちます。実際にはATmega88がより多くの割り込みを持つため、ベクタは他の位置に移動されています。いくつかの割り込みは名前が変更されていますが、機能は同じです。

表1. 割り込みベクタの比較

ATmega8			ATmega88			備考
ベクタ番号	プログラムアドレス	割り込み	ベクタ番号	プログラムアドレス	割り込み	
1	\$0000	リセット	1	\$0000	リセット	電源ON等の各種リセット
2	\$0001	INT0	2	\$0001	INT0	外部割り込み要求0
3	\$0002	INT1	3	\$0002	INT1	外部割り込み要求1
			4	\$0003	PCINT0 (PCI0)	ピン変化割り込み要求0
			5	\$0004	PCINT1 (PCI1)	ピン変化割り込み要求1
			6	\$0005	PCINT2 (PCI2)	ピン変化割り込み要求2
			7	\$0006	ウォッチドッグ WDT	ウォッチドッグ計時完了
4	\$0003	タイマ/カウンタ2 COMP	8	\$0007	タイマ/カウンタ2 COMPA	タイマ/カウンタ2比較A一致
			9	\$0008	タイマ/カウンタ2 COMPB	タイマ/カウンタ2比較B一致
5	\$0004	タイマ/カウンタ2 OVF2	10	\$0009	タイマ/カウンタ2 OVF2	タイマ/カウンタ2溢れ
6	\$0005	タイマ/カウンタ1 CAPT	11	\$000A	タイマ/カウンタ1 CAPT	タイマ/カウンタ1捕獲発生
7	\$0006	タイマ/カウンタ1 COMPA	12	\$000B	タイマ/カウンタ1 COMPA	タイマ/カウンタ1比較A一致
8	\$0007	タイマ/カウンタ1 COMPB	13	\$000C	タイマ/カウンタ1 COMPB	タイマ/カウンタ1比較B一致
9	\$0008	タイマ/カウンタ1 OVF1	14	\$000D	タイマ/カウンタ1 OVF1	タイマ/カウンタ1溢れ
			15	\$000E	タイマ/カウンタ0 COMPA	タイマ/カウンタ0比較A一致
			16	\$000F	タイマ/カウンタ0 COMPB	タイマ/カウンタ0比較B一致
10	\$0009	タイマ/カウンタ0 OVF0	17	\$0010	タイマ/カウンタ0 OVF0	タイマ/カウンタ0溢れ
11	\$000A	SPI STC	18	\$0011	SPI STC	SPI 転送完了
12	\$000B	USART RX	19	\$0012	USART RX	USART 受信完了
13	\$000C	USART UDRE	20	\$0013	USART UDRE	USART 送信緩衝部空き
14	\$000D	USART TX	21	\$0014	USART TX	USART 送信完了
15	\$000E	A/D変換器 ADC	22	\$0015	A/D変換器 ADC	A/D変換完了
16	\$000F	EEPROM EE_RDY	23	\$0016	EEPROM EE_RDY	EEPROM操作可
17	\$0010	アナログ比較器 ANA_COMP	24	\$0017	アナログ比較器 ANA_COMP	アナログ比較器出力遷移
18	\$0011	2線直列インターフェース TWI	25	\$0018	2線直列インターフェース TWI	2線直列インターフェース状態変化
19	\$0012	SPM命令 SPM_RDY	26	\$0019	SPM命令 SPM_RDY	SPM命令操作可

I/Oレジスタとビット

本章はATmega8とATmega88間で同じ機能や位置を持たないI/OレジスタとI/Oレジスタのビットを一覧にします。

ATmega88はATmega8より多くのI/Oレジスタを持ちます。ATmega88のI/Oレジスタ ファイルは拡張I/Oメモリ(データ空間の\$0060~\$00FF)とで拡大されています。ATmega8からの殆ど全てのレジスタがATmega88の新しいメモリ位置に再構成されています。この拡張I/O空間アクセスに**ST/STS/STD**と**LD/ LDS/LDD**命令が使用されなければならないことに注意してください。

表2.でATmega8の全I/OレジスタはATmega88で等価なそれらと共に一覧されます。この一覧はATmega88での新しい位置を強調するのに合わせて区別されています。位置変更に加えて、レジスタが変更された機能や名前も持つかもしれないことに注意してください。変更された名前を持つけれど、同じ機能を保持するI/Oレジスタは表3.で一覧されます。ATmega8と同じ機能を持たないI/Oレジスタは表4.で詳細に記述されます。

表2. ATmega88で等価なATmega8の全I/Oレジスタ (機能的に等価でないI/Oレジスタは赤字(訳注:原文は太字))

ATmega8		ATmega88		I/O空間 区分	ATmega8		ATmega88		I/O空間 区分
名称	アドレス	名称	アドレス		名称	アドレス	名称	アドレス	
UDR	\$0C (\$2C)	UDR0	(\$C6)	拡張 I/O領域 (\$60~\$FF)	SREG	\$3F (\$5F)	SREG	\$3F (\$5F)	標準 I/O領域 \$20~\$5F (\$60~\$FF)
UBRRH	\$20 (\$40)	UBRR0H	(\$C5) (注)		SPH	\$3E (\$5E)	SPH	\$3E (\$5E)	
UBRRL	\$09 (\$29)	UBRR0L	(\$C4)		SPL	\$3D (\$5D)	SPL	\$3D (\$5D)	
UCSRC	\$20 (\$40)	UCSR0C	(\$C2) (注)		SPMCR	\$37 (\$57)	SPMCSR	\$37 (\$57)	
UCSRB	\$0A (\$2A)	UCSR0B	(\$C1)		GICR	\$3B (\$5B)	EIMSK	\$1D (\$3D)	
UCSRA	\$0B (\$2B)	UCSR0A	(\$C0)		SFIOR	\$30 (\$50)	MCUCR	\$35 (\$55)	
TWCR	\$36 (\$56)	TWCR	(\$BC)		MCUCSR	\$34 (\$54)	MCUCR	\$35 (\$55)	
TWDR	\$03 (\$23)	TWDR	(\$BB)		MCUCR	\$35 (\$55)	SMCR	\$33 (\$53)	
TWAR	\$02 (\$22)	TWAR	(\$BA)		ACSR	\$08 (\$28)	ACSR	\$30 (\$50)	
TWSR	\$01 (\$21)	TWSR	(\$B9)		SPDR	\$0F (\$2F)	SPDR	\$2E (\$4E)	
TWBR	\$00 (\$20)	TWBR	(\$B8)		SPSR	\$0E (\$2E)	SPSR	\$2D (\$4D)	
ASSR	\$22 (\$42)	ASSR	(\$B6)		SPCR	\$0D (\$2D)	SPCR	\$2C (\$4C)	
OCR2	\$23 (\$43)	OCR2A	(\$B3)		TCNT0	\$32 (\$52)	TCNT0	\$26 (\$46)	
TCNT2	\$24 (\$44)	TCNT2	(\$B2)		TCCR0	\$33 (\$53)	TCCR0B	\$25 (\$45)	
TCCR2	\$25 (\$45)	TCCR2B	(\$B1)		SFIOR	\$30 (\$50)	GTCCR	\$23 (\$43)	
		TCCR2A	(\$B0)		EEARH	\$1F (\$3F)	EEARH	\$22 (\$42)	
OCR1BH	\$29 (\$49)	OCR1BH	(\$8B)		EEARL	\$1E (\$3E)	EEARL	\$21 (\$41)	
OCR1BL	\$28 (\$48)	OCR1BL	(\$8A)		EEDR	\$1D (\$3D)	EEDR	\$20 (\$40)	
OCR1AH	\$2B (\$4B)	OCR1AH	(\$89)		EEDR	\$1D (\$3D)	EEDR	\$20 (\$40)	
OCR1AL	\$2A (\$4A)	OCR1AL	(\$88)		EEDR	\$1D (\$3D)	EEDR	\$20 (\$40)	
ICR1H	\$27 (\$47)	ICR1H	(\$87)		EEDR	\$1D (\$3D)	EEDR	\$20 (\$40)	
ICR1L	\$26 (\$46)	ICR1L	(\$86)		EEDR	\$1D (\$3D)	EEDR	\$20 (\$40)	
TCNT1H	\$2D (\$4D)	TCNT1H	(\$85)		EEDR	\$1D (\$3D)	EEDR	\$20 (\$40)	
TCNT1L	\$2C (\$4C)	TCNT1L	(\$84)		EEDR	\$1D (\$3D)	EEDR	\$20 (\$40)	
TCCR1A	\$2F (\$4F)	TCCR1C	(\$82)		EEDR	\$1D (\$3D)	EEDR	\$20 (\$40)	
TCCR1B	\$2E (\$4E)	TCCR1B	(\$81)		EEDR	\$1D (\$3D)	EEDR	\$20 (\$40)	
TCCR1A	\$2F (\$4F)	TCCR1A	(\$80)		EEDR	\$1D (\$3D)	EEDR	\$20 (\$40)	
ADMUX	\$07 (\$27)	ADMUX	(\$7C)		EEDR	\$1D (\$3D)	EEDR	\$20 (\$40)	
SFIOR	\$30 (\$50)	ADCSRB	(\$7B)		EEDR	\$1D (\$3D)	EEDR	\$20 (\$40)	
ADCSRA	\$06 (\$26)	ADCSRA	(\$7A)		EEDR	\$1D (\$3D)	EEDR	\$20 (\$40)	
ADCH	\$05 (\$25)	ADCH	(\$79)		EEDR	\$1D (\$3D)	EEDR	\$20 (\$40)	
ADCL	\$04 (\$24)	ADCL	(\$78)		EEDR	\$1D (\$3D)	EEDR	\$20 (\$40)	
TIMSK	\$39 (\$59)	TIMSK2	(\$70)		EEDR	\$1D (\$3D)	EEDR	\$20 (\$40)	
		TIMSK1	(\$6F)		EEDR	\$1D (\$3D)	EEDR	\$20 (\$40)	
		TIMSK0	(\$6E)	EEDR	\$1D (\$3D)	EEDR	\$20 (\$40)		
MCUCR	\$35 (\$55)	EICRA	(\$69)	EEDR	\$1D (\$3D)	EEDR	\$20 (\$40)		
OSCCAL	\$31 (\$51)	OSCCAL	(\$66)	EEDR	\$1D (\$3D)	EEDR	\$20 (\$40)		
WDTCR	\$21 (\$41)	WDTCR	(\$60)	EEDR	\$1D (\$3D)	EEDR	\$20 (\$40)		

注: このI/Oレジスタは両デバイスで違うやり方でアクセスされます。
「USART制御レジスタ アクセス」をご覧ください。

表3. 改名され同じ機能を維持するI/Oレジスタ

ATmega8	MCUCSR	OCR2	SPMCR	TCCR0	UBRRL	UCSRA	UCSRB	UDR
ATmega88	MCUSR	OCR2A	SPMCSR	TCCR0B	UBRR0L	UCSR0A	UCSR0B	UDR0

表4. で一覧されるI/OレジスタはATmega88と比べていくつかのビットが変更または移動されているため、同じ機能を維持していません。一覧にしたビットの機能はそれらが他のレジスタへ移動されても維持されます。名称変更されたI/Oレジスタのビットの情報については表5. をご覧ください。

表4. 同一位置に配置されていない同一機能ビットの配置表

I/Oレジスタ・ビット		7	6	5	4	3	2	1	0
ATmega8	ASSR	-	-	-	-	AS2	UCN2UB	OCR2UB	TCR2UB
ATmega88	ASSR	-	EXCLK	AS2	TCN2UB	OCR2AUB	OCR2BUB	OCR2AUB	TCR2BUB
ATmega8	GICR	INT1	INT0	-	-	-	-	IVSEL	IVCE
ATmega88	MCUCR	-	-	-	PUD	-	-	IVSEL	IVCE
	EIMSK	-	-	-	-	-	-	INT1	INT0
ATmega8	GIFR	INTF1	INTF0	-	-	-	-	-	-
ATmega88	EIFR	-	-	-	-	-	-	INTF1	INTF0
ATmega8	MCUCR	SE	SM2	SM1	SM0	ISC11	ISC10	ISC01	ISC00
ATmega88	EICRA	-	-	-	-	ISC11	ISC10	ISC01	ISC00
	SMCR	-	-	-	-	SM2	SM1	SM0	SE
ATmega8	SFIOR	-	-	-	-	ACME	PUD	PSR2	PSR10
ATmega88	GTCCR	TSM	-	-	-	-	-	PSRASYS	PSRSYNC
	ADCSRB	-	ACME	-	-	-	ADTS2	ADTS1	ADTS0
	MCUCR	-	-	-	PUD	-	-	IVSEL	IVCE
ATmega8	TCCR1A	COM1A1	COM1A0	COM1B1	COM1A0	FOC1A	FOC1B	WGM11	WGM10
ATmega88	TCCR1A	COM1A1	COM1A0	COM1B1	COM1A0	-	-	WGM11	WGM10
	TCCR1C	FOC1A	FOC1B	-	-	-	-	-	-
ATmega8	TCCR2	FOC2	WGM20	COM21	COM20	WGM21	CS22	CS21	CS20
ATmega88	TCCR2B	FOC2A	FOC2B	-	-	WGM22	CS22	CS21	CS20
	TCCR2A	COM2A1	COM2A0	COM2B1	COM2B0	-	-	WGM21	WGM20
ATmega8	TIFR	OCF2	TOV2	ICF1	OCF1A	OCF1B	TOV1	-	TOV0
ATmega88	TIFR0	-	-	-	-	-	-	OCF0B	OCF0A
	TIFR1	-	-	ICF1	-	-	-	OCF1B	OCF1A
	TIFR2	-	-	-	-	-	-	OCF2B	OCF2A
ATmega8	TIMSK	OCIE2	TOIE2	TICE1	OCIE1A	OCIE1B	TOIE1	-	TOIE0
ATmega88	TIMSK0	-	-	-	-	-	-	OCIE0B	OCIE0A
	TIMSK1	-	-	ICIE1	-	-	-	OCIE1B	OCIE1A
	TIMSK2	-	-	-	-	-	-	OCIE2B	OCIE2A

表5. は名称変更されているけれど、同じ機能を完全に維持するI/Oレジスタビットの一覧を含みます。ビットが異なるI/Oレジスタへ配置変更されているかもしれないことに注意してください(表4. をご覧ください)。新旧ビットとレジスタ名は表5. で一覧されます。

表5. 名称変更されているけれど同じ機能を維持するI/Oレジスタビット

ATmega8		ATmega88		ATmega8		ATmega88	
ビット名	配置レジスタ	ビット名	配置レジスタ	ビット名	配置レジスタ	ビット名	配置レジスタ
ADFR	ADCSRA	ADATE	ADCSR	RXB8	UCSRB	RXB80	UCSR0B
OCR2UB	ASSR	OCR2AUB	ASSR	RXCIE		RXCIE0	
TCR2UB		TCR2AUB		RXEN		RXEN0	
EEMWE	EECR	EEMPE	EECR	TXB8		TXB80	
EEWE		EEPE		TXCIE		TXCIE0	
PSR10	SFIOR	PSRSUNC	GTCCR	TXEN		TXEN0	
PSR2		PSRASY		UCSZ2		UCSZ02	
COM20	TCCR2	COM2A0	TCCR2B	UDRIE		UDRIE0	
COM21		COM2A1		UCPOL	UCPOL0		
FOC2		FOC2A		UCSZ0	UCSZ00		
DOR	UCSRA	DOR0	UCSR0A	UCSZ1	UCSZ01	UCSR0C	
FE		FE0		UMSEL	UMSEL0		
MPCM		MPCM0		UPM0	UPM00		
PE		UPE0		UPM1	UPM01		
RXC		RXC0		USBS	USBS0		
TXC		TXC0					
U2X		U2X0					
UDRE		UDRE0					

発振器と起動遅延

ATmega88はATmega8としての全てに近い同じクロック任意選択、設定、タイミングを持ちます。例外はATmega88が外部RC発振器の使用を支援しないことです。ATmega88の全起動遅延は標準値に加えた14クロック周期から成ります。クロック選択(CKSEL3~0、SUT1,0、CKOPT)自体はデバイス間で等しくありません。クロック選択設定に対する新しい一致設定を見つけるにはデータシートを参照してください。

ATmega88は望むシステムクロック周波数を達成するのに応用コードから実行時に切り替えることができる、新規のシステムクロック前置分周器を持ちます。

低電圧検出 (BOD: Brown Out Detection)

低電圧検出(BOD)任意選択はデバイス間で類似しています。けれどもBOD形成を選択するビット設定が変わります。表6.と表7.は2つのデバイスに対する設定を示します。BOD電圧値がATmega8よりATmega88で高いことに注意してください。

表6. ATmega8のBODヒューズ設定

BODEN	BODLEVEL	代表的なVBOT
1	1	BOD禁止
1	0	
0	1	2.6 V
0	0	4.0 V

表7. ATmega88のBODヒューズ設定

BODLEVEL2~0	代表的なVBOT
1 1 1	BOD禁止
1 1 0	1.8 V
1 0 1	2.7 V
1 0 0	4.3 V

USART制御レジスタ アクセス

ATmega8でのUCSRCとUBRRHは同じI/Oレジスタアドレスを共用し、望むレジスタをアクセスするのにURSELビットの事前設定を伴う特別な扱いが必要です。

ATmega88でのUCSRCとUBRRHは独立したI/Oレジスタアドレスに分けられ、2つの個別レジスタとしてアクセスされなければなりません。ATmega8でのレジスタ選択(URSEL)ビットを含むUCSRCレジスタのMSBはATmega88で他の目的に使用されます。

表8. 機能変更したUSARTのレジスタビット

I/Oレジスタ・ビット		7	6	5	4	3	2	1	0
ATmega8	UCSRC	URSEL	UMSEL	UPM1	UPM0	USBS	UCSZ1	UCSZ0	UCPOL
ATmega88	UCSR0C	UMSEL01	UMSEL00	UPM01	UPM01	USBS0	UCSZ01	UCSZ00	UCPOL0

内部基準電圧

内部基準電圧はアナログ比較器とA/D変換器の入力として使用できます。表9. はこれらの基準に対する代表的な値を示します。

表9. 代表的な内部基準電圧値

周辺機能	ATmega8	ATmega88
アナログ比較器	1.23 V	1.1 V
A/D変換器	2.56 V	1.1 V

ウォッチドッグ タイマ

ウォッチドッグ タイマ前置分周器設定はATmega8からATmega88で異なります。詳細についてはデータシートでのWDTCSRレジスタ記述を参照してください。

プログラミング インターフェース

プログラミング インターフェースに変更が行われています。この変更は直列プログラミングと並列プログラミングの両方に適用します。換言すると新規ヒューズに対する支援が追加されました。

詳細についてはデータシートをご覧ください。

ヒューズ設定

ATmega88はATmega8より多くのヒューズを持ちます。多くのヒューズは各々のデバイスで異なる位置に配置されています。けれども機能的には各ヒューズについて同じままです。クロック設定(CKOPT、CKSEL3~0、SUT1,0)と低電圧検出(BOD)値(BODLEVEL)を除きます。これらの設定のより多くの情報についてはデータシートの「システム クロックとクロック選択」または本資料の「低電圧検出」を参照してください。

表10. ヒューズ ビット位置 (移動されたビットは太字、削除または新機能のビットは赤字で記されます。)

ビット	バイト別	ATmega8	ATmega88	バイト別	ATmega8	ATmega88	バイト別	ATmega8	ATmega88
7	拡張 ヒューズ バイト	なし	(予約)	ヒューズ 上位 バイト	RSTDISBL	RSTDISBL	ヒューズ 下位 バイト	BODLEVEL	CKDIV8
6		なし	(予約)		WDTON	DWEN		BODEN	CKOUT
5		なし	(予約)		SPIEN	SPIEN		SUT1	SUT1
4		なし	(予約)		CKOPT	WDTON		SUT0	SUT0
3		なし	(予約)		EESAVE	EESAVE		CKSEL3	CKSEL3
2		なし	BOOTSZ1		BOOTSZ1	BODLEVEL2		CKSEL2	CKSEL2
1		なし	BOOTSZ0		BOOTSZ0	BODLEVEL1		CKSEL1	CKSEL1
0		なし	BOOTRST		BOOTRST	BODLEVEL0		CKSEL0	CKSEL0

デバイス識票

ATmega8は識票バイト(\$1E,\$93,\$07)を持ちます。

ATmega88は識票バイト(\$1E,\$93,\$0A)を持ちます。

校正付き内蔵RC発振器校正バイト

ATmega8は4つの異なる校正値を持ち、実行時に発振校正(OSCCAL)レジスタ内に2,4,8,MHz用の値を格納するために特別な操作を行う必要があります。

ATmega88は1つの校正値だけを持ち、この値は起動中、自動的に格納されます。故にシステム クロック前置分周器がMCU速度を変更するのに使用されます。詳細情報についてはデータシートの「システム クロックとクロック選択」節を参照してください。

EEPROM書き込み時間

EEPROM書き込み時間はATmega8からATmega88で減少しています。

ATmega8でのCPUからのtWD_EEPROMは代表的に8.5msです。

ATmega88でのCPUからのtWD_EEPROMは代表的に3.4msです。

A/D変換器

ATmega88でのA/D変換器特性はATmega8と異なります。詳細情報についてはデータシートをご覧ください。

動作電圧範囲

表11. 動作電圧と動作速度

デバイス	動作電圧	動作速度
ATmega8	4.5~5.5V	0~16MHz
ATmega8L	2.7~5.5V	0~8MHz
ATmega88	2.7~5.5V	0~10MHz/2.7~5.5V, 0~20MHz/4.5~5.5V
ATmega88V	1.8~5.5V	0~4MHz/1.8~5.5V, 0~10MHz/2.7~5.5V



本社

Atmel Corporation

2325 Orchard Parkway
San Jose, CA 95131, USA
TEL 1(408) 441-0311
FAX 1(408) 487-2600

国外営業拠点

Atmel Asia

Unit 1-5 & 16, 19/F
BEA Tower, Millennium City 5
418 Kwun Tong Road
Kwun Tong, Kowloon
Hong Kong
TEL (852) 2245-6100
FAX (852) 2722-1369

Atmel Europe

Le Krebs
8, Rue Jean-Pierre Timbaud
BP 309
78054 Saint-Quentin-en-Yvelines
Cedex
France
TEL (33) 1-30-60-70-00
FAX (33) 1-30-60-71-11

Atmel Japan

104-0033 東京都中央区
新川1-24-8
東熱新川ビル 9F
アトメル ジャパン株式会社
TEL (81) 03-3523-3551
FAX (81) 03-3523-7581

製造拠点

Memory

2325 Orchard Parkway
San Jose, CA 95131, USA
TEL 1(408) 441-0311
FAX 1(408) 436-4314

Microcontrollers

2325 Orchard Parkway
San Jose, CA 95131, USA
TEL 1(408) 441-0311
FAX 1(408) 436-4314

La Chantrerie
BP 70602
44306 Nantes Cedex 3
France
TEL (33) 2-40-18-18-18
FAX (33) 2-40-18-19-60

ASIC/ASSP/Smart Cards

Zone Industrielle
13106 Rousset Cedex
France
TEL (33) 4-42-53-60-00
FAX (33) 4-42-53-60-01

1150 East Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906, USA
TEL 1(719) 576-3300
FAX 1(719) 540-1759

Scottish Enterprise Technology Park
Maxwell Building
East Kilbride G75 0QR
Scotland
TEL (44) 1355-803-000
FAX (44) 1355-242-743

RF/Automotive

Theresienstrasse 2
Postfach 3535
74025 Heilbronn
Germany
TEL (49) 71-31-67-0
FAX (49) 71-31-67-2340

1150 East Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906, USA
TEL 1(719) 576-3300
FAX 1(719) 540-1759

Biometrics

Avenue de Rochepleine
BP 123
38521 Saint-Egreve Cedex
France
TEL (33) 4-76-58-47-50
FAX (33) 4-76-58-47-60

文献請求

www.atmel.com/literature

© Atmel Corporation 2005.

ATMEL製品は、ウェブサイト上にあるATMELの定義、条件による標準保証で明示された内容以外の保証はありません。本製品は改良のため予告なく変更される場合があります。いかなる場合も、特許や知的技術のライセンスを与えるものではありません。ATMEL製品は、生命維持装置の重要部品などのような使用を認めておりません。

本書中の®、™はATMELの登録商標、商標です。

本書中の製品名などは、一般的に商標です。

© HERO 2014.

本応用記述はATMELのAVR094応用記述(doc2553.pdf Rev.2553C-04/05)の翻訳日本語版です。日本語では不自然となる重複する形容表現は省略されている場合があります。日本語では難解となる表現は大幅に意識されている部分もあります。必要に応じて一部加筆されています。頁割の変更により、原本より頁数が少なくなっています。

必要と思われる部分には()内に英語表記や略称などを残す形で表記しています。

青字の部分はリンクとなっています。一般的に赤字の0,1は論理0,1を表します。その他の赤字は重要な部分を表します。