

AVR096 : ATmega128からAT90CAN128への移植

この応用記述はAT90CAN128への既存設計変換でのATmega128使用者を援助するための手引きです。与えられた情報は何れかのATmegaマイクロコントローラからAT90CAN128へ移植する使用者をも手助けします。更にAT90CAN128の電気的特性はATmega128のそれらと異なります。詳細情報についてはこれら両製品のデータシートを調べてください。

特徴

- 進化したRISC構造
- ソフトウェア保護付きの128Kバイトと4KバイトEEPROM
- 4Kバイト内部SRAMと64Kバイト外部メモリ空間
- ウォッチドッグタイマ、8ビットタイマ/カウンタ、8ビット実時間タイマ/カウンタ、16ビットタイマ/カウンタ
- 8チャンネル10ビット逐次比較(SAR)A/D変換器とアナログ比較器
- 2つのUSART、SPIとTWI
- 8つの外部割り込み
- 電源ONリセット(POR)/低電圧検出(BOD)と休止形態
- 2.7~5.5Vの動作電圧
- 16MHz最大動作周波数(5V範囲)

より重要な進化はAT90CAN128での完全なCAN(Controller Area Network)周辺機能の実装です。

他の特徴は3つの汎用I/OレジスタとアナログI/Oに対する2つのデジタル入力禁止レジスタなどが追加されています。

8ビットAVRマイクロコントローラの新世代(例えばATmega169)との互換のため、レジスタ配置は改編されています。この新配置は統一性改善、従って読みやすい特権を与えるアドレス指定に再構築します。

AT90CAN128にはタイマ/カウンタ、A/D変換器、クロックでの改良もあります。



8ビット **AVR**[®]
マイクロコントローラ

応用記述

本書は一般の方々の便宜のため有志により作成されたもので、Atmel社とは無関係であることを御承知ください。しおりのはじめにでの内容にご注意ください。

Rev. 4313B-03/04, 4313BJ4-04/21

ピン配置

AT90CAN128は機能的にATmega128とピン互換です。いくつかのピンがタイマ/カウンタ指示名と自発的なATmega103互換撤去、それらに関連する兼用機能に関して更新されています。

図1. ピン配置比較

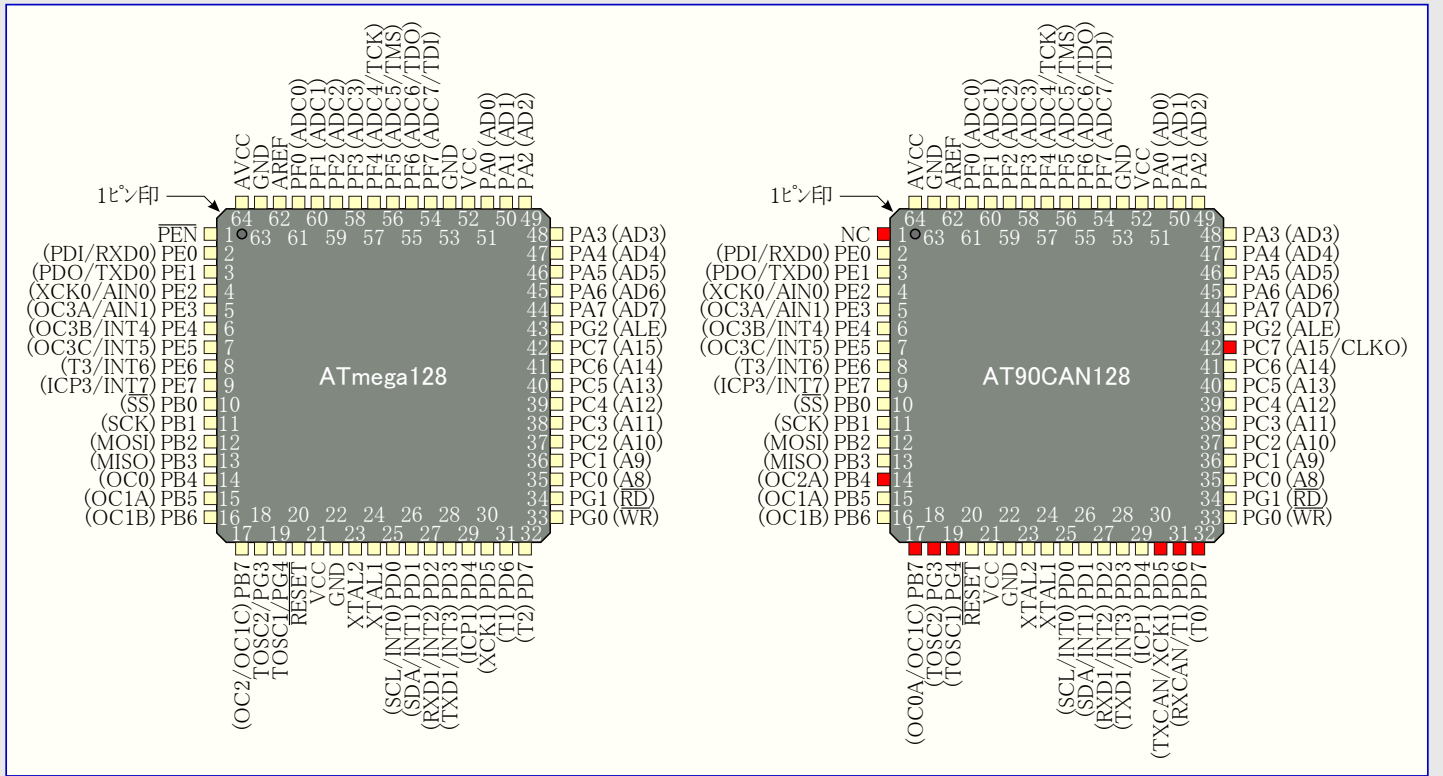


表1. 変更されたピン

ピン番号	ATmega128	AT90CAN128	AT90CAN128に対する備考
1	PEN	N.C. (未接続)	ATmega103互換動作撤去。
14	PB4 (OC0)	PB4 (OC2A)	非同期実時間タイマ/カウンタ指示名が0の代わりに2となります。
17	PB7 (OC2/OC1C)	PB7 (OC0A/OC1C)	同期8ビットタイマ/カウンタ指示名が2の代わりに0となります。
18	PG3 (TOSC2)	PG3 (TOSC2)	ピン名変更はなく、常にTOSCクリスタルが非同期実時間タイマ/カウンタに接続されますが、このタイマ/カウンタの指示名は0の代わりに2となります。
19	PG4 (TOSC1)	PG4 (TOSC1)	
30	PD5 (XCK1)	PD5 (XCK1/TXCAN)	兼用機能としてCAN I/O追加。これらの兼用機能は一旦CAN周辺機能がONに切り替えられると許可されます。
31	PD6 (T1)	PD6 (T1/RXCAN)	
32	PD7 (T2)	PD7 (T0)	同期8ビットタイマ/カウンタ指示名が0の代わりに2となります。
42	PC7 (A15)	PC7 (A15/CLKO)	兼用機能としてクロック出力(CLKO)追加。この兼用機能はヒューズ下位バイトのCKOUTヒューズによって許可/禁止されます。

AVRコア

システム クロック

供給元

システム クロックに対して4つ供給元がAT90CAN128で利用可能です。

- ・ 外部水晶発振子またはセラミック振動子用チップ上発振器
- ・ 外部低周波数水晶発振子用チップ上発振器
- ・ 校正付き内蔵RC発振器
- ・ 外部クロック信号

ATmega128と違い、外部RC網をXTAL1ピンに接続できません。

増幅器動作

XTAL1とXTAL2はチップ上発振器の反転増幅器からの各々入力と出力です。

ATmega128でCKOPTヒューズは2つの発振増幅器動作の1つを選択します。CKOPTがプログラム(0)されるなら、発振器出力は電源電圧幅の振幅出力で発振します。CKOPTが非プログラム(1)にされるなら、発振器はより小さな出力振幅を持ちます。

この動作はAT90CAN128に存在しません。

前置分周器

AT90CAN128のシステム クロック前置分周器(CLKPR)はXTAL分周制御(XDIV)レジスタを置換します。クロック分周比(CLKPRのCLKPS3~0領域)は今や1~256までの 2^n 数です。

表2. クロック前置分周器選択

ATmega128		AT90CAN128	
XDIV6~0	周波数	CLKPS3~0	周波数
d	$f_{CLK} = f_{Source_Clock} / (129 - d)$	0 0 0 0	$f_{CLK} = f_{Source_Clock}$
		0 0 0 1	$f_{CLK} = f_{Source_Clock} / 2$
		0 0 1 0	$f_{CLK} = f_{Source_Clock} / 4$
		0 0 1 1	$f_{CLK} = f_{Source_Clock} / 8$
		0 1 0 0	$f_{CLK} = f_{Source_Clock} / 16$
		0 1 0 1	$f_{CLK} = f_{Source_Clock} / 32$
		0 1 1 0	$f_{CLK} = f_{Source_Clock} / 64$
		0 1 1 1	$f_{CLK} = f_{Source_Clock} / 128$
		1 0 0 0	$f_{CLK} = f_{Source_Clock} / 256$
		1 0 0 1 ~ 1 1 1 1	(予約)

CKDIV8ヒューズ

新ヒューズ(ヒューズ下位バイトのビット7、CKDIV8)がAT90CAN128のシステム クロック前置分周器の初期値を決めます。CKDIV8が非プログラム(1)にされるなら、この前置分周器は0000で初期化されます。プログラム(0)なら、前置分周器は起動時に8分周を与える、0011で初期化されます。

表3. クロック前置分周器初期化

ATmega128		AT90CAN128		
XDIV6~0	周波数	CKDIV8	CLKPS3~0	周波数
\$00	$f_{CLK} = f_{Source_Clock} / 129$	1	0 0 0 0	$f_{CLK} = f_{Source_Clock}$
		0	0 0 1 1	$f_{CLK} = f_{Source_Clock} / 8$

発振器校正

リセット中にハードウェアはOSCCALレジスタ内に発振校正バイトを格納し、これによって内蔵RC発振器を自動的に校正します。OSCCALレジスタはソフトウェアによってアクセスできます。ATmega128ではOSCCALレジスタの8ビットが使われ、AT90CAN128では下位7ビットだけが使われます。

休止形態

ATmega128の拡張スタンバイ休止形態はAT90CAN128の休止形態一覧で現れません。

各種休止形態での活動クロック領域と起動復帰元は変わりません。

表4. 休止形態

休止形態選択 SM2~0	ATmega128	AT90CAN128
0 0 0	アイドル動作	同じ
0 0 1	A/D変換雑音低減動作	同じ
0 1 0	パワーダウン動作	同じ
0 1 1	パワーセーフ動作	同じ
1 0 0	(予約)	同じ
1 0 1	(予約)	同じ
1 1 0	スタンバイ動作	同じ
1 1 1	拡張スタンバイ動作	(予約)

リセット論理

AT90CAN128リセット論理は低電圧検出(BOD:Brown-Out Detection)のためにATmega128と異なります。これは新しいヒューズビットの組のためです(6頁の「ヒューズビット」をご覧ください)。

表5. 低電圧検出(BOD)

ATmega128		AT90CAN128	
代表検出値 VBOT	設定	代表検出値 VBOT	設定
禁止	BODEN=1 (注1)	禁止	BODLEVEL2~0=111 (注3)
4.0 V	BODEN=0 (注1) BODLEVEL=0 (注2)	4.1 V (注4)	BODLEVEL2~0=110 (注3)
		4.0 V (注4)	BODLEVEL2~0=101 (注3)
		3.9 V (注4)	BODLEVEL2~0=100 (注3)
		3.8 V (注4)	BODLEVEL2~0=011 (注3)
4.0 V	BODEN=0 (注1) BODLEVEL=1 (注2)	2.7 V (注4)	BODLEVEL2~0=010 (注3)
		2.6 V (注4)	BODLEVEL2~0=001 (注3)
		2.5 V (注4)	BODLEVEL2~0=000 (注3)

注1: BODEN : ATmega128のヒューズ下位バイトのビット6 ヒューズ

注2: BODLEVEL : ATmega128のヒューズ下位バイトのビット7 ヒューズ

注3: BODLEVEL2~0 : AT90CAN128の拡張ヒューズバイトのビット3~1 ヒューズ

注4: 理論値、AT90CAN128データシートを参照してください。

割り込み表

AT90CAN128で2つの追加割り込み、CAN割り込みがあります。全てのタイマ/カウンタ1割り込みが群化されています(タイマ/カウンタ1比較C一致割り込み参照)。割り込みは第14ベクタまでが互換です。

表6. 割り込み表

ベクタ番号	プログラム アドレス (注2)	ATmega128	AT90CAN128	備考 (AT90CAN128)
1	\$0000 (注1)	リセット	同じ	電源ON, WDT等の各種リセット
2	\$0002	INT0	同じ	外部割り込み要求0
3	\$0004	INT1	同じ	外部割り込み要求1
4	\$0006	INT2	同じ	外部割り込み要求2
5	\$0008	INT3	同じ	外部割り込み要求3
6	\$000A	INT4	同じ	外部割り込み要求4
7	\$000C	INT5	同じ	外部割り込み要求5
8	\$000E	INT6	同じ	外部割り込み要求6
9	\$0010	INT7	同じ	外部割り込み要求7
10	\$0012	タイマ/カウンタ2 COMP2	同じ	タイマ/カウンタ2比較一致
11	\$0014	タイマ/カウンタ2 OVF2	同じ	タイマ/カウンタ2溢れ
12	\$0016	タイマ/カウンタ1 CAPT1	同じ	タイマ/カウンタ1捕獲発生
13	\$0018	タイマ/カウンタ1 COMP1A	同じ	タイマ/カウンタ1比較A一致
14	\$001A	タイマ/カウンタ1 COMP1B	同じ	タイマ/カウンタ1比較B一致
15	\$001C	タイマ/カウンタ1 OVF1	タイマ/カウンタ1 COMP1C	タイマ/カウンタ1比較C一致
16	\$001E	タイマ/カウンタ0 COMP0	タイマ/カウンタ1 OVF1	タイマ/カウンタ1溢れ
17	\$0020	タイマ/カウンタ0 OVF0	タイマ/カウンタ0 COMP0	タイマ/カウンタ0比較一致
18	\$0022	SPI STC	タイマ/カウンタ0 OVF0	タイマ/カウンタ0溢れ
19	\$0024	USART0 RX	CANIT	CAN 転送完了/異常
20	\$0026	USART0 UDRE	OVRIT	CAN 計時器溢れ
21	\$0028	USART0 TX	SPI STC	SPI 転送完了
22	\$002A	A/D変換器 ADC	USART0 RX	USART0 受信完了
23	\$002C	EEPROM EE_RDY	USART0 UDRE	USART0 送信緩衝部空き
24	\$002E	アナログ比較器 ANA_COMP	USART0 TX	USART0 送信完了
25	\$0030	タイマ/カウンタ1 COMP1C	アナログ比較器 ANA_COMP	アナログ比較器出力遷移
26	\$0032	タイマ/カウンタ3 CAPT3	A/D変換器 ADC	A/D変換完了
27	\$0034	タイマ/カウンタ3 COMP3A	EEPROM EE_RDY	EEPROM操作可
28	\$0036	タイマ/カウンタ3 COMP3B	タイマ/カウンタ3 CAPT3	タイマ/カウンタ3捕獲発生
29	\$0038	タイマ/カウンタ3 COMP3C	タイマ/カウンタ3 COMP3A	タイマ/カウンタ3比較A一致
30	\$003A	タイマ/カウンタ3 OVF3	タイマ/カウンタ3 COMP3B	タイマ/カウンタ3比較B一致
31	\$003C	USART1 RX	タイマ/カウンタ3 COMP3C	タイマ/カウンタ3比較C一致
32	\$003E	USART1 UDRE	タイマ/カウンタ3 OVF3	タイマ/カウンタ3溢れ
33	\$0040	USART1 TX	USART1 RX	USART1 受信完了
34	\$0042	2線直列インターフェース TWI	USART1 UDRE	USART1 送信緩衝部空き
35	\$0044	SPM命令 SPM_RDY	USART1 TX	USART1 送信完了
36	\$0046	なし	2線直列インターフェース TWI	2線直列インターフェース状態変化
37	\$0048	なし	SPM命令 SPM_RDY	SPM命令操作可

注1: BOOTRSTヒューズがプログラム(0)されると、デバイスはリセットでブートローダ アドレスへ飛びます。

注2: MCU制御レジスタ(MCUCR)の割り込みベクタ選択(IVSEL)ビットが設定(1)されると、割り込みベクタはブートフラッシュ領域先頭(部)へ移動されます。そして各割り込みベクタのアドレスは、この表のアドレスがブートフラッシュ領域の先頭アドレスに加算されます。

ATmega103互換

ATmega128のATmega103互換動作はAT90CAN128に存在しません。更なる情報についてはATmega128データシートの「ATmega128とATmega103の互換性」を参照してください。

メモリ

ヒューズ ビット

拡張ヒューズ バイト

AT90CAN128の拡張ヒューズ バイトの全ての有効ビットはATmega128のそれらと異なります。

表7. 拡張ヒューズ バイト

ビット 番号	ATmega128		AT90CAN128	
	名称	内容	名称	内容
7	-	(予約)	-	(予約)
6	-	(予約)	-	(予約)
5	-	(予約)	-	(予約)
4	-	(予約)	-	(予約)
3	-	(予約)	BODLEVEL2	低電圧検出(BOD)値
2	-	(予約)	BODLEVEL1	
1	M103C	ATmega103互換動作	BODLEVEL0	
0	WDTON	ウォッチドッグ タイマ常時ON	TA0SEL	(工場検査用予約)

ヒューズ 上位バイト

AT90CAN128のヒューズ 上位バイトのビット番号4だけがATmega128のそれと異なります。

表8. ヒューズ 上位バイト

ビット 番号	ATmega128		AT90CAN128	
	名称	内容	名称	内容
7	OCDEN	内蔵デバッグ機能(OCD)許可	同じ	同じ
6	JTAGEN	JTAGインターフェース許可	同じ	同じ
5	SPIEN	直列プログラミング許可	同じ	同じ
4	CKOPT	発振器任意選択	WDTON	ウォッチドッグ タイマ常時ON
3	EESAVE	チップ消去からEEPROM内容保護	同じ	同じ
2	BOOTSZ1	ブート領域容量選択	同じ	同じ
1	BOOTSZ0		同じ	
0	BOOTRST	リセット ベクタ選択	同じ	同じ

ヒューズ 下位バイト

AT90CAN128のヒューズ 下位バイトのビット番号7と6がATmega128のそれらと異なります。

表9. ヒューズ 下位バイト

ビット 番号	ATmega128		AT90CAN128	
	名称	内容	名称	内容
7	BODLEVEL	低電圧検出(BOD)値	CKDIV8	起動時に8分周クロック設定
6	BODEN	低電圧検出器(BOD)許可	CKOUT	システム クロック出力許可
5	SUT1	起動時間選択	同じ	同じ
4	SUT0		同じ	
3	CKSEL3	クロック元選択	同じ	同じ
2	CKSEL2		同じ	
1	CKSEL1		同じ	
0	CKSEL0		同じ	

識票バイト

AT90CAN128とATmega128は主にそれらのI/O部によって異なるため、第3バイトだけが変わります。

表10. 識票バイト

バイト	内容	ATmega128	AT90CAN128
1	製造者	\$1E (Atmel)	同じ
2	フラッシュメモリ容量	\$97 (128Kバイト)	同じ
3	デバイス識別番号	\$02	\$81

JTAG識別レジスタ

識票バイトと同じ理由のため、デバイス領域だけが変わります(改訂領域は含まれません)。

表11. JTAG識別レジスタ

領域	ATmega128		AT90CAN128	
	領域値	レジスタ値	領域値	レジスタ値
デバイス改訂	\$0 (注)	\$0970201F	\$0 (注)	\$0978101F
デバイス番号	\$9702		\$9781	
製造者ID (LSBの0含む)	\$01E		同じ	
LSB	\$1		同じ	

注: 最終改訂領域値についてはデータシートを参照してください。

I/O部

外部メモリ インターフェース

AT90CAN128でCLKO(システムクロック出力)がPC7(ポートCのビット7)の兼用機能として追加されています。PC7の他の兼用機能はA15(外部メモリ インターフェース アドレス15)です。CLKOがCKOUTヒューズによって許可/禁止されるため、それはどんな外部メモリ インターフェース設定に対しても優先権を持ちます。

CLKOが許可の場合、PC7設定との調和のため、外部メモリ制御レジスタB(XMCRB)内のXMM領域の最小設定は001でなければなりません。

同期8ビット タイマ/カウンタ

名称

ATmega128のタイマ/カウンタ2はAT90CAN128でタイマ/カウンタ0になります。このタイマ/カウンタの機能は維持されます。I/Oピン位置は無変化に留まります(2頁の「ピン配置」をご覧ください)。

非同期8ビット タイマ/カウンタ

名称

ATmega128のタイマ/カウンタ0はAT90CAN128でタイマ/カウンタ2になります。このタイマ/カウンタの機能、特に非同期動作は維持されます。I/Oピン位置は無変化に留まります(2頁の「ピン配置」をご覧ください)。

非同期クロック

AT90CAN128のタイマ/カウンタ2での非同期動作に対して、外部クロック元がPG4(TOSC1)ピンに印加できます。この設定でのPG3(TOSC2)は標準I/Oとして利用可能です。

表12. 非同期タイマ/カウンタ クロック元

ATmega128		AT90CAN128		
クロック元	設定	クロック元	設定	
CLKI/O	起動での既定	CLKI/O	起動での既定	
	AS0=0 (注1)		AS2=0 (注2)	EXCLK=0 (注3)
外部時計用クリスタル用TOSC発振器	AS0=1 (注1)	外部時計用クリスタル用TOSC発振器	AS2=1 (注2)	EXCLK=0 (注3)
		TOSC1ピンの外部クロック信号	AS2=1 (注2)	EXCLK=1 (注3)

注1: AS0 : タイマ/カウンタ0 ASSRのビット3 (ATmega128)

注2: AS2 : タイマ/カウンタ2 ASSRのビット3 (AT90CAN128)

注3: EXCLK : タイマ/カウンタ2 ASSRのビット4 (AT90CAN128)

同期タイマ/カウンタ前置分周器

ATmega128の同期タイマ/カウンタ前置分周器リセットは、この前置分周器によって駆動される3つのタイマ/カウンタの指示名のため、PSR321と名付けられています。

AT90CAN128での名前は自動的にPSR310になります。

非同期タイマ/カウンタ前置分周器

ATmega128の非同期タイマ/カウンタ前置分周器リセットは、この前置分周器によって駆動されるタイマ/カウンタの指示名のため、PSR0と名付けられています。

AT90CAN128での名前は自動的にPSR2になります。

A/D変換器

AT90CAN128のA/D変換器で新機能(自動起動)が追加されています。

変換は様々な起動元によって自動的に起動できます。自動起動はADCSRAのA/D変換自動起動許可(ADATE)ビットの設定(1)によって許可されます。起動元はADCSRBの自動変換起動元選択(ADTS2~0)ビットの設定によって選択されます。選択した起動信号上で上昇端が起きると、A/D変換前置分周器がリセットされ、変換が開始されます。

表13. A/D変換動作

ATmega128		AT90CAN128	
動作種別	設定	動作種別	設定
単独変換開始	ADSC=1 (注1), ADFR=0 (注2)	単独変換開始	ADSC=1 (注1), ADATE=0 (注3)
連続変換動作開始	ADSC=1 (注1), ADFR=1 (注2)	起動元:連続変換動作で開始	ADSC=1 (注1), ADATE=0 (注3) ADTS2~0=000 (注4)
-	-	起動元:アナログ比較器で開始	ADSC=1 (注1), ADATE=0 (注3) ADTS2~0=001 (注4)
-	-	起動元:外部割り込み要求0で開始	ADSC=1 (注1), ADATE=0 (注3) ADTS2~0=010 (注4)
-	-	起動元:タイマ/カウンタ0比較一致で開始	ADSC=1 (注1), ADATE=0 (注3) ADTS2~0=011 (注4)
-	-	起動元:タイマ/カウンタ0溢れで開始	ADSC=1 (注1), ADATE=0 (注3) ADTS2~0=100 (注4)
-	-	起動元:タイマ/カウンタ1比較B一致で開始	ADSC=1 (注1), ADATE=0 (注3) ADTS2~0=101 (注4)
-	-	起動元:タイマ/カウンタ1溢れで開始	ADSC=1 (注1), ADATE=0 (注3) ADTS2~0=110 (注4)
-	-	起動元:タイマ/カウンタ1捕獲発生で開始	ADSC=1 (注1), ADATE=0 (注3) ADTS2~0=111 (注4)
連続変換動作停止	ADFR=0 (注2)	連続変換動作停止	ADATE=0 (注3)

注1: ADSC : ADCSRAのビット6 (ATmega128とAT90CAN128)

注2: ADFR : ADCSRAのビット5 (ATmega128)

注3: ADATE : ADCSRAのビット5 (AT90CAN128)

注4: ADTS2~0 : ADCSRBのビット2~0 (AT90CAN128)

I/Oレジスタ

ATmega128とAT90CAN128のI/O空間定義は各々のデータシートの「I/Oレジスタ一覧」章で示されます。

全てのI/Oレジスタはアドレス\$20～\$FFまでのI/O空間に置かれます。全てのI/O位置はLD/LDS/LDDとST/STS/STD命令によってアクセスできます。

- \$20～\$5FのI/OレジスタはINとOUTの特定命令によってもアクセスできますが、それらのアドレスから\$20が引かれなければなりません。
- アドレス範囲\$20～\$3F内のI/OレジスタはSBI/CBI/SBIS/SBIC命令を使って直接ビットアクセスも可能ですが、それらのアドレスから\$20が引かれなければなりません。

状態フラグのいくつかは論理1を書くことによって解除(0)されます。SBI命令がこのアドレス範囲内でこのような状態フラグを操作することに注意してください。

- データ空間内の\$80～\$FFの拡張I/O空間については、STとLD命令だけが使えます。

注: ATmega128からAT90CAN128へのアセンブリ言語ソースコードの移植は、I/Oレジスタアクセスのアセンブリ言語行の変更を強制するかもしれません。

表4. I/Oレジスタ

ATmega128								AT90CAN128									
アドレス	名称	ビット						アドレス	名称	ビット							
		7	6	5	4	3	2			1	0	7	6	5	4	3	2
(\$9D)	UCSR1C	-	UMSEL1	UPM1 1,0	USBS1	UCSZ1 1,0	UCPOL1	(\$CA)	同じ	同じ							
(\$9C)	UDR1	USART1データレジスタ						(\$CE)	同じ	同じ							
(\$9B)	UCSR1A	RXC1	TXC1	UDRE1	FE1	DOR1	UPE1	U2X1	MPCM1	(\$C8)	同じ	同じ					
(\$9A)	UCSR1B	RXCIE1	TXCIE1	UDRIE1	RXEN1	TXEN1	UCSZ12	RXB81	TXB81	(\$C9)	同じ	同じ					
(\$99)	UBRR1L	USART1ボーレートレジスタ下位バイト						(\$CC)	同じ	同じ							
(\$98)	UBRR1H	-			USART1ボーレートレジスタ上位			(\$CD)	同じ	同じ							
(\$95)	UCSR0C	-	UMSEL0	UPM0 1,0	USBS0	UCSZ0 1,0	UCPOL0	(\$C2)	同じ	同じ							
(\$90)	UBRR0H	-			USART0ボーレートレジスタ上位			(\$C5)	同じ	同じ							
(\$8C)	TCCR3C	FOC3A	FOC3B	FOC3C	-			(\$92)	同じ	同じ							
(\$8B)	TCCR3A	COM3 A1,0		COM3 B1,0	COM3 C1,0	WGM3 1,0		(\$90)	同じ	同じ							
(\$8A)	TCCR3B	ICNC3	ICES3	-	WGM3 3,2	CS32~0		(\$91)	同じ	同じ							
(\$89)	TCNT3H	タイマ/カウンタ3 上位バイト						(\$95)	同じ	同じ							
(\$88)	TCNT3L	タイマ/カウンタ3 下位バイト						(\$94)	同じ	同じ							
(\$87)	OCR3AH	タイマ/カウンタ3 比較A上位バイト						(\$99)	同じ	同じ							
(\$86)	OCR3AL	タイマ/カウンタ3 比較A下位バイト						(\$98)	同じ	同じ							
(\$85)	OCR3BH	タイマ/カウンタ3 比較B上位バイト						(\$9B)	同じ	同じ							
(\$84)	OCR3BL	タイマ/カウンタ3 比較B下位バイト						(\$9A)	同じ	同じ							
(\$83)	OCR3CH	タイマ/カウンタ3 比較C上位バイト						(\$9D)	同じ	同じ							
(\$82)	OCR3CL	タイマ/カウンタ3 比較C下位バイト						(\$9C)	同じ	同じ							
(\$81)	ICR3H	タイマ/カウンタ3 捕獲上位バイト						(\$97)	同じ	同じ							
(\$80)	ICR3L	タイマ/カウンタ3 捕獲下位バイト						(\$96)	同じ	同じ							

表4 (続き). I/Oレジスタ

ATmega128										AT90CAN128										
アドレス	名称	ビット								アドレス	名称	ビット								
		7	6	5	4	3	2	1	0			7	6	5	4	3	2	1	0	
(\$7D)	ETIMSK	-	-	ICIE3	OCIE3A	OCIE3B	TOIE3	OCIE3C	OCIE1C	(\$6F)	TIMSK1	-	-	ICIE1	-	OCIE1C	OCIE1B	OCIE1A	TOIE1	
		-	-	ICIE3	OCIE3A	OCIE3B	TOIE3	OCIE3C	OCIE1C			(\$71)	TIMSK3	-	-	ICIE3	-	OCIE3C	OCIE3B	OCIE3A
(\$7C)	ETIFR	-	-	ICF3	OCF3A	OCF3B	TOV3	OCF3C	OCF1C	\$16 (\$36)	TIFR1			-	-	ICF1	-	OCF1C	OCF1B	OCF1A
		-	-	ICF3	OCF3A	OCF3B	TOV3	OCF3C	OCF1C			\$18 (\$38)	TIFR3	-	-	ICF3	-	OCF3C	OCF3B	OCF3A
(\$7A)	TCCR1C	FOCIA	FOCIB	FOC1C	-				-	(\$82)	同じ			同じ						
(\$79)	OCR1CH	タイマ/カウンタ1 比較C上位バイト								(\$8D)	同じ	同じ								
(\$78)	OCR1CL	タイマ/カウンタ1 比較C下位バイト								(\$8C)	同じ	同じ								
(\$74)	TWCR	TWINT	TWEA	TWSTA	TWSTO	TWWC	TWEN	-	TWIE	(\$BC)	同じ	同じ								
(\$73)	TWDR	TWI データレジスタ								(\$BB)	同じ	同じ								
(\$72)	TWAR	TWA6~0							TWGCE	(\$BA)	同じ	同じ								
(\$71)	TWSR	TWS7~3					-	TWPS	1,0	(\$B9)	同じ	同じ								
(\$70)	TWBR	TWI ホールレートレジスタ								(\$B8)	同じ	同じ								
(\$6F)	OSCCAL	CAL7~0								(\$66)	同じ	-	CAL6~0							
(\$6D)	XMCRA	-	SRL2~0			SRW0	1,0	SRW1	-	(\$74)	同じ	SRE	SRL2~0			SRW1	SRW10	SRW0	1,0	
(\$6C)	XMCRB	XMBK	-				XMM2~0			(\$75)	同じ	同じ								
(\$6A)	EICRA	ISC3		ISC2		ISC1		ISC0		(\$69)	同じ	同じ								
(\$68)	SPMCSR	SPMIE	RWWSB	-	RWWSRE	BLBSET	PGWRT	PGERS	SPMEN	\$37 (\$57)	同じ	同じ								
		-	-	-	-	-	-	-	-			同じ								
(\$65)	PORTG	-			PORTG4~0					\$14 (\$34)	同じ	同じ								
(\$64)	DDRG	-			DDG4~0					\$13 (\$33)	同じ	同じ								
(\$63)	PING	-			PING4~0					\$12 (\$32)	同じ	同じ								
(\$62)	PORTF	PORTF7~0								\$11 (\$31)	同じ	同じ								
(\$61)	DDRF	DDF7~0								\$10 (\$30)	同じ	同じ								
\$3F (\$5F)	SREG	I	T	H	S	V	N	Z	C	同じ	同じ	同じ								
\$3E (\$5E)	SPH	SP15~8								同じ	同じ	同じ								
\$3D (\$5D)	SPL	SP7~0								同じ	同じ	同じ								

表4 (続き). I/Oレジスタ

ATmega128									AT90CAN128												
アドレス	名称	ビット								アドレス	名称	ビット									
		7	6	5	4	3	2	1	0			7	6	5	4	3	2	1	0		
\$3C (\$5C)	XDIV (3頁参照)	XDIVEN	XDIV6~0								(\$61)	CLKPR	CLKPCE	-				CLKPS3~0			
\$3B (\$5B)	RAMPZ	-								RAMPZ0	同じ	同じ	同じ								
\$3A (\$5A)	EICRB	ISC7 1,0	ISC6 1,0	ISC5 1,0	ISC4 1,0					(\$6A)	同じ	同じ									
\$39 (\$59)	EIMSK	INT7~0								\$1D (\$3D)	同じ	同じ									
\$38 (\$58)	EIFR	INTF7~0								\$1C (\$3C)	同じ	同じ									
\$37 (\$57)	TIMSK (7頁参照)	OCIE2	TOIE2	ICIE1	OCIE1A	OCIE1B	TOIE1	OCIE0	TOIE0	(\$6E)	TIMSK0	-	-	-	-	-	-	OCIE0A	TOIE0		
										(\$6F)	TIMSK1	-	-	ICIE1	-	OCIE1C	OCIE1B	OCIE1A	TOIEA		
										(\$70)	TIMSK2	-	-	-	-	-	-	OCIE2A	TOIE2		
\$36 (\$56)	TIFR (7頁参照)	OCF2	TOV2	ICF1	OCF1A	OCF1B	TOV1	OCF0	TOV0	\$15 (\$35)	TIFR0	-	-	-	-	-	-	OCF0A	TOV0		
										\$16 (\$36)	TIFR1	-	-	ICF1	-	OCF1C	OCF1B	OCF1A	TOV1		
										\$17 (\$37)	TIFR2	-	-	-	-	-	-	OCF2A	TOV2		
\$35 (\$55)	MCUCR	SRE	SRW10	SE	SM1	SM0	SM2	IVSEL	IVCE	(\$74)	XMCRA	SRE	SRL2~0			SRW11	SRW10	SRW0 1,0			
										\$33 (\$53)	SMCR	-	-	-	-	-	SM2~0	SE			
										\$35 (\$55)	MCUCR	JTD	-	-	-	PUD	-	-	IVSEL	IVCE	
\$34 (\$54)	MCUCSR	JTD	-	-	JTRF	WDRF	BORF	EXTRF	PORF	\$35 (\$55)	MCUCR	JTD	-	-	-	PUD	-	-	IVSEL	IVCE	
										\$34 (\$54)	MCUSR	-	-	-	-	JTRF	WDRF	BORF	EXTRF	PORF	
\$33 (\$53)	TCCR0 (7頁参照)	FOC0	WGM00	COM0 1,0	WGM01	CS02~0				(\$B0)	TCCR2A	FOC2A	WGM20	COM2A1,0	WGM21	CS22~0					
\$32 (\$52)	TCNT0 (7頁参照)	タイマ/カウンタ0 カウンタ								(\$B2)	TCNT2	タイマ/カウンタ2 カウンタ									
\$31 (\$51)	OCR0 (7頁参照)	タイマ/カウンタ0 比較レジスタ								(\$B3)	OCR2A	タイマ/カウンタ0 比較Aレジスタ									
\$30 (\$50)	ASSR (7頁参照)	-	-	-	-	AS0	TCN0UB	OCR0UB	TCR0UB	(\$B6)	同じ	-	-	-	EXCLK	AS2	TCN2UB	OCR2UB	TCR2UB		

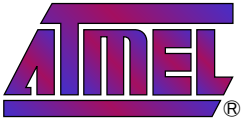
表4 (続き). I/Oレジスタ

ATmega128									AT90CAN128										
アドレス	名称	ビット								アドレス	名称	ビット							
		7	6	5	4	3	2	1	0			7	6	5	4	3	2	1	0
\$2F (\$4F)	TCCR1A	COM1 A1,0	COM1 B1,0	COM1 C1,0	WGM1 1,0					(\$80)	同じ	同じ							
\$2E (\$4E)	TCCR1B	ICNC1	ICES1	-	WGM1 3,2	CS12~0				(\$81)	同じ	同じ							
\$2D (\$4D)	TCNT1H	タイマ/カウンタ1 上位バイト								(\$85)	同じ	同じ							
\$2C (\$4C)	TCNT1L	タイマ/カウンタ1 下位バイト								(\$84)	同じ	同じ							
\$2B (\$4B)	OCR1AH	タイマ/カウンタ1 比較A上位バイト								(\$89)	同じ	同じ							
\$2A (\$4A)	OCR1AL	タイマ/カウンタ1 比較A下位バイト								(\$88)	同じ	同じ							
\$29 (\$49)	OCR1AH	タイマ/カウンタ1 比較B上位バイト								(\$8B)	同じ	同じ							
\$28 (\$48)	OCR1AL	タイマ/カウンタ1 比較B下位バイト								(\$8A)	同じ	同じ							
\$27 (\$47)	OCR1AH	タイマ/カウンタ1 捕獲上位バイト								(\$87)	同じ	同じ							
\$26 (\$46)	OCR1AL	タイマ/カウンタ1 捕獲下位バイト								(\$86)	同じ	同じ							
\$25 (\$45)	TCCR2 (7頁参照)	FOC2	WGM20	COM2 1,0	WGM21	CS22~0				\$24 (\$44)	TCCR0A	FOC0A	WGM00	COM 0A1,0	WGM01	CS02~0			
\$24 (\$44)	TCNT2 (7頁参照)	タイマ/カウンタ2 カウンタ								\$26 (\$46)	TCNT0	タイマ/カウンタ0 カウンタ							
\$23 (\$43)	OCR2 (7頁参照)	タイマ/カウンタ2 比較レジスタ								\$27 (\$47)	OCR0A	タイマ/カウンタ0 比較Aレジスタ							
\$22 (\$42)	OCDR	OCDR7~0								\$31 (\$51)	同じ	同じ							
		IDRD	OCDR6~0																
\$21 (\$41)	WDTCE	-	-	-	WDCE	WDE	WDP2~0			(\$60)	同じ	同じ							
\$20 (\$40)	SFIOR (8頁参照)	TMS	-	-	-	ACME	PUD	PSR0	PSR31	\$23 (\$43)	GTCCR	TMS	-	-	-	-	PSR2	PSR30	
		-	-	-	-	-	-	-	-	(\$7B)	ADCSRB	-	ACME	-	-	-	ADTS2~0		
		-	-	-	-	-	-	-	-	\$35 (\$55)	MCUCR	JTD	-	-	PUD	-	-	IVSEL	IVCE
\$1F (\$3F)	EEARH	-				EEAR11~8				\$22 (\$42)	同じ	同じ							
\$1E (\$3E)	EEARL	EEAR7~0								\$21 (\$41)	同じ	同じ							
\$1D (\$3D)	EEDR	EEPROM データレジスタ								\$20 (\$40)	同じ	同じ							
\$1C (\$3C)	EECR	-	-	-	-	EERIE	EEMWE	EEWE	EERE	\$1F (\$3F)	同じ	同じ							
\$1B (\$3B)	PORTA	PORTA7~0								\$02 (\$22)	同じ	同じ							
\$1A (\$3A)	DDRA	DDA7~0								\$01 (\$21)	同じ	同じ							
\$19 (\$39)	PINA	PINA7~0								\$00 (\$20)	同じ	同じ							
\$18 (\$38)	PORTB	PORTB7~0								\$05 (\$25)	同じ	同じ							
\$17 (\$37)	DDRB	DDB7~0								\$04 (\$24)	同じ	同じ							
\$16 (\$36)	PINB	PINB7~0								\$03 (\$23)	同じ	同じ							
\$15 (\$35)	PORTC	PORTC7~0								\$08 (\$28)	同じ	同じ							
\$14 (\$34)	DDRC	DDC7~0								\$07 (\$27)	同じ	同じ							
\$13 (\$33)	PINC	PINC7~0								\$06 (\$26)	同じ	同じ							
\$12 (\$32)	PORTD	PORTD7~0								\$0B (\$2B)	同じ	同じ							

表4 (続き). I/Oレジスタ

ATmega128										AT90CAN128										
アドレス	名称	ビット								アドレス	名称	ビット								
		7	6	5	4	3	2	1	0			7	6	5	4	3	2	1	0	
\$11 (\$31)	DDRD	DDD7~0								\$0A (\$2A)	同じ	同じ								
\$10 (\$30)	PIND	PIND7~0								\$09 (\$29)	同じ	同じ								
\$0F (\$2F)	SPDR	SPI データレジスタ								\$2E (\$4E)	同じ	同じ								
\$0E (\$2E)	SPSR	SPIF	WCOL	-	-	-	-	-	SPI2X	\$2D (\$4D)	同じ	同じ								
\$0D (\$2D)	SPCR	SPIE	SPE	DORD	MSTR	CPOL	CPHA	SPR 1,0		\$2C (\$4C)	同じ	同じ								
\$0C (\$2C)	UDR0	USART0データレジスタ								(\$C6)	同じ	同じ								
\$0B (\$2B)	UCSR0A	RXC0	TXC0	UDRE0	FE0	DOR0	UPE0	U2X0	MPCM0	(\$C0)	同じ	同じ								
\$0A (\$2A)	UCSR0B	RXCIE0	TXCIE0	UDRIE0	RXEN0	TXEN0	UCSZ02	RXB80	TXB80	(\$C1)	同じ	同じ								
\$09 (\$29)	UBRR0L	USART0ポートレジスタ下位バイト								(\$C4)	同じ	同じ								
\$08 (\$28)	ACSR	ACD	ACBG	ACO	ACI	ACIE	ACIC	ACIS 1,0		\$30 (\$50)	同じ	同じ								
\$07 (\$27)	ADMUX	REFS 1,0		ADLAR	MUX4~0						(\$7C)	同じ	同じ							
\$06 (\$26)	ADCSRA (8頁参照)	ADEN	ADSC	ADFR	ADIF	ADIE	ADPS2~0				(\$7A)	同じ	同じ	同じ	ADATE	同じ	同じ	同じ		
\$05 (\$25)	ADCH	A/D データレジスタ 上位バイト								(\$79)	同じ	同じ								
\$04 (\$24)	ADCL	A/D データレジスタ 下位バイト								(\$78)	同じ	同じ								
\$03 (\$23)	PORTE	PORTE7~0								\$0E (\$2E)	同じ	同じ								
\$02 (\$22)	DDRE	DDE7~0								\$0D (\$2D)	同じ	同じ								
\$01 (\$21)	PINE	PINE7~0								\$0C (\$2C)	同じ	同じ								
\$00 (\$20)	PINF	PINF7~0								\$0F (\$2F)	同じ	同じ								

注: AT90CAN128のいくつかのI/Oレジスタは、それらがATmega128のレジスタ/周辺機能に関係しないため、ここでの上表で一覧されていません。



本社

Atmel Corporation

2325 Orchard Parkway
San Jose, CA 95131, USA
TEL 1(408) 441-0311
FAX 1(408) 487-2600

国外営業拠点

Atmel Asia

Unit 1-5 & 16, 19/F
BEA Tower, Millennium City 5
418 Kwun Tong Road
Kwun Tong, Kowloon
Hong Kong
TEL (852) 2245-6100
FAX (852) 2722-1369

Atmel Europe

Le Krebs
8, Rue Jean-Pierre Timbaud
BP 309
78054 Saint-Quentin-en-Yvelines
Cedex
France
TEL (33) 1-30-60-70-00
FAX (33) 1-30-60-71-11

Atmel Japan

104-0033 東京都中央区
新川1-24-8
東熱新川ビル 9F
アトメル ジャパン株式会社
TEL (81) 03-3523-3551
FAX (81) 03-3523-7581

製造拠点

Memory

2325 Orchard Parkway
San Jose, CA 95131, USA
TEL 1(408) 441-0311
FAX 1(408) 436-4314

Microcontrollers

2325 Orchard Parkway
San Jose, CA 95131, USA
TEL 1(408) 441-0311
FAX 1(408) 436-4314

La Chantrerie
BP 70602
44306 Nantes Cedex 3
France
TEL (33) 2-40-18-18-18
FAX (33) 2-40-18-19-60

ASIC/ASSP/Smart Cards

Zone Industrielle
13106 Rousset Cedex
France
TEL (33) 4-42-53-60-00
FAX (33) 4-42-53-60-01

1150 East Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906, USA
TEL 1(719) 576-3300
FAX 1(719) 540-1759

Scottish Enterprise Technology Park
Maxwell Building
East Kilbride G75 0QR
Scotland
TEL (44) 1355-803-000
FAX (44) 1355-242-743

RF/Automotive

Theresienstrasse 2
Postfach 3535
74025 Heilbronn
Germany
TEL (49) 71-31-67-0
FAX (49) 71-31-67-2340

1150 East Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906, USA
TEL 1(719) 576-3300
FAX 1(719) 540-1759

Biometrics

Avenue de Rochepleine
BP 123
38521 Saint-Egreve Cedex
France
TEL (33) 4-76-58-47-50
FAX (33) 4-76-58-47-60

文献請求

www.atmel.com/literature

© Atmel Corporation 2004.

Atmel製品は、ウェブサイト上にあるAtmelの定義、条件による標準保証で明示された内容以外の保証はありません。本製品は改良のため予告なく変更される場合があります。いかなる場合も、特許や知的技術のライセンスを与えるものではありません。Atmel製品は、生命維持装置の重要部品などのような使用を認めておりません。

本書中の®、™はAtmelの登録商標、商標です。
本書中の製品名などは、一般的に商標です。

© HERO 2021.

本応用記述はAtmelのAVR096応用記述(doc4313.pdf Rev.4313B-03/04)の翻訳日本語版です。日本語では不自然となる重複する形容表現は省略されている場合があります。日本語では難解となる表現は大幅に意識されている部分もあります。必要に応じて一部加筆されています。頁割の変更により、原本より頁数が少なくなっています。

必要と思われる部分には()内に英語表記や略称などを残す形で表記しています。

青字の部分はリンクとなっています。一般的に赤字の0,1は論理0,1を表します。その他の赤字は重要な部分を表します。