

AVR097 : ATmega128とATmega1281/2561間の移植

要点

- 一般的な移植の考慮
- メリ
- クロック元
- 割り込み
- 電力管理
- 低電圧検出(BOD)
- ウォッチドッグ タイマ(WDT)
- タイマ/カウンタ
- USARTとSPI
- A/D変換器
- アナログ比較器
- ATmega103互換
- 動作範囲

1. 序説

この応用記述はATmega128とATmega1281/2561間の違いを要約します。デバイスの詳細情報についてはデータシートを参照してください。

ATmega128とATmega1281/2561はピンと機能が互換な副系統になるべく設計されています。この応用記述はデバイス間でのコード移植の注意すべき違いを指摘します。

2. 一般的な移植の考慮

この応用記述で記述したデバイス間のいくつかのレジスタビットはレジスタ内で異なる位置にあります。加えていくつかのレジスタは表1と表2で示されるように名前が変更され、いくつかのビットは違うレジスタ内に配置されています。

表1. レジスタ名への変更

ATmega128	ATmega1281/2561
MCUCSR	MCUSR
SFIOR	-
-	TWAMR (注)

注: TWIアドレス遮蔽レジスタ。これはATmega128/2561の新機能です。

表2. ビット位置への変更

ビット名	ATmega128	ATmega1281/2561
SRE, SRW10	MCUCR	XMCRA
JTD	MCUCSR	MCUCR
PUD	SFIOR	MCUCR
TSM, PSR321 (注)	SFIOR	GTCCR
ACME	SFIOR	ADCSRB
SM2, SM1, SM0, SE	MCUCR	SMCR

注: ATmega128/2561でのビット名はPSRSYNCです。

可能な限り容易な移植処理を行うには、レジスタとビット使用を常に定義名で参照してください。絶対的なアドレスと値の使用を避けてください。多くの場合でレジスタとビット名はデバイスからデバイスへで変わりません。設計移植時、全てのアドレスとビット値を手動変更するより、新しいデバイス用の正しい定義ファイルをインクルードする方が大いに便利です。絶対値に代わる名前参照の使用は熟考された良いプログラミング習慣でもあります。いくつかの例が以下で示されます。

```

PORTE |= (1<<PORTE5); //ポートEのビット5をHighに設定
DDRE &= ~(1<<PORTE5); //ポートEのビット5を入力設定
// USI初期化
USICR = (1<<USISIE) | (0<<USIOIE) | (1<<USIWM1) | (0<<USIWM0) |
(1<<USICS1) | (0<<USICS0) | (0<<USICLK) | (0<<USITC);

```

追加した機能とレジスタ機能での衝突を避けるために、予約として記されたレジスタを決してアクセスしてはなりません。アクセスする場合、予約ビットは常に0が書かれるべきです。これは将来互換を保証し、追加機能は未使用時にそれらの既定状態に留まります。



8ビット AVR[®]
マイクロコントローラ

応用記述

本書は一般の方々の便宜のため有志により作成されたもので、ATMEL社とは無関係であることを御承知ください。しおりのはじめにでの内容にご注意ください。

Rev. 2581F-04/08, 2581FJ3-01/14

3. メモリ容量

メモリ容量がATmega128、ATmega1281、ATmega2561間の主な違いです。これらは表3.で全てが要約されます。

表3. メモリ容量

デバイス	フラッシュメモリ	SRAM	EEPROM
ATmega128	128Kバイト	4Kバイト	4Kバイト
ATmega1281	128Kバイト	8Kバイト	4Kバイト
ATmega2561	256Kバイト	8Kバイト	4Kバイト

3.1. EEPROM

EEPROMページの書き込みに対する待機時間はATmega1281/2561に比べ、ATmega128で異なります。代表的な書き込み時間は表4.で一覧されます。ATmega1281/2561が独立した消去と書き込み操作の分割EEPROM書き込みに対する追加任意選択を持つことに注意してください。この機能のより多くの詳細についてはデータシートまたは「AVR103:EEPROMプログラミング動作種別の使用」応用記述を参照してください。

表4. EEPROM書き込み時の待機時間

デバイス	代表的な書き込み時間
ATmega128	8.5ms
ATmega1281/2561	3.3ms

3.2. 外部メモリ

外部SRAM/XMEM許可(SRE)ビットと待ち状態選択(SRW10)ビットはATmega128でMCUCR、ATmega1281/2561でXMCRAに配置されています。

4. クロック元

ATmega128はATmega1281/2561と全てに近い、同じクロック任意選択、設定、タイミングを持ちます。例外はATmega1281/2561が追加の128kHz RC発振器を持つことです。ATmega1281/2561の全ての起動遅延はATmega128に比べ、標準値に加えた14クロック周期から成ります。クロック選択(CKSEL3~0, SUT1,0, CKOPT)自体はデバイス間で等しくありません。クロック選択設定に対する新しい一致設定を見つけるにはデータシートを参照してください。

ATmega1281/2561は望むシステムクロック周波数を達成するのに、応用コードから実行時に切り替えることができる、新規システムクロック前置分周器を持ちます。

システムクロック前置分周器はATmega128とATmega1281/2561で違う風に実装されています。ATmega1281/2561の前置分周器(CLKPR)はクロックを2のべき乗で分周するだけです。ATmega128のXDIV前置分周器は1~129の全ての値での分周に設定できます。

5. 割り込み

ATmega1281/2561には57の割り込みがあります。ATmega128には35の割り込みがあります。ATmega1281/2561で追加された割り込みはそのデバイスでの追加機能を反映します。

ATmega1281/2561は3つの異なる割り込みベクタで24のピン変化事象を起動できます。ATmega128は、この機能を持ちません。

6. 電力管理

ATmega1281/2561には個別周辺機能へのクロックを停止するための方法を提供する、電力削減レジスタ(PRR)があります。ATmega128は、この機能を持ちません。

7. 低電圧検出 (BOD)

低電圧検出(BOD:Brown Out Detection)任意選択は、ATmega1281/2561が拡張した動作範囲を支援するための追加値を持つのを除いてデバイス間で同じです。表5.と表6.は2つのデバイスに対する、BOD設定変更を選択する設定を示します。BOD電圧値はATmega128よりATmega1281/2561の方が僅かに高いことに注意してください。

表5. ATmega128のBODヒューズ設定

BODEN	BODLEVEL	代表的なVBOT
1	1	BOD禁止
1	0	
0	1	2.7 V
0	0	4.0 V

表6. ATmega1281/2561のBODヒューズ設定

BODLEVEL2~0	代表的なVBOT
1 1 1	BOD禁止
1 1 0	1.8 V
1 0 1	2.7 V
1 0 0	4.3 V

8. ウォッチドッグ タイマ (WDT)

ATmega1281/2561はATmega128でのそれに比べて改良されている、強化されたウォッチドッグ タイマ(WDT)を持ちます。WDTが使用されない場合、予期せぬWDT許可現象を無くすために応用コードの初めで禁止することが未だ推奨されます。

動作電圧が5Vで且つWDTONヒューズが非プログラム(1)のままなら、WDTは両デバイスで同じ動きです。ATmega1281/2561でのウォッチドッグ 発振器周波数は全供給電圧に対して概ね128kHzです。ATmega128でのウォッチドッグ 発振器の代表的な周波数は5Vで1.0MHzに近い周波数ですが、VCCの減少で計時完了時間が増します。これは(ウォッチドッグ 発振器周期数の項目で)ウォッチドッグ タイマに対する計時完了時間選択が設計移植時に再考されなければならないことを意味します。ATmega128でのウォッチドッグ タイマは許可か禁止のどちらからで、一方ATmega1281/2561はWDTONヒューズによって選択する2つ安全レベルを支援します。ATmega1281/2561にはATmega128で支援されていないウォッチドッグ 割り込み動作があります。より多くの情報についてはATmega1281/2561データシートまたは「AVR132: 強化されたウォッチドッグ タイマ」応用記述を参照してください。

9. タイマ/カウンタ

タイマ/カウンタ1と3は、TIMSK/TIFRレジスタを除いて、デバイス間で等価です。ここでレジスタとビット名が違って構成されています。新しい構成設定を見つけるにはデータシートを参照してください。

本質的にタイマ/カウンタ0と2はデバイス間で入れ替えられているだけです。換言するとATmega128でのタイマ/カウンタ0の機能は、ATmega1281/2561でのタイマ/カウンタ2にあります。これらのタイマ/カウンタに対するピン割り当ても入れ替えられています。換言すると別のタイマ/カウンタへのコード移植後、そのピン機能は未だ別デバイスで同じピンと組み合わせられています。制御レジスタはデバイス間で違う構成にされています。コード移植時にタイマ/カウンタ0と2に関係する全レジスタの名前と位置を調べ、データシートに従って新しい設定を見つけてください。

外部32.768kHz時計用クリスタルまたは外部クロック元からタイマ/カウンタ2を操作するとき、クリスタルがTOSC1/2ピン間に直接的に接続されるATmega128と異なり、ATmega1281/2561使用時には外部容量(コンデンサ)がTOSC1/2ピンに接続されなければなりません。クリスタル接続の詳細についてはATmega1281/2561データシートを参照してください。

ATmega1281/2561はタイマ/カウンタ0と2の両方で2つの比較出力部を持ち、一方ATmega128は各々1つを持ちます。

10. USARTとSPI

USARTはATmega128で利用不能なUSARTでの追加SPI主装置動作をATmega1281/2561が持つことを除いてデバイス間で等価です。追加のSPIインターフェース支援については「AVR320: ソフトウェアSPI主装置」で記述されるようにソフトウェア実装が使用できます。

11. A/D変換器

両デバイスは内部2.56V基準電圧を使用する任意選択を持ちます。加えてATmega1281/2561には1.1V内部基準電圧に対する任意選択もあります。

両デバイスは連続変換動作でA/D変換器を走行する任意選択を持ちます。けれどもATmega1281/2561が他の多くの自動起動元を使用する任意選択も持つため、制御レジスタ内のこの機能の許可ビット名が異なります。ATmega128では連続変換動作選択(ADFR)で、ATmega1281/2561では自動起動許可(ADATE)です。ADATEの既定設定は連続変換動作です。

ATmega128で使用される内部ハントギャップ基準電圧は1.23Vで、ATmega1281/2561は1.1Vです。

12. アナログ比較器

アナログ比較器多重器許可(ACME)ビットは2つのデバイスで違うレジスタに配置されています。ATmega128ではSFIORに配置され、ATmega1281/2561ではADCSRに配置されます。

ATmega128で使用される内部ハントギャップ基準電圧は1.23Vで、ATmega1281/2561は1.1Vです。

13. ATmega103互換

ATmega128はATmega103への互換に対して特別な任意選択を持ちます。ATmega1281/2561はこの任意選択を持ちません。

14. 動作範囲

表7. 動作電圧と動作速度

デバイス	動作電圧	動作速度
ATmega128	4.5~5.5V	0~16MHz
ATmega128L	2.7~5.5V	0~8MHz
ATmega1281	2.7~5.5V	0~8MHz/2.7~5.5V, 0~16MHz/4.5~5.5V
ATmega2561	4.5~5.5V	0~16MHz
ATmega1281/2561V	1.8~5.5V	0~4MHz/1.8~5.5V, 0~8MHz/2.7~5.5V

15. ATmega128とATmega1281/2561の外圍器

ATmega128とATmega1281/2561のGNDパッドの大きさがQFN/MLF外圍器について異なることに注意してください。



本社

Atmel Corporation

2325 Orchard Parkway
San Jose, CA 95131
USA
TEL 1(408) 441-0311
FAX 1(408) 487-2600

国外営業拠点

Atmel Asia

Unit 1-5 & 16, 19/F
BEA Tower, Millennium City 5
418 Kwun Tong Road
Kwun Tong, Kowloon
Hong Kong
TEL (852) 2245-6100
FAX (852) 2722-1369

Atmel Europe

Le Krebs
8, Rue Jean-Pierre Timbaud
BP 309
78054 Saint-Quentin-en-
Yvelines Cedex
France
TEL (33) 1-30-60-70-00
FAX (33) 1-30-60-71-11

Atmel Japan

104-0033 東京都中央区
新川1-24-8
東熱新川ビル 9F
アトメル ジャパン株式会社
TEL (81) 03-3523-3551
FAX (81) 03-3523-7581

製品窓口

ウェブサイト

www.atmel.com

技術支援

avr@atmel.com

販売窓口

www.atmel.com/contacts

文献請求

www.atmel.com/literature

お断り: 本資料内の情報はATMEL製品と関連して提供されています。本資料またはATMEL製品の販売と関連して承諾される何れの知的所有権も禁反言あるいはその逆によって明示的または暗示的に承諾されるものではありません。ATMELのウェブサイトに位置する販売の条件とATMELの定義での詳しい説明を除いて、商品性、特定目的に関する適合性、または適法性の暗黙保証に制限せず、ATMELはそれらを含むその製品に関連する暗示的、明示的または法令による如何なる保証も否認し、何ら責任がないと認識します。たとえATMELがそのような損害賠償の可能性を進言されたとしても、本資料を使用できない、または使用以外で発生する(情報の損失、事業中断、または利益の損失に関する制限なしの損害賠償を含み)直接、間接、必然、偶然、特別、または付随して起こる如何なる損害賠償に対しても決してATMELに責任がないでしょう。ATMELは本資料の内容の正確さまたは完全性に関して断言または保証を行わず、予告なしでいつでも製品内容と仕様の変更を行う権利を保留します。ATMELはここに含まれた情報を更新することに対してどんな公約も行いません。特に別の方法で提供されなければ、ATMEL製品は車載応用に対して適当ではなく、使用されるべきではありません。ATMEL製品は延命または生命維持を意図した応用での部品としての使用に対して意図、認定、または保証されません。

© Atmel Corporation 2008. 全権利予約済 ATMEL®、ロゴとそれらの組み合わせ、AVR®とその他はATMEL Corporationの登録商標または商標またはその付属物です。他の用語と製品名は一般的に他の商標です。

© HERO 2014.

本応用記述はATMELのAVR097応用記述(doc2581.pdf Rev.2581F-04/08)の翻訳日本語版です。日本語では不自然となる重複する形容表現は省略されている場合があります。日本語では難解となる表現は大幅に意識されている部分もあります。必要に応じて一部加筆されています。頁割の変更により、原本より頁数が少なくなっています。

必要と思われる部分には()内に英語表記や略称などを残す形で表記しています。

青字の部分はリンクとなっています。一般的に赤字の0,1は論理0,1を表します。その他の赤字は重要な部分を表します。