

AVR099 : ATmega48によるAT90S4433置換

要点

- ATmega48でのAT90S4433障害修正
- ピン配置
- 割り込みベクタ表
- I/Oレジスタとビット
- タイマ/カウンタと前置分周器
- USARTによって置換されたUART
- ウォッチドッグ タイマ
- A/D変換器
- EEPROM
- 発振器と起動時間
- 低電圧検出器(BOD:Brown-out Detector)
- プログラミング インターフェース
- 動作電圧範囲
- 電気的特性

序説

この応用記述はATmega48への既存設計変換でのAT90S4433使用者を援助するための手引きです。ATmega48は90S4433に対して置換すべく設計されていませんが、ピン互換と非常に類似した機能の組を持ちます。

ATmega48はAT90S4433より多くのSRAMメモリを含み、追加の周辺機能部と特徴があります。I/Oレジスタ アクセスへの少しの修正で、ATmega48は既存回路基板上のAT90S4433を置換できます。機能的な変更に加えてATmega48の電気的特性は製造技術変更による動作周波数の上昇を含めて異なります。詳細情報についてはデータシートを調べてください。

AT90S4433と矛盾しないATmega48での改良や追加機能は本資料の範囲に於いて網羅されていません。本資料を通してATmega48はその他の注記を除いて工場既定設定が使用されると仮定されます。

ATmega48でのAT90S4433障害修正

AT90S4433データシートでの以下の項目はATmega48に適用しません。障害のより多くの詳細情報についてはAT90S4433障害情報を参照してください。AT90S4433障害情報で提案された全ての対策は、これらの対策がもはや必要ないとは言えATmega48に対して作用します。

低温で低電圧検出(BOD)がデバイスをリセットに保持

ATmega48ではデバイスがATmega48用データシートで規定した電圧と周波数の範囲内で動作する限り、低電圧検出器(BOD:Brown-out Detector)は低温でデバイスをリセットに保持しません。

ヒューズとプログラミング動作

直列プログラミング動作でのATmega48プログラミング時、これはヒューズのプログラミング後にフラッシュメモリとEEPROMをプログラミングすることが可能です。直列プログラミング動作を抜け出す場合、プログラミング動作への再移行が可能です。

連続変換動作での不正なチャネル変更

ATmega48でのADMUXレジスタ内のMUX_nとREFS1,0のビットは、CPUが乱アクセスするために一時レジスタを通して緩衝されます。これはチャネルと基準電圧選択が変換中の安全な点でだけ実行されるのを保証します。連続変換動作でのこれらのレジスタ変更方法の助言と更なる情報については、ATmega48データシートを参照してください。

内部基準電圧安定時間

ATmega48ではデータシート内で指定された時間内の内部基準電圧安定は低電圧検出(BOD)が許可されている、いないに依存しません。

低電圧検出(BOD:Brown-out Detection)レベル

ATmega48での低電圧検出レベルはI/Oピンの活動によって影響を及ぼされません。



8ビット **AVR**[®]
マイクロコントローラ

応用記述

本書は一般の方々の便宜のため有志により作成されたもので、ATMEL社とは無関係であることを御承知ください。しおりのはじめにでの内容にご注意ください。

Rev. 2574A-07/04, 2574AJ4-01/14

電圧2.9V以下での直列プログラミング

デバイスがATmega48用データシートで規定した電圧と周波数範囲内で動作する限り、供給電圧とシステム周波数に制限はありません。

UART受信禁止時にRXD信号がLowの場合にUART同期消失

UARTはこの問題がないUSARTに置換されます。受信の開始端はUSART制御レジスタ内の受信許可ビットが設定(1)される場合だけ、有効として受け入れられます。

ピン配置

ATmega48にはAT90S4433にはない、I/Oピンの多くに兼用機能があります。これは(AT90S4433に存在しない)その兼用機能が使用されない限り、コード移転時にどんな問題も発生しません。後続する項目はAT90S4433からATmega48への設計移転時に設計者が考慮すべきピン機能に関連する項目を検討します。

PB7,6(XTAL/TOSC)

AT90S4433はXTAL1とXTAL2に対して専用ピンを持ち、一方ATmega48はI/OピンPB7でのXTAL2とTOSC2、I/OピンPB6でのXTAL1とTOSC1を組み合わせます。そのピンをAT90S4433のようにXTAL1とXTAL2専用にして、外部水晶発振子/セラミック振動子、外部低周波数水晶発振子、または外部クロック信号の何れかを選択するには、CKSELヒューズを設定してください。

割り込みベクタ表

AT90S4433の全ての割り込みベクタはATmega48で等価ベクタを持ちます。ATmega48がより多くの割り込みを持つため、多くのベクタは他の位置に移動されています。いくつかの割り込みは名称変更もされていますが、機能的には同じです。以下の表1はAT90S4433とそれらに等価なATmega48でのベクタを一覧します。この表はAT90S4433と等価でないATmega48のベクタを示していません。追加された割り込みの詳細についてはATmega48データシートを参照してください。

表1. AT90S4433とATmega48で等価な割り込みベクタ

AT90S4433			ATmega48			備考
ベクタ番号	プログラムアドレス	割り込み	ベクタ番号	プログラムアドレス	割り込み	
1	\$0000	リセット	1	\$0000	リセット	電源ON等の各種リセット
2	\$0001	INT0	2	\$0001	INT0	外部割り込み要求0
3	\$0002	INT1				
4	\$0003	タイマ/カウンタ1 CAPT	11	\$000A	タイマ/カウンタ1 CAPT	タイマ/カウンタ1捕獲発生
5	\$0004	タイマ/カウンタ1 COMP	12	\$000B	タイマ/カウンタ1 COMPA	タイマ/カウンタ1比較(A)一致
6	\$0005	タイマ/カウンタ1 OVF1	14	\$000D	タイマ/カウンタ1 OVF1	タイマ/カウンタ1溢れ
7	\$0006	タイマ/カウンタ0 OVF0	17	\$0010	タイマ/カウンタ0 OVF0	タイマ/カウンタ0溢れ
8	\$0007	SPI STC	18	\$0011	SPI STC	SPI 転送完了
9	\$0008	UART RX	19	\$0012	USART RX	U(S)ART 受信完了
10	\$0009	UART UDRE	20	\$0013	USART UDRE	U(S)ART 送信緩衝部空き
11	\$000A	UART TX	21	\$0014	USART TX	U(S)ART 送信完了
12	\$000B	A/D変換器 ADC	22	\$0015	A/D変換器 ADC	A/D変換完了
13	\$000C	EEPROM EE_RDY	23	\$0016	EEPROM EE_RDY	EEPROM操作可
14	\$000D	アナログ比較器 ANA_COMP	24	\$0017	アナログ比較器 ANA_COMP	アナログ比較器出力遷移

I/Oレジスタとビット

本章はATmega48で同一でないAT90S4433での全てのI/Oレジスタを一覧します。多くのレジスタとビットはATmega48で新しい名前やアドレスで機能的に等価なものを持ちます。コードで参照する全てのレジスタとビットを置換するには表2を使用し、そして機能的な変更について本資料の残りを通して読んでください。ATmega48の拡張I/O空間をアクセスするには、ST/STS/STDとLD/LDS/LDD命令が使用されなければならないことに注意してください。

表2.での情報はAT90S4433での未使用/予約の全てのレジスタとビットがATmega48で元のままにされていると仮定します。AT90S4433と等価でないATmega48でのレジスタとビットは、この表に含められず、それらの初期値を保つべきです。

表の列はレジスタ名を示し、ビット名なしはAT90S4433とATmega48で同一です。レジスタアドレスや名前だけが変更されています。

表2. AT90S4433とATmega48で等価なレジスタとビット

AT90S4433							ATmega48							A	B	E	P	R	注										
アドレス	レジスタ名	ビット					アドレス	レジスタ名	ビット																				
\$3D (\$5D)	SP						\$3E (\$5E) \$3D (\$5D)	SPH SPL										●				●	1						
\$3B (\$5B)	GIMSK	INT1	INT0				\$1D (\$3D)	EIMSK							INT1	INT0					●	●							
\$3A (\$5A)	GIFR	INTF1	INTF0				\$1C (\$3C)	EIFR							INTF1	INTF0					●	●							
\$39 (\$59)	TIMSK	TOIE1	OCIE1	TICIE1		TOIE0	(\$6F)	TIMSK1			ICIE1				OCIE1	TOIE1					●	●	●	●	●	2			
							(\$6E)	TIMSK0							TOIE0											●			
\$38 (\$58)	TIFR	TOV1	OCF1		ICF1	TOV0	\$16 (\$36)	TIFR1			ICF1				OCF1A	TOV1					●	●		●	●	3			
							\$15 (\$35)	TIFR0							TOV0											●			
\$35 (\$55)	MCUCR			SE	SM	ISC11	ISC10	ISC01	ISC00	(\$69)	EICRA					ISC11	ISC10	ISC01	ISC00					●	●	●	●	4	
										\$33 (\$53)	SMCR							SM1				SE							
\$33 (\$53)	TCCR0					CS02	CS01	CS00		\$25 (\$45)	TCCR0B					CS02	CS01	CS00					●		●				
\$32 (\$52)	TCNT0									\$26 (\$46)													●						
\$2F (\$4F)	TCCR1A	COM11	COM10							(\$80)		COM1A1	COM1A0											●	●	●		5	
\$2E (\$4E)	TCCR1B	ICNC1	ICES1			OTC1	CS12	CS11	CS10	(\$81)		ICNC1	ICES1			WGM12	CS12	CS11	CS10					●	●	●		6	
\$2D (\$4D)	TCNT1H									(\$85)													●		●				
\$2C (\$4C)	TCNT1L									(\$84)													●		●				
\$2B (\$4B)	OCR1H									(\$89)	OCR1AH												●		●				
\$2A (\$4A)	OCR1L									(\$88)	OCR1AL												●		●				
\$27 (\$47)	ICR1H									(\$87)													●		●				
\$26 (\$46)	ICR1L									(\$86)													●		●				
\$21 (\$41)	WDTCSR			SE	WDTOE	WDE	WDP2	WDP1	WDP0	(\$60)	WDTCSR				WDP3	WDCE	WDE	WDP2	WDP1	WDP0					非互換				7
\$1E (\$3E)	EEAR									\$21 (\$41)	EEARL												●				●		
\$1D (\$3D)	EEDR									\$20 (\$40)													●						
\$1C (\$3C)	EECR						EERIE	EEMWE	EEWE	EERE	\$1F (\$3F)					EERIE	EEMPE	EEPE	EERE					●	●			8	
\$18 (\$38)	PORTB									\$05 (\$25)													●						
\$17 (\$37)	DDRB									\$04 (\$24)													●						
\$16 (\$36)	PINB									\$03 (\$23)													●						
\$15 (\$35)	PORTC									\$08 (\$28)													●						

表2 (続き). AT90S4433とATmega48で等価なレジスタとビット

AT90S4433										ATmega48										A	B	E	P	R	注		
アドレス	レジスタ名	ビット								アドレス	レジスタ名	ビット															
\$14 (\$34)	DDRC									\$07 (\$27)											●						
\$13 (\$33)	PINC									\$06 (\$26)											●						
\$12 (\$32)	PORTD									\$0B (\$2B)											●						
\$11 (\$31)	DDRD									\$0A (\$2A)											●						
\$10 (\$30)	PIND									\$09 (\$29)											●						
\$0F (\$2F)	SPDR									\$2E (\$4E)											●						
\$0E (\$2E)	SPSR									\$2D (\$4D)											●						
\$0D (\$2D)	SPCR									\$2C (\$4C)											●						
\$0C (\$2C)	UDR									(\$C6)	UDR0										●		●			●	
\$0B (\$2B)	UCSRA	RXC	TXC	UDRE	FE	OR				(\$C0)	UCSR0A	RXC0	TXC0	UDRE0	FE0	DOR0				●	●	●			●	9	
\$0A (\$2A)	UCSRB	RXCIE	TXCIE	UDRIE	RXEN	TXEN	CHR9	RXB8	TXB8	(\$C1)	UCSR0B	RXCIE0	TXCIE0	UDRIE0	RXEN0	TXEN0	UCSZ02	RXB80	TXB80	●	●	●			●	9,10	
\$09 (\$29)	UBRR									(\$C4)	UBRR0L										●		●			●	
\$08 (\$28)	ACSR	ACD	AINBG	ACO	ACI	ACIE	ACIC	ACIS1	ACIS0	\$30 (\$50)		ACD	ACBG	ACO	ACI	ACIE	ACIC	ACIS1	ACIS0	●	●					11	
\$07 (\$27)	ADMUX									(\$7C)													非互換				12
\$06 (\$26)	ADCSR	ADEN	ADSC	ADFR	ADIF	ADIE	ADPS2	ADPS1	ADPS0	(\$7A)	ADCSRA	ADEN	ADSC	ADATE	ADIF	ADIE	ADPS2	ADPS1	ADPS0	●	●	●			●	13	
\$05 (\$25)	ADCH									(\$79)											●		●				
\$04 (\$24)	ADCL									(\$78)											●		●				
\$03 (\$23)	UBRRHI									(\$C5)	UBRR0H										●		●			●	

注: 赤字のレジスタ/ビットはAT90S4433からATmega48で変更された名前を持ちます。

- A - レジスタ アドレスが変更されています。
 - B - 1つまたはより多くのビット名が変更されています。
 - E - レジスタは拡張I/O領域に移動されました。
 - P - 1つまたはより多くのビット位置が変更されています。
 - R - レジスタ名が変更されています。
1. スタック ポインタはATmega48で10ビットです。
 2. TICIE1はICIE1に改名されました。
 3. OCF1はOCF1Aに改名されました。
 4. SMはSM1に改名されました。
 5. COMnmはCOMnAm、PWMnmはWGMnmに改名されました。
 6. CTC1はWGM12に改名されました。
 7. 以降の「ウォッチドッグ タイマ」をご覧ください。
 8. EEMWEはEEMPE、EWEはEEPEに改名されました。
 9. 全ビットが~0に改名されました。
 10. CHR9はUCSZ02に改名されました。
 11. AINBGはACBGに改名されました。
 12. 以降の「A/D変換器」をご覧ください。
 13. ADFRはADATEに改名されました。

タイマ/カウンタと前置分周器

改良と付加機能についての詳細に関してはデータシートを参照してください。以下の特徴が追加されています。

- ATmega48の前置分周器はリセットできます。
- PWM動作での可変上限(TOP)値
- タイマ/カウンタ1は位相基準PWM動作に加えて位相/周波数基準PWM動作を持ちます。
- 高速PWM動作

ATmega48とAT90S4433間の違い

改良と変更の多くは全てのタイマ/カウンタに適用され、以下の記述は一般形で書かれています。小文字の'x'は出力チャネル(タイマ/カウンタ1についてはAまたはB、タイマ/カウンタ0については利用不可)の置き換えて、一方'n'はタイマ/カウンタ番号(n=0または1)の置き換えです。AT90S4433にタイマ/カウンタ2は存在しません。

PWM動作でのTCNT1解除

AT90S4433では3つのPWM分解能、8,9,または10ビットがあります。8,9,または10ビットだけが比較されるにも拘らず、TCNT1内に分解能を越えて値を書くことが可能です。故にタイマ/カウンタは減少した分解能が効果を表す前に\$FFFFへの計数を完了しなければなりません(例えば、8ビット分解能が選択され、TCNT1が\$0100を含む場合、上限値(\$FF)はカウンタが\$FFFFへ上昇計数し、\$0000へ下降計数して再び上昇計数するまで効果を発揮しません)。ATmega48では、この予期せぬ\$FFFFへの上昇計数を避けるために、TCNT1の未使用ビットが0に解除されるように変更されました。ATmega48では選択した分解能を決して超えません。

PWM動作でのOCR1xH解除

PWM動作でのOCR1xH解除はTCNT1解除と僅かに異なります。AT90S4433は8,9,または10ビットPWM動作が選択された場合、上位6ビットを解除(0)します。従ってPWM動作でOCR1xに\$FFFFが書かれ、OCR1xが読み戻されると、その結果は選択されたPWM動作に拘らず\$03FFです。ATmega48で解除(0)するビット数は分解能に依存します。

前置分周器ありの比較一致でのタイマ/カウンタ1解除

比較一致での解除とタイマ/カウンタの内部計数間の関連は変更されています。AT90S4433での比較一致での解除は比較値と一致する最初の内部計数後にタイマ/カウンタを解除し、これに反してATmega48は比較値と一致する最後の内部計数後に、タイマ/カウンタを解除します。解除、フラグ設定、ピン変更の詳細については図1.と図2.をご覧ください。

例: 前置分周器許可(8分周)時のOCR1x=\$02。↑は比較出力フラグ/ピンが設定される位置を表します。

図1. AT90S4433に関する比較出力フラグ/ピン設定

TCNTn	0	0	0	0	0	0	0	1	1	1	1	1	1	2	0	0	0	0	0	0	0	1	1	1	1	1	2	0	0	0	0	0	0	
フラグ/ピン																																		

図2. ATmega48に関する比較出力フラグ/ピン設定

TCNTn	0	0	0	0	0	0	0	1	1	1	1	1	1	2	2	2	2	2	2	0	0	0	0	0	0	0	1	1	1	1	1	2	2	
フラグ/ピン																																		

前置分周器許可での比較出力ピン/フラグの設定 (全タイマ/カウンタに適用)

比較出力とタイマ/カウンタの内部計数間の関連は変更されています。AT90S4433での比較出力は比較値と一致する最初の内部計数後に比較出力ピン/フラグを設定し、これに反してATmega48は比較値と一致する最後の内部計数後に比較出力ピン/フラグを設定します。比較出力フラグ設定とピン変更の詳細については図3.と図4.をご覧ください。

例: 前置分周器許可(8分周)時のOCR1x=\$02。↑は比較出力フラグ/ピンが設定される位置を表します。

図3. AT90S4433に関する比較出力フラグ/ピン設定

TCNTn	0	0	0	0	0	0	0	1	1	1	1	1	1	2	2	2	2	2	3	3	3	3	3	3	4	4	4	4	4	4	5	5	
フラグ/ピン																																	

図4. ATmega48に関する比較出力フラグ/ピン設定

TCNTn	0	0	0	0	0	0	0	1	1	1	1	1	1	2	2	2	2	2	3	3	3	3	3	3	4	4	4	4	4	4	5	5	
フラグ/ピン																																	

PWM動作でのOCR1x緩衝動作

データシートで記述されるように、OCR1xレジスタはそれが書かれると、上限(TOP)値で更新されます。従ってPWM動作でのOCR1x書き込み時、その値は一時緩衝部に格納されます。タイマ/カウンタが上限に到達するとき、一時緩衝部(内容)が実際の比較出力レジスタに転送されます。一時緩衝部が書かれた後であるけれど、実際の比較出力レジスタが更新される前にPWM動作を抜けた場合、その動作はATmega48とAT90S4433間で違います。

- ATmega48** 更新が行われる前にOCR1xレジスタが読まれる場合、OCR1x一時緩衝部ではなく、実際の比較値が読まれます。
- AT90S4433** 更新が行われる前にOCR1Aレジスタが読まれる場合、OCR1A一時緩衝部内の値が読まれます。例えば読まれた値は最後に(OCR1A一時緩衝部へ)書かれたものですが、タイマ/カウンタが決して上限値に到達しないため、それはOCR1Aレジスタ内にラッチされません。従って比較に使用される値は必ずしも読まれた値と同じではありません。

注: これは16ビット タイマ/カウンタだけに適用され、ATmega48の8ビット タイマ/カウンタ2については一時緩衝部が読まれます。

直前のOCnxピンレベルの記憶

AT90S4433にはPWM動作でのOCnxピン更新なしの2つのCOMnx1,0(00と01)設定と非PWM動作での1つのCOMnx1,0(00)設定があります。タイマ/カウンタの仮定はOCnxピンを更新する状態から更新しない状態へ持って行き。そして再びOCnxピンを更新する状態へ戻します。以下の違いが留意されるべきです。

- ATmega48** 比較出力動作禁止前のOCnxピンのレベルが記憶されます。比較出力再許可はそれが禁止された状態からの動作再開をOCnxピンにさせます。全ての比較出力ピンはリセットで0に初期化されます。
- AT90S4433** 非PWM動作でのタイマ/カウンタ1に対して、タイマ/カウンタがピンに接続されていない間の比較一致は、再許可でOC1ピンをLowレベルにリセットするでしょう。PWM動作は再許可でピンの状態が未知となるような、OC1ピンに対する内部レジスタを更新します。8ビット タイマ/カウンタに対する比較出力ピンの状態は、比較出力ピンの再許可時に未知です。

USARTによって置換されたUART

AT90S4433でのUARTはATmega48でUSARTに置換されています。ATmega48のUSARTは次の1つの例外付きでAT90S4433のUARTと互換です。2段の受信レジスタがFIFOとして働きます。以下が留意されなければなりません。

- 第2緩衝レジスタが追加されています。2つの緩衝レジスタは巡回FIFO緩衝部として動作します。従ってUDRは到着データ毎に1度だけ読まれなければなりません。最も重要なのは異常フラグ(FEとDOR)とデータ第9ビット(RXB8)が受信緩衝部内でデータと共に緩衝されることです。従って、この状態ビットは常にUDRレジスタが読まれる前に読まれなければなりません。さもなければ、この異常状態は失われます。
- 今や受信部シフトレジスタは第3緩衝段として働きます。これは緩衝レジスタが一杯なら新規開始ビットを検出するまで、受信したデータが直列シフトレジスタに留まるのを許すことにより行われます。従ってUSARTはデータ オーバーラン(DOR)状態により耐えます。

その他の小さな違いはAT90S4433のUARTで1、ATmega48のUSARTで0となる、RXB8の初期値です。

ウォッチドッグ タイマ

ATmega48のウォッチドッグ タイマ(WDT)はAT90S4433のそれに比べて改良されています。

動作電圧が5Vで且つWDTONヒューズが非プログラム(1)のままなら、WDTはAT90S4433とATmega48で同じになります。

ATmega48でのウォッチドッグ発振器周波数は全供給電圧に対して概ね128kHzです。AT90S4433でのウォッチドッグ発振器の代表的な周波数は5Vで1.0MHzに近い周波数ですが、VCCの減少で計時完了時間が増します。これは(ウォッチドッグ発振器周期数の項目で)ウォッチドッグ タイマに対する計時完了時間選択がATmega48への設計移転時に再考されなければならないことを意味します。

WDTが使用されない場合、予期せぬWDT許可現象を無くすために応用コードの初めで禁止することが未だ推奨されます。

A/D変換器

ADMUXレジスタのADCBGビットはAT90S4433のA/D変換器へ入力として内部基準電圧を選択します。同じ事はATmega48でMUX3~0=1110設定によって得られます。従ってADMUXレジスタは直接互換ではありません。ATmega48でのREFS1,0ビットはAT90S4433での未使用位置とADCBGに対するビット位置を置換します。これらのビットは基準電圧を決め、A/D変換器への入力と少しも関係ありません。

注: 代表的な内部ハントギャップ基準電圧はAT90S4433について1.22Vで、ATmega48について1.1Vです。

EEPROM

EEPROM書き込みアクセスがパワーダウン休止形態移行前に完了されなければならないことに注意してください。さもなければシステム発振器は継続して走行し、追加電流を流します。

AT90S4433でのEEPROM書き込み時間は供給電圧に依存し、代表的には2.5ms/VCC=5V、4ms/VCC=2.7Vです。ATmega48でのEEPROM書き込み時間は供給電圧に拘らず代表的に3.4msです。ATmega48は独立した消去と書き込み操作での分割EEPROMアクセスもできますが、EECRレジスタはAT90S4433コードと過去互換です。

発振器と起動時間

ATmega48はAT90S4433より多くの発振器と起動時間選択を提供します。パワーダウン動作からの起動復帰中、ATmega48は起動遅延を決めるのにCPU周波数を使用し、一方AT90S4433はウォッチドッグ タイマ(WDT)発振器周波数で遅延を決めます。

AT90S4433でのクリスタル用発振器はXTAL2出力から付加クロック緩衝器を駆動する能力があります。ATmega48で、これはクリスタル用全振幅発振器クロック任意選択(CKSEL=011x)が選択される時にだけ可能です。この動作での発振器は電源電圧幅の振幅出力を持ちますが、より高い電力消費を犠牲にします。従って電源電圧幅振幅が必要とされる時だけ、このヒューズをプログラム(0)してください。クリスタル用低電力発振器クロック任意選択(CKSEL=1xxx)使用時、CKSEL1とCKSEL2ビットは周波数範囲を選びます。詳細についてはデータシートを参照してください。以下の表3.はAT90S4433についてのCKSEL設定と、ATmega48に関して最も一致に近い等価設定を示します。

表3. SUTとCKSELの最も一致に近い設定

AT90S4433			ATmega48			備考
CKSEL設定	休止からの起動時間	リセットからの付加遅延	SUT/CKSEL設定	休止からの起動時間	リセットからの付加遅延	
000	6×CK	4ms	01 / 0000	6×CK	4.1ms+14×CK	外部クロック信号
001	6×CK	-	00 / 0000	6×CK	14×CK	BODとの外部クロック信号
010	16K×CK	64ms	11 / xxx1	16K×CK	65ms+14×CK	外部クリスタル
011	16K×CK	4ms	10 / xxx1	16K×CK	4.1ms+14×CK	外部クリスタル, 高速上昇電源
100	16K×CK	-	01 / xxx1	16K×CK	14×CK	BODとの外部クリスタル
101	1K×CK	64ms	00 / xxx1	1K×CK	65ms+14×CK	外部セラミック振動子
110	1K×CK	4ms	11 / xxx0	1K×CK	4.1ms+14×CK	外部セラミック振動子, 高速上昇電源
111	1K×CK	-	10 / xxx0	1K×CK	14×CK	BODとの外部セラミック振動子

低電圧検出器 (BOD:Brown-out Detector)

AT90S4433でのBODENヒューズは低電圧検出器を許可し、BODLEVELヒューズが2.7Vと4.0Vの1つを選びます。ATmega48ではBODLEVEL2~0ヒューズが、AT90S4433のBODより多くの検出値も持つBODを制御します。BOD設定法の詳細についてはATmega48データシートを参照してください。

プログラミング インターフェース

直列と並列の両プログラミング インターフェースとプログラミング方法がATmega48で変更されています。詳細についてはデータシートを参照してください。けれども、これはATmega48が選択され、STK500が使用される時にどんな障害も起しません。

注: AT90S4433識票 : \$1E,\$92, \$03
ATmega48識票 : \$1E,\$92, \$05

動作電圧範囲

AT90S4433は2.7~6.0Vで動作できます。

ATmega48は1.8~5.5Vで動作できます。

電気的特性

ATmega48はAT90S4433と異なる製法で製造されており、電気的特性はこれらのデバイス間で違います。電気的特性の詳細についてはデータシートを調べてください。



本社

Atmel Corporation

2325 Orchard Parkway
San Jose, CA 95131, USA
TEL 1(408) 441-0311
FAX 1(408) 487-2600

国外営業拠点

Atmel Asia

Unit 1-5 & 16, 19/F
BEA Tower, Millennium City 5
418 Kwun Tong Road
Kwun Tong, Kowloon
Hong Kong
TEL (852) 2245-6100
FAX (852) 2722-1369

Atmel Europe

Le Krebs
8, Rue Jean-Pierre Timbaud
BP 309
78054 Saint-Quentin-en-Yvelines
Cedex
France
TEL (33) 1-30-60-70-00
FAX (33) 1-30-60-71-11

Atmel Japan

104-0033 東京都中央区
新川1-24-8
東熱新川ビル 9F
アトメル ジャパン株式会社
TEL (81) 03-3523-3551
FAX (81) 03-3523-7581

製造拠点

Memory

2325 Orchard Parkway
San Jose, CA 95131, USA
TEL 1(408) 441-0311
FAX 1(408) 436-4314

Microcontrollers

2325 Orchard Parkway
San Jose, CA 95131, USA
TEL 1(408) 441-0311
FAX 1(408) 436-4314

La Chantrerie
BP 70602
44306 Nantes Cedex 3
France
TEL (33) 2-40-18-18-18
FAX (33) 2-40-18-19-60

ASIC/ASSP/Smart Cards

Zone Industrielle
13106 Rousset Cedex
France
TEL (33) 4-42-53-60-00
FAX (33) 4-42-53-60-01

1150 East Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906, USA
TEL 1(719) 576-3300
FAX 1(719) 540-1759

Scottish Enterprise Technology Park
Maxwell Building
East Kilbride G75 0QR
Scotland
TEL (44) 1355-803-000
FAX (44) 1355-242-743

RF/Automotive

Theresienstrasse 2
Postfach 3535
74025 Heilbronn
Germany
TEL (49) 71-31-67-0
FAX (49) 71-31-67-2340

1150 East Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906, USA
TEL 1(719) 576-3300
FAX 1(719) 540-1759

Biometrics

Avenue de Rochepleine
BP 123
38521 Saint-Egreve Cedex
France
TEL (33) 4-76-58-47-50
FAX (33) 4-76-58-47-60

文献請求

www.atmel.com/literature

© Atmel Corporation 2004.

ATMEL製品は、ウェブサイト上にあるATMELの定義、条件による標準保証で明示された内容以外の保証はありません。本製品は改良のため予告なく変更される場合があります。いかなる場合も、特許や知的技術のライセンスを与えるものではありません。ATMEL製品は、生命維持装置の重要部品などのような使用を認めておりません。

本書中の®、™はATMELの登録商標、商標です。

本書中の製品名などは、一般的に商標です。

© HERO 2014.

本応用記述はATMELのAVR099応用記述(doc2574.pdf Rev.2574A-07/04)の翻訳日本語版です。日本語では不自然となる重複する形容表現は省略されている場合があります。日本語では難解となる表現は大幅に意識されている部分もあります。必要に応じて一部加筆されています。頁割の変更により、原本より頁数が少なくなっています。

必要と思われる部分には()内に英語表記や略称などを残す形で表記しています。

青字の部分はリンクとなっています。一般的に赤字の0,1は論理0,1を表します。その他の赤字は重要な部分を表します。