

AVR1005 : XMEGAで始める前に

要点

- XMEGA® 対 megaAVR®
- XMEGAの特徴と周辺機能
- プログラミングとデバッグのツール(連鎖)
- 実装プログラミング
- ハードウェア設計の考慮

1. 序説

AVR®製品系はXMEGA系統とで拡張されました。多くはこれが新構造かどうか、そしてmegaAVRでの彼らの経験がAVR XMEGAにどう移されるかが不明と問い合わせます。この資料は2つのAVR系統間の類似点と相違点を簡単に紹介し、利用可能なツール群(連鎖)の概要を提供します。始めるための紹介を望む初心者と経験済みAVR使用者の両方が対象です。

XMEGAの後ろ向きな考えには最終使用者自身にそれらの原因が実際にあります。AVRの使用ユーザーはかれらが低消費電力、より強力な周辺機能部、もっと多くの計時器、DMA、多数の割り込みレベル、より大きなメモリ、もっとCPU性能を望んでいることを時々話に出しました。そう、あなたにもそれがあります!。加えて新しい、そして革新的な事象システム、暗号エンジン、12ビットのA/D変換器とD/A変換器、発振器の実時間校正、CRC検査、そして他の特殊機能を持ちます。

更に、これらの新デバイスは機能群、ピン数、メモリ容量に関して良く比例します。系統内の周辺機能形式は同一で、全ての系統構成部品に関して同じ様に構成されます。従って或るXMEGAから別のXMEGAへの移転は取るに足らない作業になります。

図1. ATxmega128A1(最初のXMEGA)



2. XMEGA紹介(とmegaAVRとの類似点と相違点)

XMEGAは8ビットAVRです。これはAVR CPUとその構造を使用しますが、追加機能と改良された(再設計された)周辺機能部を持ちます。XMEGAは他のどのAVRとも同じ命令1式、同じ開発ツールとコンパイラを使用します。従って熟練AVR使用者は関連ツール群の殆どを熟知しているでしょう。CPUは以前よりも速く、そしてより低い電圧で走行することができます。更に、それらは多段割り込み制御器、直接メモリ入出力制御器、事象システムが追加されています。DMAと事象システムは1.6V動作と共にアイドル動作(休止)で動くことができ、他の低電力機能と共に第2世代pico Power®技術と呼ばれます。

2.1. XMEGAについての一般的な疑問

設計者がXMEGAを導入する時に問われる疑問のいくつかを網羅します。

XMEGAとmegaAVRはピン互換ではありません。これは、例えば各I/Oポートでの様式化と機能複写により、デバイスをもっと基準単位化することを求めたために達成することが不可能でした。例を与えると、UART、TWI、SPI部署はそれらの機能を持つポートに於いて常に同じピンに配置されます。これはデバイス間のコード移植に対してファームウェア設計者をより楽にしますが、不幸にもピンの非互換を引き起こします。

XMEGAは1.6~3.6Vの供給電圧で動作します。これは半ば製造製法のためで、これは消費電力の視点からの選択です。XMEGAが生産される製造製法は比類なき低電力動作を提供しますが、3.6V動作に制限されます。従って5V動作は最初のXMEGA系統に関して不可能です。製造製法が低電力動作用に設計されているとは言え、低い動作電圧がCPU性能を低下することを意味しません。XMEGAは既に2.7Vから最大32MHzで動きます。1.6Vからは最大12MHzの主クロック周波数が支援されます。



8ビット **AVR**®
マイクロコントローラ

応用記述

本書は一般の方々の便宜のため有志により作成されたもので、ATMEL社とは無関係であることを御承知ください。しおりのはじめにでの内容にご注意ください。

Rev. 8169B-11/09, 8169BJ2-03/14

2.2. 構造体と移植

XMEGAはデバイス間の容易な移植に対して構成されています。例えば、PORTAとPORTBはA/D変換器(ADC)、D/A変換器(DAC)と2つのアナログ比較器(AC)のアナログインターフェース専用に使われています。PORTC, PORTD, PORTEは直列インターフェース用です。また、全ての部署は構造体(`typedef struct`)で定義されます。これは例えばADCのレジスタがADC構造体によってアクセスできることを意味します。更に、ADCがこの構造体で定義されるため、この構造体が全てのシステムデバイスに関して同じことが理想です。このため、ATmega64A4で始めてATxmega128A4またはATmega256A1への素早い移植作業をすべきなら、同じ構造体を使用するので、従って厳密に同じコードも使用することができます。megaAVRで何故これが行われなかったか?。megaAVRでは各種のデバイスが各種の設計を持つかもしれないために、それら全ての定義に対して1つの部署構造体にするのが不可能です。XMEGAではデバイスシステム内の各部署に対して1つの設計だけです。

XMEGAシステムは文字によって区別され、利用可能な最初のXMEGAシステムATxmega[xxx]A[#]、("A"システム)です。システム文字の前で番号が見え、これはフラッシュメモリ容量を参照し、システム文字の後に見えるのは個別デバイスを識別する系列識別(ID)です。同じデバイス識別(ID)を持つデバイスは綿密に同じ機能群と同じピン数を持ちますが、種々のメモリ容量で入手することが可能です。

2.3. 手引書とデータシート

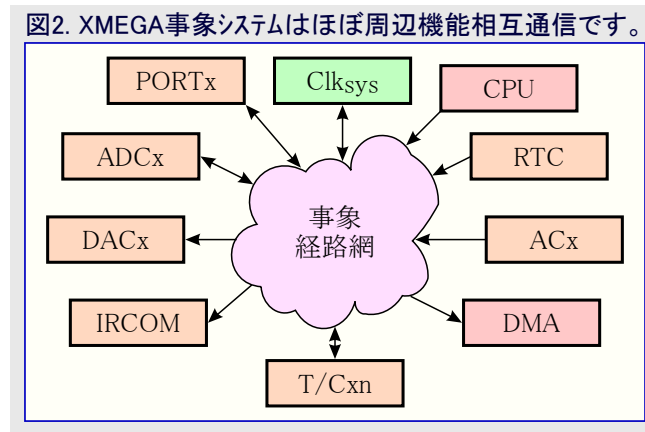
XMEGAの構成はデバイスシステムの全ての部署と周辺機能を記述する1つの(大きな)手引書にすることを可能します。代表特性や利用可能な周辺機能のような、互いに異なるデバイスにする詳細は(より小さな)デバイス固有データシートで記述されます。

例えば、全ての機能的な説明はXMEGA AシステムのA1, A3, A4デバイスの全てに関して纏めることができます。従ってXMEGA A手引書はAシステムデバイスで利用可能な全部署に対する詳細な資料です。他方、その詳細を記述するA3副システム用のデバイス固有データシートはA1やA4と共通ではありません。これは代表特性、実際の機能一式、利用可能な周辺機能数、ピン数、諸々のためです。XMEGA手引書とデータシートはwww.atmel.com/avr/datasheetsからダウンロードできます。

2.4. 事象システム

事象システムはXMEGAでの全く新しい革新的な機能です。tinyAVR[®]やmegaAVRで事象システムを見たことがないでしょう。実際、本資料執筆時に於いて他のどのMCUにもありません。

事象システムは周辺機能間の通信です。使用者が周辺機能間で構成することができる8つのチャンネルがあります。事象チャンネルはバスではありませんが、一度に1つの事象だけが合図できる専用チャンネルです。この事象が専用チャンネル上なので、充分予測可能で高速です。実際に2チップクロック周期の最大遅延です。また、使用者のシステムに於いて沢山の小さな割り込みを持つかもしれません。これはどの割り込みもまた事象だからです。事象ではCPUに影響せず、割り込み処理ルーチン(ISR)が全くありません。割り込み数を減らすため、CPUを開放し、節電するので、全てに於いて事象システムは極端に強力です。加えて事象システムはCPUがアイドル休止形態で休止している間に動くことができます。



いくつかの例を見てみましょう。例えば1つの32ビットタイマ/カウンタを得るために2つのタイマ/カウンタの接続に事象システムを使用することができます。または2つの部署を同期するのに1つの事象を使用することができます。例えば、A/D変換を行うのにピン変化事象を、そして各変換に対する正確な時刻印を得るためにタイマ/カウンタの捕獲入力を使用することができます。更に別の例はマイクロフォンからの音楽を採取するのに事象起動A/D変換にすることができます。変換完了でDMAはその結果をSRAMに複写します。使用者がスイッチを押す時に事象が生成され、記録を再生するためにDMAは更にDACへ複写します。そしてこの全てを休止形態で行うことができます。より多くの情報については「AVR1001:XMEGAの事象システムでの着手に際して」応用記述を参照してください(DMA制御器の構成方法を見るには「AVR1304:XMEGA DMA制御器の使い方」を参照してください)。

2.5. 第2世代picoPower

XMEGAは今やpicoPower技術を次の水準へ持ち上げます。全てのXMEGAデバイスは今や1.6V動作に対して検査されます。これは全ての周辺機能と部署が3.6V、また1.6Vに下げても、また1.8V±10%精度の電源使用でも走行できることを意味します。これは全ての部署に対して、フラッシュメモリ、EEPROM、そしてアナログ周辺機能さえにも適用します。より低い電圧はより低い消費電流も与え、より低い電池放電にさえするでしょう。ウォッチドッグと低電圧(ブラウンアウト:Brown-Out)に関しては新設計です。ウォッチドッグ発振器は代表的に1μAで動きます。低電圧検出器(BOD:Brown Out Detector)に対する消費電流も新規の1kHz採取動作に構成した時に1μAです。外部実時間計数器(RTC)クロックが走行でき、パワーセーブ休止形態で650nAのみの総消費電流を許します。活動動作に対する内部RCとの組み合わせにより、休止中の低消費電流、常に高精度なタイミング、高速始動時間を持ちます。全ての低電力機能でおそらく最も素晴らしいことは、DMAと事象システムを使用して度々アイドル動作での走行によって活動動作を置き換えて活動動作を減らすことです。活動動作からアイドル動作へ行ってより低いクロック速度で走行することは、50%よりも大きく容易に消費電流を減らすことができます。

2.6. クロックシステム

クロック元と周波数はmegaAVRと異なり、XMEGAでは走行時に変更でき、クロック元と周波数を設定するのにヒューズが使用されます。32MHzと2MHzの両方の内部RC発振器が選択可能です。2MHzのRC発振器が始動での既定クロック元です。これは発振開始に或る程度かなりの時間を必要とする外部クリスタルやセラミック振動子と比べてみるべきです。常に2MHzのRC発振器から始まることにより、デバイスはコードの実行を開始することができ、例えば、色々な初期化を行い、同時に外部クリスタルは十分な発振を確立します。一旦クリスタル用発振器の使用準備が整うと、クロック切り替えがファームウェアから実行されます。システムクロック周波数はPLLと前置分周器の使用を通して走行時に変更することができます。

内部PLL使用により、クロック信号は前置分周の代わりに倍増(×1,×2,×3,~,×31)することができます。例えば主クロック信号を増したり(最大32MHz)、または周辺機能の速度を増したり、また例えば高分解能PWMを得るために最大128MHzのタイマ/カウンタクロック入力を達成します。内部発振器を走行時に校正することができるDFLL部署も実装されています。より良い内部発振器の精度で、直列通信のようなタイミングを要求する応用も、より高い速度とより低い費用で行うことができます。

更に、“外部クロック元停止監視器”は外部クロック停止(例えば、クリスタルへの物理的な損傷)の場合を検知することができ、自動的に2MHzの内部RC発振器へ切り替えます。「AVR1003:XMEGAのクロックシステムの使い方」応用記述がこの話題を更に取り上げます。

2.7. 多段割り込み制御器

XMEGAがmegaAVRよりも多くの割り込み元を持つため、多段割り込み制御器が追加されました。これは与えられた優先権に従って適時に多くの割り込み元を処理することを容易にします。例えば高頻度の割り込み元が扱われる場合、このために同レベルの他の割り込みが度々扱われず、高頻度割り込みの優先権をより低くすることが良い考えであり得ます。この方法は所謂割り込み元の兵糧攻めを避けることが可能です。全ての割り込みが扱われることを保証する別の方法はラウンドロビン計画を使用することです。高位割り込み元はより低位優先権の割り込み処理ルーチン(の機会)を(ラウンドロビン内優先権によって)先取することができます。そのため、高優先割り込み処理ルーチンが実行されるまでの最小遅延があるでしょう。新しいXMEGAの多段割り込み制御器を使ったことのないファームウェア設計者はより多くの情報について「AVR1305:XMEGAの割り込みと設定可能な多段割り込み制御器」応用記述の参照を望むかもしれません。

2.8. 先行するアナログ機能

XMEGAに於いて8ビットMCUに対し、先行するアナログ機能を導入します。A/D変換器(ADC)とD/A変換器(DAC)の両方が12ビット分解能を持ちます。ADCは最大2M採取/秒の採取ができ、一度に4つの(ほぼ)同時に存在する結果を与えることができます。2つのADCの組み合わせは同時に存在する8つの結果を与えることができます。変換完了で事象や割り込みと呼ばれる機能もあります。結果が或る限度の以下または以上の時の機能は変換完了で割り込み(フラグ設定)だけを与えます。このため、例えば1V以上の結果に興味がない場合、それらのどちらかでCPUに手間をかけさせることはありません。

DACは1つの部署だけの使用であっても、2つの出力を生成することができます。これは例えば1つのDACだけでステレオ出力を許す、独立した採取&保持回路を持つからです。ADCとDACについてのより多くの情報に関しては「AVR1300:XMEGA A/D変換器(ADC)の使い方」と「AVR1301:XMEGA D/A変換器(DAC)の使い方」の応用記述を参照してください。

アナログ比較器(AC)は同時に2つのアナログ部署を使用する時に窓動作と呼ばれる新しい機能を持ちます。そして2つの境界(上位/下位)の入力にし、比較のために信号を入力することができます。そしてその結果はその窓の以下、内側、以上になります。ACの結果はI/Oピンに出力することもできます。より多くの情報と機能については「AVR1302:XMEGA アナログ比較器の使い方」応用記述を参照してください。

2.9. 外部バス インターフェース

XMEGAで利用可能な外部バス インターフェースは16Mバイトまでの更により大きなメモリを支援します。今やSRAMとSDRAMの両メモリが支援されます。SDRAMはより大きなメモリに対してより低い費用を提供しますが、SRAMのようなバス インターフェースを必要とする他のメモリ割り当て部との組み合わせが不可能です。大きなメモリを支援するために、メモリをアクセスする命令に関する命令実行タイミングが僅かに変更され、更に大きなメモリ形式に対するコンパイル時、16ビットよりもむしろ24ビットが必要とされるため、アドレス指定に使用されるデータ形式が影響を及ぼされます。より多くの情報については「AVR1312:XMEGA 外部バス インターフェースの使い方」応用記述を参照してください。

2.10. 暗号エンジン

有線と無線の両応用に関して通信規約を行うとき、送信情報の安全を保つために暗号化が必要とされます。

XMEGAは新暗号化規格(AES)とデータ暗号化規格(DES)の両方を実装し、暗号化と解読の両方を実行することができます。AESはCPUに全く負担をかけないハードウェア部署です。この部署は128ビット長鍵で1.25Mbpsの暗号通信を提供します。より多くの情報と詳細については「AVR1318:XMEGA 組み込みAES加速器の使い方」と「AVR1317:XMEGA 組み込みDES加速器の使い方」の応用記述を参照してください。

2.11. 特殊機能

XMEGAにはいくつかの素敵な“特殊機能”もあります。例えばフラッシュメモリ領域は安全なEERPOMエミュレーションを提供するために応用表領域に分けることができます。これはフラッシュメモリに於いてプログラムコードから独立した領域に変数を格納できることを意味します。一方メモリに於いて例えば発振器に対する使用者校正メモリを特別なメモリ領域に格納することができます。この領域は応用と外部書き込み器から完全にアクセス(読み書き)可能です。しかし、この領域はチップ消去によって影響を及ぼされず、その何かはデバッグ作業の間、非常に便利でしょう。別の特徴は番番です。全てのXMEGAデバイスはそれら自身の固有のIDを持ちます。固有のデバイス識別票は例えば網(ネットワーク)内の節点(ノード)の識別に加えて、乱数の基に有用です。存命中の一貫性検査と更新後の正しい結果の保証のためのフラッシュメモリのCRC計算にXMEGAを使用することが可能です。

3. XMEGA用のファームウェアを書き始めるには?


XMEGAは性能強化と容易な使用のために設計された新しい周辺機能部署を持つ、AVR CPUに基いた新しい基盤です。これはmegaAVR用の周辺機能ドライバをXMEGAで再使用できないことを意味します。ファームウェア設計者の労力を最小とするため、ATMEL®は新しい機能と部署を使用して設計者を導くドライバと応用記述の完全な一式を提供しました。

最初の一步とドライバ実装法を覚えることを望むでしょう。他のAVRに関連する情報と同じように、それは応用記述で記述されます。「AVR1000:XMEGA用のCコードを書く前に」応用記述は選ばれたコーディング様式の紹介で、周辺機能部署のアクセス法も記述します。周辺機能部署の評価は再使用と可搬性に対する新しい選択を開く“オブジェクト志向”になります。応用記述に加えて、XMEGAの練習に近づくために最寄のFAEに問い合わせることができます。

今や様々な周辺機能部署を試すための身支度が整ったでしょう。応用記述は殆どの機能と周辺機能部署に関して利用可能です。利用可能な応用記述の完全な一覧を得るにはATMELのウェブサイト、www.atmel.com/xmegaを参照してください。

4. XMEGAツール群(と“どのツールが使用可能か?”)

XMEGA用のツール群(連鎖)はmegaAVR用と同じです。IARからのEmbedded Workbench® AVRコンパイラ(5.x版)、または無料WinAVR GCCコンパイラ(改訂20080610またはそれ以降、<http://winavr.sourceforge.net/>)を使用することができます。両方も、周辺機能にアクセスするのに必要なレジスタとビットに関する名前とアドレスを持つヘッダファイルと共に来ます。XMEGA応用記述で配布される全てのコードはIARとGCCの両方でコンパイルできます。

AVRツールに対する全てのファームウェアはAVR Studio®で提供されます。XMEGAとAVR Studio使用時の最良の性能のために4.15ビルド623またはそれ以降が推奨されます。

XMEGAを仕上げて動かすためにSTK®600スターキットを使用することができます。STK600はSTK500と同様ですが、XMEGAデバイスを含み、tinyAVR,megaAVRからAVR32 UC3までの広範囲のデバイスを支援します。STK600とXMEGAを使用して始めるには「AVR1900:XMEGA STK600でのATxmega128A1開始に際して」応用記述を参照してください。

STK600は多数のソケット基板と配線基板と共に来、ATxmega128A1に必要なのはSTK600-TQFP100とSTK600-RC100X-13配線基板です。この構成は図3.で示されます。他のXMEGAで必要なのがどのデバイスと配線の基板なのかを判断するにはAVR Studioのオンラインヘルプを参照してください。

図3. STK600 – 即実行、クロック発生器、書き込み器、けれどもデバッグ不可



XMEGAをプログラミングするのにSTK600上の基板上書き込み器を使用できません。代わりにJTAGICEmk IIを使用することができます。AVR Studioのシミュレータはハードウェアが利用不能の場合に使用することができるデバッグ環境を提供します。コードは現実のデバイス内にプログラミングされた場合のようにAVR Studioのシミュレータで動きます。実際のハードウェア(シリコン)上でのデバッグを望む場合、JTAGICEmk II、AVR DragonまたはAVR ONE!が必要とされます。JTAGICEmk II、AVR DragonとAVR ONE!は前処理部としてAVR Studioで、またはIARからのEmbedde Workbench AVR一式の一部のIAR C-SPY®からの両方で使用することができます。

注: PDIで動くには、あなたのJTAGICEmk IIが“A09-0041”と記されるか、または“B0”で始まる通番でなければならないことに注意してください。

別の代替として、XMEGAをプログラミングするのにAVRISP®mk IIを使用することができます。AVRISPmk IIは書き込み器専用(チップ上デバッグなし)で全てのtinyAVR,megaAVR,XMEGAも支援します。XMEGAでAVRISPmk IIを使用するにはAVR Studio 4.15版ビルド623またはそれ以降が必要とされます。

5章にプログラミングについてのより多くの詳細があります。

AVR® Dragon™は現在のAVR Studio 4.18版からtiny,mega,XMEGAデバイスのプログラミングとデバッグに使用できます。全てのXMEGAデバイスに対してJTAGインターフェースでのJTAGプログラミングとデバッグを支援しますが、これまではA4副系統に対してだけPDIインターフェースを支援します。

最も多才な代替としてAVR ONE!は全てのXMEGAデバイスに対するJTAGとPDIの両プログラミングだけでなく、デバイスをリセットすることなく、何が行われたかを見るため、ホストを動かすように付着してデバッグを開始することを許す新しいLiveデバッグ機能も支援します。AVR ONE!は例えばJTAGICEmk IIよりも高いクロック周波数も支援します。

図4. チップ上デバッグとしての機能も持つJTAGICEmk II



図5. プログラミングのみを行うPDIインターフェースを支援するAVRISPmk II



図6. JTAG/PDI経由のプログラミングとデバッグを支援するAVR Dragon™



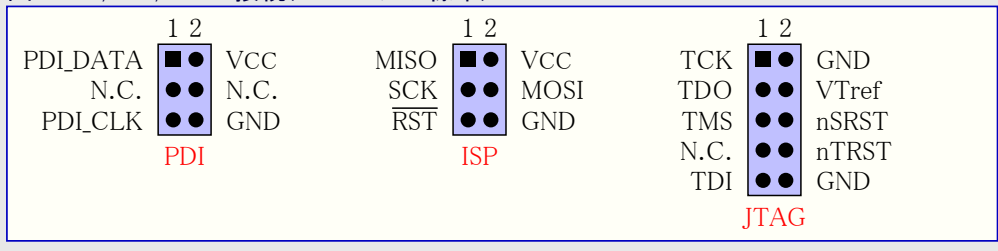
図7. より速いPDIとJTAGインターフェースだけでなくLiveデバッグも支援するAVR ONE!



5. XMEGAの実装書き込みとデバッグ(“PDIって何?”)

XMEGAはmegaAVRで使用されていた外部プログラミング用のSPIに基く実装書き込み(ISP:In-System Programming)を持ちません。またデバッグWIREインターフェースも持ちません。これらは2線の“プログラミングとデバッグ用インターフェース”(PDI)によって置き換えられました。このインターフェースはその名前が示すようにプログラミングとデバッグの両方に使用することができます。

図8. PDI, ISP, JTAG接続(ATMELツール標準)



JTAGインターフェースを通したプログラミングとデバッグは未だ可能です。JTAGICEmk IIはPDIとJTAGの両方でのプログラミングとデバッグを行うことができます。PDIで動くためにはJTAGICEmk IIが“A00-0041”と記された、または“B0”で始まる通番を持たなければならないことに注意してください。

図9. PDIを支援しない、A0で始まるJTAGICEmk IIハードウェア改訂0版



図10. PDIを支援する、A09-0041とB0の通番を持つJTAGICEmk IIハードウェア改訂1版



PDIを通したプログラミングはAVRISPmk IIと既存の6ピンインターフェースを使用しても可能です。

更新とより多くの詳細な情報についてはAVR StudioのオンラインヘルプとXMEGA A手引書を参照してください。

5.1. PDIを動かすためのハードウェア設計必要条件

PDIインターフェースは半二重同期UARTインターフェースです。従って2つの線、PDI_DATAとPDI_CLKは平衡にされなければなりません。リセット線でもあるPDI_CLKに強いプルアップとデカップ(雑音分離)コンデンサを配置した場合、クロックとデータはもはや正しく同期されません。従って、開発中、どのプルアップやデカップコンデンサも取り去るべきです。これは製品に於いてXMEGAの実装書き込みにPDIインターフェースを使用する場合にも適用します。

6. ハードウェア設計での考慮(“全てのVCCピンにデカップコンデンサが必要?”)

XMEGAにはmegaAVRよりも高いクロック周波数で動く能力があり、供給元が安定なことを保証し、輻射を減らすために全ての供給ピンにデカップコンデンサを配置することが推奨され、0.1μFが良い開始点です。全てのデカップコンデンサは外部的にVCCバスへ接続されなければならない、デカップコンデンサを充電するのにXMEGAの内部VCC分配を使用してはなりません。

低クロック周波数で動く場合、いくつかの供給ピンでデカップコンデンサを省略/共用できるかもしれませんが、一般的な推奨が未だ適用されません。迷ったなら、それを試験してください。



本社

Atmel Corporation

2325 Orchard Parkway
San Jose, CA 95131
USA
TEL 1(408) 441-0311
FAX 1(408) 487-2600

国外営業拠点

Atmel Asia

Unit 1-5 & 16, 19/F
BEA Tower, Millennium City 5
418 Kwun Tong Road
Kwun Tong, Kowloon
Hong Kong
TEL (852) 2245-6100
FAX (852) 2722-1369

Atmel Europe

Le Krebs
8, Rue Jean-Pierre Timbaud
BP 309
78054 Saint-Quentin-en-
Yvelines Cedex
France
TEL (33) 1-30-60-70-00
FAX (33) 1-30-60-71-11

Atmel Japan

104-0033 東京都中央区
新川1-24-8
東熱新川ビル 9F
アトメル ジャパン株式会社
TEL (81) 03-3523-3551
FAX (81) 03-3523-7581

製品窓口

ウェブサイト

www.atmel.com

技術支援

avr@atmel.com

販売窓口

www.atmel.com/contacts

文献請求

www.atmel.com/literature

お断り: 本資料内の情報はATMEL製品と関連して提供されています。本資料またはATMEL製品の販売と関連して承諾される何れの知的所有権も禁反言あるいはその逆によって明示的または暗示的に承諾されるものではありません。ATMELのウェブサイトに位置する販売の条件とATMELの定義での詳しい説明を除いて、商品性、特定目的に関する適合性、または適法性の暗黙保証に制限せず、ATMELはそれらを含むその製品に関連する暗示的、明示的または法令による如何なる保証も否認し、何ら責任がないと認識します。たとえATMELがそのような損害賠償の可能性を進言されたとしても、本資料を使用できない、または使用以外で発生する(情報の損失、事業中断、または利益の損失に関する制限なしの損害賠償を含み)直接、間接、必然、偶然、特別、または付随して起こる如何なる損害賠償に対しても決してATMELに責任がないでしょう。ATMELは本資料の内容の正確さまたは完全性に関して断言または保証を行わず、予告なしでいつでも製品内容と仕様の変更を行う権利を保留します。ATMELはここに含まれた情報を更新することに対してどんな公約も行いません。特に別の方法で提供されなければ、ATMEL製品は車載応用に対して適当ではなく、使用されるべきではありません。ATMEL製品は延命または生命維持を意図した応用での部品としての使用に対して意図、認定、または保証されません。

© Atmel Corporation 2009. 全権利予約済 ATMEL[®]、ロゴとそれらの組み合わせ、AVR[®]とその他はATMEL Corporationの登録商標、XMEGA[®]とその他は商標またはその付属物です。他の用語と製品名は一般的に他の商標です。

© HERO 2014.

本応用記述はATMELのAVR1005応用記述(doc8169.pdf Rev.8169B-11/09)の翻訳日本語版です。日本語では不自然となる重複する形容表現は省略されている場合があります。日本語では難解となる表現は大幅に意識されている部分もあります。必要に応じて一部加筆されています。頁割の変更により、原本より頁数が少なくなっています。

必要と思われる部分には()内に英語表記や略称などを残す形で表記しています。

青字の部分はリンクとなっています。一般的に赤字の0,1は論理0,1を表します。その他の赤字は重要な部分を表します。