

序説

この応用記述はデータシートで与えられた様々なA/D変換器(ADC)特性パラメータと、それらがADC測定にどう影響するかを説明します。製品での応用試験の間にそれらのパラメータを測定する方法と、測定された偏差のいくつかに対する走行時補償を実行する方法も記述します。

Atmel[®] AVR[®]のフラッシュメモリでの大きな利点は校正用コードが特性付け後に応用コードと共に置換できることです。従って、最終製品に於いて、校正用コードによってコード空間が浪費されません。

特徴

- A/D変換器(ADC)特性の理解
- A/D変換器特性で記述されるパラメータの測定
- 温度、周波数、供給電圧の依存性
- 変位(オフセット)と利得誤差の補償

目次

序説	1
特徴	1
1. 理論	3
1.1. 一般的なA/D変換器の概念	3
1.2. 変換範囲	3
1.2.1. シングルエンド変換範囲	3
1.2.2. 差動変換範囲	3
1.3. 校正の必要性	4
1.4. 絶対誤差	4
1.5. 変位(オフセット)誤差	4
1.5.1. 変位(オフセット)誤差 - シングルエンドチャンネル	4
1.5.2. 変位(オフセット)誤差 - 差動チャンネル	5
1.6. 利得誤差	5
1.7. 非直線性	6
1.7.1. 微分非直線性	6
1.7.2. 積分非直線性	6
1.7.3. 測定と補償	6
1.8. 温度、周波数、供給電圧の依存性	6
1.9. 帯域幅と入力インピーダンス	7
2. 実装	7
2.1. 変位(オフセット)と利得の誤差補償用固定小数点演算	7
2.1.1. 校正	8
2.1.2. 補償	8
3. 参照文献	8
4. 改訂履歴	8

1. 理論

詳細に至る前に、いくつかの中心的な概念を導入する必要があります。量子化、分解能、伝達関数を良く知っている読者は、後続(一般的なA/D変換器の概念)項を飛ばせます。

1.1. 一般的なA/D変換器の概念

A/D変換器はアナログ入力信号を基準値に比例する入力の量を表すデジタル出力値に変換します。一般的なA/D変換器の記述に関してより良い基礎を得るために、本資料は'仮想理想的'、'現実理想的'、'現実'のA/D変換器を区別します。

仮想理想的なA/D変換器は正に理論上の概念で、実生活で履行され得ません。それは指定した変換範囲でA/D変換器から唯一の出力を与える、可能な入力値全てで無限の分解能を持ちます。仮想理想的なA/D変換器は右図で示されるように直線伝達関数によって数学的に記述できます。

現実理想的なA/D変換器の定義には、量子化の概念が取り入れられなければなりません。A/D変換器のデジタルの本質のため、連続する出力値は不可能です。出力範囲は可能な各デジタル出力値に対して1つとなる、段階数に分割されなければなりません。これは1つの出力値が唯一の入力値ではなく入力値の小さな範囲に対応することを意味します。これは階段伝達関数に帰着します。A/D変換器の分解能は唯一の出力値の数と同じです。例えば、8つの出力段階を持つA/D変換器は8レベルの分解能、また別の言葉では3ビットを持ちます。3ビットの現実理想的なA/D変換器例の伝達関数は仮想理想的なA/D変換器の伝達関数と共に右図で示されます。この図で見られるように、現実理想的なA/D変換器は全ての段階の正確な中央点で仮想理想的なA/D変換器と等しくなります。これは現実理想的なA/D変換器が本質的に入力値を最も近い出力段階値に丸めることを意味します。

現実理想的なA/D変換器に対する最大誤差は $\pm 1/2$ 段階です。別の言葉では最大量子化誤差が常に $\pm 1/2$ LSBで、ここでのLSBは出力値の最下位ビット(LSB:Least Significant Bit)に対応する入力電圧差です。現実のA/D変換器は本資料の後ろで記述される他の誤差要因を持ちます。

図1-1. 空想理想的A/D変換器の伝達関数

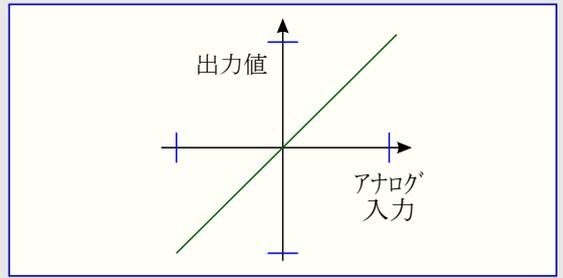
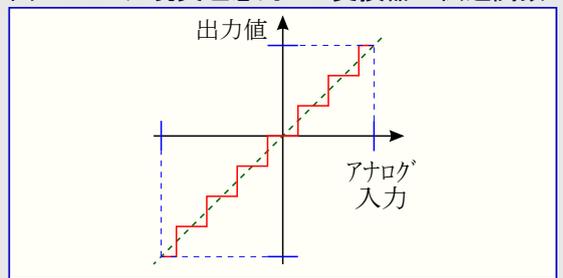


図1-2. 3ビット現実理想的A/D変換器の伝達関数

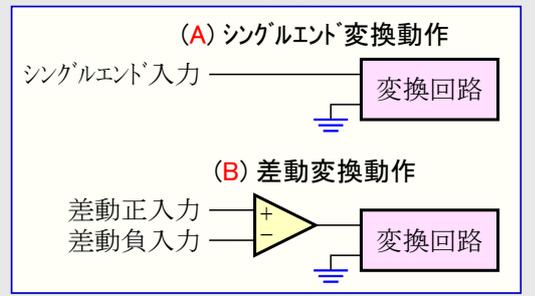


1.2. 変換範囲

Atmel AVRデバイスのA/D変換器はシングルエンドまたは差動の変換に設定できます。シングルエンド動作は単一入力チャンネルで入力電圧を測定するのに使用され、一方差動動作は2つのチャンネル間の差を測定するのに使用されます。変換動作種別に拘らず、どのチャンネルの入力電圧もGNDとAVCC間に留まらなければなりません。

シングルエンド動作使用時、GNDに対する電圧がデジタル値に変換されます。差動チャンネルの使用では、(任意の利得段付き)差動増幅器からの出力がデジタル値(負値可)に変換されます。単純化された入力回路の図解が右図で示されます。

図1-3. 単純化したA/D変換器入力回路



変換範囲を決めるため、変換回路は最大出力値に対応する電圧レベルを指示する基準電圧(VREF)を必要とします。データシートに従って、VREFは標準デバイスに対して最低2.0Vであるべきで、一方1.8Vに下げて動作するデバイスは1.0Vに下げた基準電圧を使用できます。これはシングルエンドと差動の両動作に適用されます。詳細についてはデータシートを調べてください。

1.2.1. シングルエンド変換範囲

シングルエンド変換は上の図1-3のAで示されるように、変換回路に入力チャンネルを直接供給します。従ってAVRの10ビットA/D変換器はGNDからVREFまでの連続入力電圧を0から1023までの不連続出力値に変換します。

VREF基準電圧より大きな印加入力電圧も、最大値(10ビットA/D変換器使用で1023)を返し、どんな負入力電圧も0を返すでしょう。

1.2.2. 差動変換範囲

差動変換は2つの入力チャンネルを任意利得段付き差動増幅器に供給します。そして増幅器からの出力は図1-3のBで示されるように、変換論理回路へ供給されます。従って-VREFから+VREFまでの差電圧は-512から+511までの不連続出力値の結果になります。デジタル出力は2の補数形式で表されます。負の差電圧を測定する時であっても、入力チャンネルに印加する電圧自体はGNDとAVCC間に留まらなければなりません。

-VREFより小さな差電圧は最小値(10ビットA/D変換器使用で-512)を返し、+VREFより大きな差電圧は最大値(10ビットA/D変換器使用で511)を返すでしょう。

注: いくつかのデバイス、例えば、Atmel ATtiny26は負の差を測定することができません。

1.3. 校正の必要性

実際のA/D変換器の総合誤差は正に量子化誤差よりも多くから起こります。本資料は変位(オフセット)と利得の誤差と、それらに対する補償法を記述します。非直線性に対する2つの測定、微分非直線性と積分非直線性を記述します。

殆どの応用に関して、A/D変換器はシングルエンド変換使用時に校正を必要としません。代表的な精度は1~2LSBで、それはより良い正確さに対する校正の必要性も実用性も度々ありません。

けれども、差動変換使用時に状態が変わります。高利得設定で特に・・・。小さな工程偏差が利得段で拡大され、部品間での大きなパラメータ差を与えます。非補償の誤差は代表的に20LSB以上です。これらの偏差は全てのデバイスに対して特性付けられ、ソフトウェアで補償されなければなりません。

最初に見る20LSBは大きな値に思えるかもしれませんが、差動測定が使用するのに非実用とすることを意味しません。簡単な校正方法を使用して代表的に1~2LSBの精度を成し遂げられます。

1.4. 絶対誤差

絶対誤差は理想直線と量子化段を含む現実の伝達関数間の最大偏差です。従って最大絶対誤差は量子化のために1/2LSBです。

絶対誤差または絶対精度は総合非補償誤差で、量子化誤差、変位(オフセット)誤差、利得誤差、非直線性を含まれます。変位、利得、非直線性の誤差は本資料内の後で記述されます。

絶対誤差は傾斜入力電圧を使用して測定できます。この場合では全ての出力値が入力電圧に対して比較されます。最大偏差が絶対誤差を与えます。

注: 例えば、メモリ食いな対応表または多項式近似の使用なくして絶対誤差を直接的に補償することができません。けれども、絶対誤差の最も重要な要因となる、変位誤差と利得誤差を補償することができます。

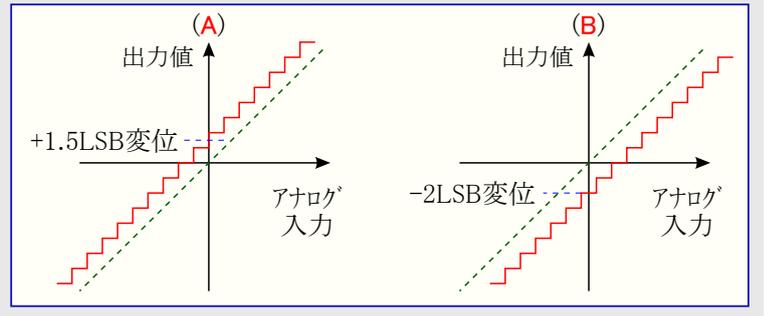
絶対誤差がA/D変換範囲の低減に相当し、従って絶対誤差を持つ頭打ちを避けるために最小と最大の入力値への余裕を考慮すべきことに留意してください。

1.5. 変位(オフセット)誤差

変位誤差は入力電圧0での理想直線からの実際のA/D変換器の伝達関数の偏差として定義されます。

出力値0から1への遷移が1/2LSBの入力値で起きない時に我々は変位誤差があると言います。正の変位誤差では入力電圧が下から1/2LSBに接近する時に出力値が0よりも大きくなります。負の変位誤差では最初の出力値遷移が起きる時に入力値が1/2LSBより大きくなります。別の言葉では、実際の伝達関数が理想直線の下に位置するなら、それは負の変位で、その逆も同様です。正負の変位は右図で示されます。シングルエンド変換は正の結果だけを与えるので、変位測定手順はシングルエンドと差動のチャネルを使用する時で異なります。

図1-4. 正(A)と負(B)の変位誤差の例

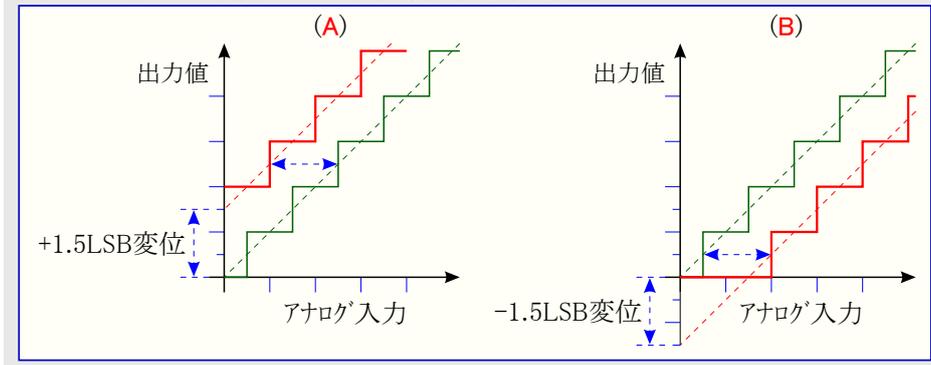


1.5.1. 変位(オフセット)誤差 - シングルエンドチャネル

変位誤差を測定するため、GNDから出力値で最初の遷移が起こるまで入力電圧を増加してください。実際の遷移に対応する入力電圧と、現実理想的なA/D変換器が同じ遷移を示すであろう入力電圧間の差を計算してください。LSBに変換されたこの差が変位誤差と等しくなります。

図1-5のAでは、最初の遷移が1LSBで起きます。この遷移は2から3で、そしてそれは現実理想的なA/D変換器に対する2.5LSBの入力電圧と当価です。その差は変位誤差に等しい1.5LSBです。青矢印間が差を示します。同じ手順を図1-5のBに適用します。最初の遷移は2LSBで起きます。遷移は0から1で、そしてそれは現実理想的なA/D変換器に対する0.5LSBの入力電圧と当価です。その差は変位誤差に等しい-1.5LSBです。

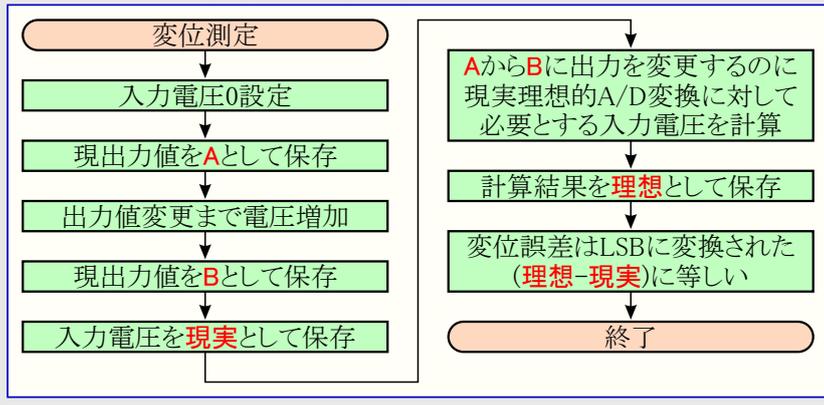
図1-5. シングルエンド動作での正(A)と負(B)の変位誤差



測定手順は右図で記述されるように形式化されます。

シングルエンドチャンネル使用時に変位誤差を補償するには毎回の測定値から変位誤差を減算してください。変位誤差がA/D変換器に関して利用可能な範囲を制限することに注意してください。大きな正の変位誤差は入力電圧が最大に達する前に出力値を最大で飽和させます。大きな負の変位誤差は非常に小さな入力電圧に対して出力値0を与えます。

図1-6. シングルエンド変位誤差測定用流れ図



1.5.2. 変位(オフセット)誤差 - 差動チャンネル

差動チャンネルでは、外部入力電圧が必要ないのでもっと容易に実行できます。2つの差動入力内部的に同じ電圧に接続でき、そして結果の出力値が変位誤差です。この方法が最初の遷移が起こる場合の正確な情報を与えないため、1/2~1LSB(最悪)の誤差があります。

差動チャンネル使用時に変位誤差を補償するには、毎回測定された値から変位誤差を減算してください。

1.6. 利得誤差

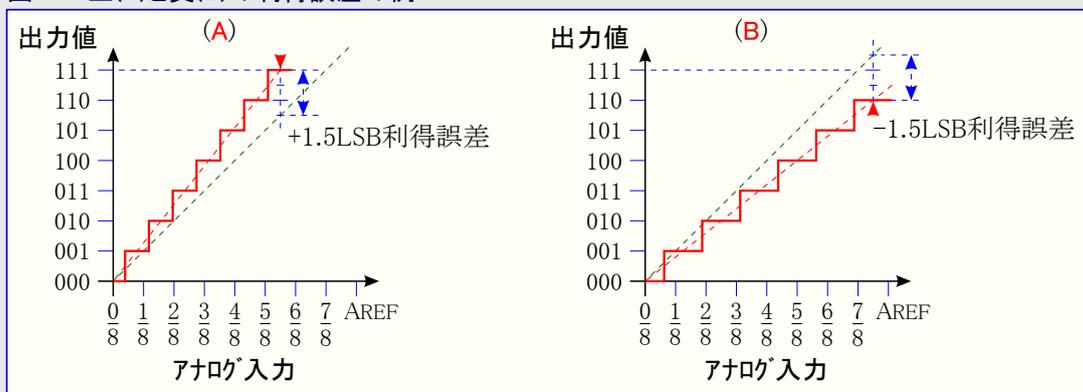
利得誤差は変位(オフセット)誤差に対する補償後に於いて、理想直線からの最後の出力段階の中間点の偏差として定義されます。

変位誤差補償後、0の入力電圧印加は常に0の出力値を与えます。けれども、利得誤差が現実の伝達関数傾斜を理想傾斜から離れさせます。この利得誤差は出力値を拡張することによって測定と補償を行えます。

走行時補償は、浮動小数点計算が実行に長くかかりすぎるため、整数演算が度々使われます。従って、可能な最良精度を得るには可能な限り0から遠くで測定されるべきです。より大きな値がより良い精度を得ます。これは本資料内の後で詳細に記述されます。

利得誤差を持つ3ビットA/D変換の伝達関数例が図1-7.で示されます。後続する記述はシングルエンドと差動の両動作に適用します。

図1-7. 正(A)と負(B)の利得誤差の例



利得誤差を測定するため、入力値は0から最終出力段階到達まで増加されます。利得補償用の拡張係数は、最終段階の中間点に対する理想出力値をその段階の実際の値で割ったものに等しくなります。

図1-7.のAでは入力値が最大に達する前に出力値が飽和します。赤の矢印は最終出力段階の中間点を示します。この入力電圧での理想出力値は5.5であるべきで、拡張係数は $5.5 \div 7$ に等しくなります。図1-7.のBでは入力電圧最大時に出力値が6にしか届きません。これは現実の伝達関数に関して負の偏差に帰着します。最終段階の中間点に対する理想出力値は、この場合で7.5です。それで拡張係数は $7.5 \div 6$ に等しくなります。

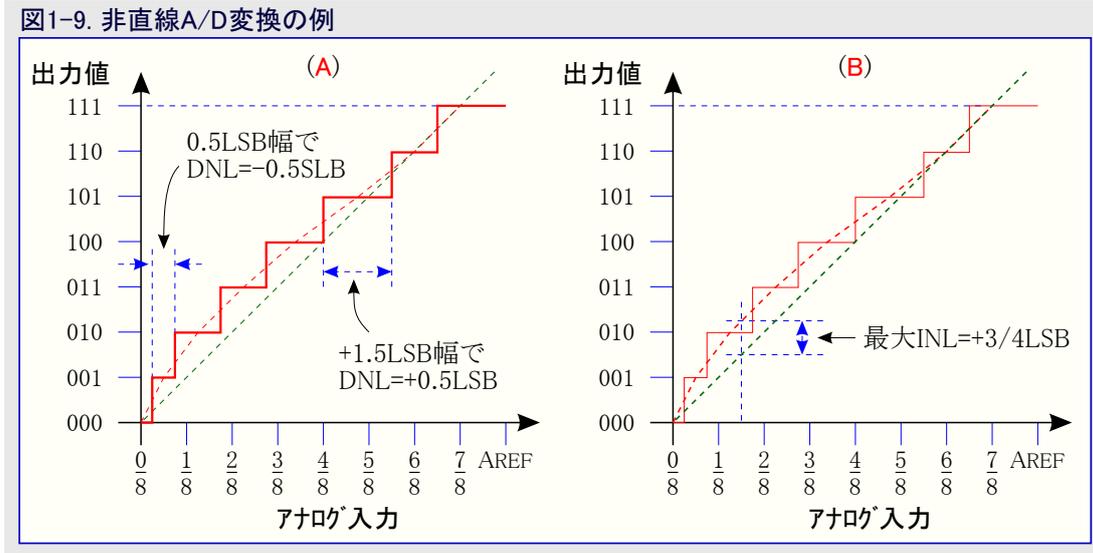
測定手順は右の流れ図で図解されます。

図1-8. 利得誤差測定用流れ図



1.7. 非直線性

変位(オフセット)誤差と利得誤差が補償されると、現実の伝達関数は現実理想的なA/D変換の伝達関数に等しくあるべきです。けれども、例えば2つの曲線が0付近と利得誤差が測定された位置で等しくても、A/D変換器の非直線性が実際の曲線を現実理想的な曲線から僅かに離させるかもしれません。非直線性の測定には2つの方法があり、両方が以下で記述されます。下図は両方の測定例を示します。



1.7.1. 微分非直線性

微分非直線性(DNL)は何れかの出力段階の段階幅と現実理想段階幅(1LSB)間の最大差と最小差として定義されます。

非直線性は変化した幅の量子化段階を生成します。全ての段階は1LSB幅であるべきですが、いくつかはより狭くまたはより広くなります。

DNLを測定するために、傾斜入力電圧が印加され、全ての出力値遷移が記録されます。段階長は遷移間の差から得られ、1LSBからの最も大きな正及び負の偏差が最大及び最小のDNLを報告するのに使われます。

1.7.2. 積分非直線性

積分非直線性は実際の曲線と現実理想曲線間の最大垂直差として定義されます。

INLはDNLの和として解釈できます。例えば、[図1-9](#)のAのように、多数の連続的な負のDNLは現実理想曲線の上に実際の曲線を生じます。負のINLは現実理想曲線の下に現実曲線を示します。

最大と最小のINLはDNL測定と同じ傾斜入力電圧を使用して測定されます。各変換段階中間点での偏移を記録し、最も大きな正と負の偏移を最大と最小のINLとして報告してください。

1.7.3. 測定と補償

DNLとINLの値は変位(オフセット)誤差と利得誤差の補償後に測定されることが重要です。そうでなければ、その結果は変位誤差と利得誤差によって影響され、故に真のDNLとINLを明らかにしません。

非直線性は簡単な計算で補償できません。この目的に対して多項式近似または対応表が使用できます。けれども、代表的なDNLとINLの値はAVRの10ビットA/D変換器に関して1/2LSBで、実生活応用でめったにどれも関係しません。

1.8. 温度、周波数、供給電圧の依存性

A/D変換器で内部基準電圧を使用するとき、この基準の精度が考慮されなければなりません。内部基準電圧はバンドギャップ電圧に比例し、そしてそれはデバイスのデータシートで特性付けされます。その特性はバンドギャップ電圧が供給電圧と動作温度に僅かに依存することを示します。

A/D変換精度はA/D変換器クロックにも依存します。推奨された最大A/D変換器クロック周波数は変換回路の内部D/A変換器(DAC)によって制限されます。最適性能に関しては、A/D変換器クロックが200kHzを越えないべきです。けれども、1MHzまでの周波数はA/D変換分解能を大して減らしません。

1MHzより高い周波数でのA/D変換器動作は特性付けされません。

1.9. 帯域幅と入力インピーダンス

シングルエンド動作使用時、A/D変換器の帯域幅はA/D変換器クロック速度によって制限されます。1つの変換が13 A/D変換クロック周期かかるので、1MHzの最大A/D変換クロックは概ね77ksps(採取/秒)を意味します。これはナイキストの標本化定理に従って、シングルエンド動作での帯域幅を39.5kHzに制限します。

差動動作使用時、帯域幅は差動増幅器によって4kHzに制限されます。非直線性を避けるため、4kHz以上の入力周波数成分はアナログ濾波器によって取り去られるべきです。

VCCとGNDに対する入力インピーダンスは代表的に100MΩです。信号源の出力インピーダンスと共に、これは分圧器を生成します。従って正しい変換結果を得るために、信号源は充分低い出力インピーダンスを持つべきです。

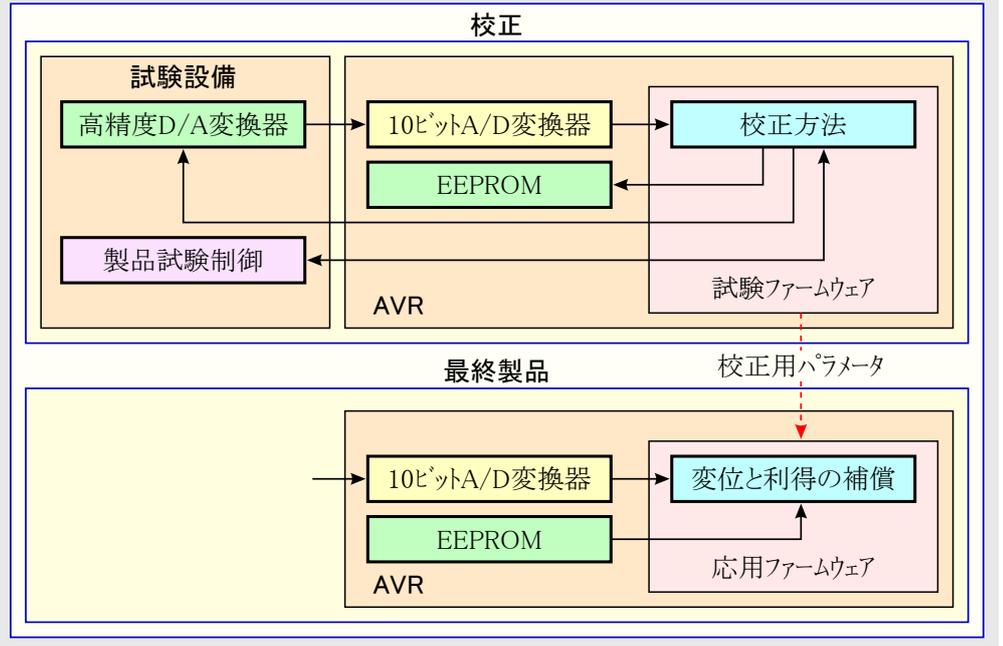
2. 実装

A/D変換器校正用の設定例が下図で示されます。

製品検査段階の間に、各デバイスのA/D変換器がこれと同様の試験設定を使用して特性付けされなければなりません。試験設備がAVRを試験する準備を整えたとき、自己校正開始をAVRに合図します。AVRは校正方法への入力電圧を生成するために試験設備の高精度D/A変換器(例えば16ビット分解能)を使用します。校正終了時、変位と利得の誤差補償用のパラメータが後で使うためにEEPROM内に書かれ、AVRは他の試験段階の準備ができたことを合図します。

注: これはEEPROMの消去なしでフラッシュメモリを書けるようにプログラム(0)されるべきEEPROM保護(EESAVE)ヒューズを必要とします。さもなければ、A/D変換器パラメータはデバイス消去の間、書き込み器によって一時的に保存されなければなりません。

図2-1. 製品校正設定



2.1. 変位(オフセット)と利得の誤差補償用固定小数点演算

浮動小数点演算はA/D変換値拡張の効率的な方法ではありません。けれども、利得誤差補償用の拡張係数は1に近いどこかで、良好に補償されたA/D変換値を生じるために正確な精度を必要とします。従って、整数で表される固定小数点数が使えます。

利得補償係数は間違いなく決して2を越えないので、符号付き16ビット語に正確に適合するために 2^{14} の係数によって拡張できます。別な言葉では、拡張係数は1:14ビット符号付固定小数点数として2バイトで表せます。

変位と利得の誤差補償に関する式が式1で示されます。

$$\text{式1. } \text{realvalue} = (\text{adcvalue} - \text{offset}) \times \text{gainfactor}$$

計算結果が後で通常の整数に切り詰められるとき、常に結果は等しいまたはそれより小さな最大整数に切り詰められます。最も近い整数への正しい丸めを成し遂げるために、切り詰め前に0.5が加えられなければなりません。

0.5追加、 2^{14} による式の尺度調整、括弧外への変位補正移動は式2を与えます。

$$\text{式2. } 2^{14} \times \text{realvalue} = 2^{14} \times \text{adcvalue} \times \text{gainfactor} + 2^{14} \times 0.5 - 2^{14} \times \text{offset} \times \text{gainfactor}$$

利得係数(gainfactor)と変位補正值(offset)は定数で、更に最適化が達成できます。結果が総尺度調整 2^{16} を与える 2^2 で尺度調整されると、結果の上位2バイトは16段の右シフトの必要なしで切り詰められた整数と等しくなります。

我々はいくつかの定数を導入し、式3でそれを全て要約します。

$$\begin{aligned} \text{式3. } \text{factor} &= 2^{14} \times \text{gainfactor} \\ \text{correction} &= 2^{14} \times (0.5 - \text{offset} \times \text{gainfactor}) \\ 2^{16} \times \text{realvalue} &= 2^2 \times (\text{adcvalue} \times \text{factor} + \text{correction}) \end{aligned}$$

この方法を使用して校正ソフトウェアは定数factorとcorrectionを計算し、EEPROM内にそれらを保存します。実行時に補償ファームウェアはA/D変換値を補正するのに、1つの整数乗算、1つの加算、2つの左シフト操作だけが必要です。最高速度最適化でのIAR™コンパイラを使用して、これは42CPU周期かかります。

2.1.1. 校正

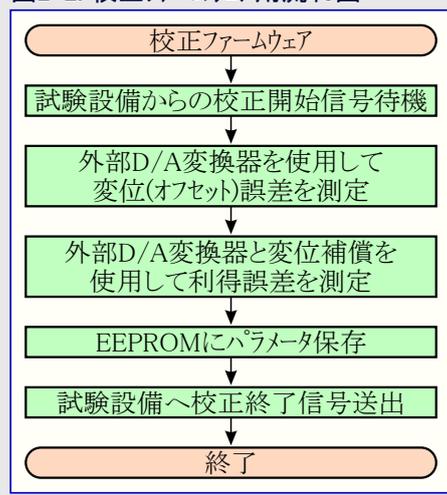
試験設備の設計は本応用記述の範囲外です。けれども、AVR内の校正ファームウェアの流れ図が与えられます。試験設備を通して外部D/A変換器を使用し、自身の校正手法を走行してください。

これは多数のA/D変換チャンネルを使用する必要はなく、シングルエンドと差動の変換を切り替えるだけです。A/D変換器パラメータはどのチャンネルが使用されるかに拘らず同じです。(チャンネル選択)多重器は如何なる誤差も誘引しません。

ファームウェアは右図で示されるように実装できます。

ファームウェアの一部は校正に先行してAVR内に書かれ、後で実際の応用ファームウェアによって置換されます。再びもう一度、フラッシュ書き換えの間、EEPROM内の校正パラメータを保護するためにEEPROM保護(EESAVE)ヒューズがプログラム(0)にされなければなりません。

図2-2. 校正ファームウェア用流れ図



2.1.2. 補償

走行時補償コードは小さな関数として実装できます。全てのA/D変換測定は定数'*factor*'と'*correction*'を使用するこの関数を通して走行します。

図2-3. 変位と利得の補償用流れ図

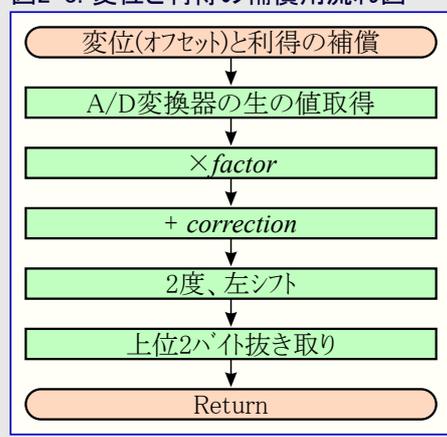


図2-3.内のこの計算は後続するC関数または代わりにマクロとしての使用で実装することができます。

```
signed int adc_compensate( signed int adcvalue, signed int factor, signed long correction )  
{  
    return (((((signed long)adcvalue*factor)+correction)<<2)>>16);  
}
```

EEPROM内に保存された'定数'パラメータは後の素早いアクセス用に始動の間にSRAM変数へ複写することができます。

3. 参考文献

- AVR210:AVRハードウェア乗算器の使用法

4. 更新履歴

資料改訂	日付	注釈
2559D	2006年2月	
2559E	2016年8月	新しい割り付けへ変換

Atmel®, Atmelロゴとそれらの組み合わせ、Enabling Unlimited Possibilities®, AVR®とその他は米国及び他の国に於けるAtmel Corporationの登録商標または商標です。他の用語と製品名は一般的に他の商標です。

お断り: 本資料内の情報はAtmel製品と関連して提供されています。本資料またはAtmel製品の販売と関連して承諾される何れの知的所有権も禁反言あるいはその逆によって明示的または暗示的に承諾されるものではありません。Atmelのウェブサイトに表示する販売の条件とAtmelの定義での詳しい説明を除いて、商品性、特定目的に関する適合性、または適法性の暗黙保証に制限せず、Atmelはそれらを含むその製品に関連する暗示的、明示的または法令による如何なる保証も否認し、何ら責任がないと認識します。たとえAtmelがそのような損害賠償の可能性を進言されたとしても、本資料を使用できない、または使用以外で発生する(情報の損失、事業中断、または利益と損失に関する制限なしの損害賠償を含み)直接、間接、必然、偶然、特別、または付随して起こる如何なる損害賠償に対しても決してAtmelに責任がないでしょう。Atmelは本資料の内容の正確さまたは完全性に関して断言または保証を行わず、予告なしでいつでも製品内容と仕様の変更を行う権利を保留します。Atmelはここに含まれた情報を更新することに対してどんな公約も行いません。特に別の方法で提供されなければ、Atmel製品は車載応用に対して適当ではなく、使用されるべきではありません。Atmel製品は延命または生命維持を意図した応用での部品としての使用に対して意図、認定、または保証されません。

安全重視、軍用、車載応用のお断り: Atmel製品はAtmelが提供する特別に書かれた承諾を除き、そのような製品の機能不全が著しく人に危害を加えたり死に至らしめることがかなり予期されるどんな応用(“安全重視応用”)に対しても設計されず、またそれらとの接続にも使用されません。安全重視応用は限定なしで、生命維持装置とシステム、核施設と武器システムの操作の装置やシステムを含みます。Atmelによって軍用等級として特に明確に示される以外、Atmel製品は軍用や航空宇宙の応用や環境のために設計も意図もされていません。Atmelによって車載等級として特に明確に示される以外、Atmel製品は車載応用での使用のために設計も意図もされていません。

© HERO 2016.

本応用記述はAtmelのAVR120応用記述(Rev.2559E-08/2016)の翻訳日本語版です。日本語では不自然となる重複する形容表現は省略されている場合があります。日本語では難解となる表現は大幅に意訳されている部分もあります。必要に応じて一部加筆されています。頁割の変更により、原本より頁数が少なくなっています。

必要と思われる部分には()内に英語表記や略称などを残す形で表記しています。

青字の部分はリンクとなっています。一般的に赤字の0,1は論理0,1を表します。その他の赤字は重要な部分を表します。