

### 序説

この応用記述はAtmel<sup>®</sup> AVR<sup>®</sup>の各種タイマ/カウンタの使用法を記述します。この資料の意図はタイマ/カウンタの一般概要を与え、それらの可能性を示し、それらを設定する方法を説明することです。コード例はこれをより明らかにし、他の応用に対する手引きとして使うことができます。タイマ/カウンタを説明するのにこの資料内の例としてAtmel ATmega328PBが使われます。

タイマ/カウンタの一般概要から始まる、各種の例はタイマ/カウンタがどう動くかと、それらがどう設定されるかを示すでしょう。経験済みの使用者は「[タイマ/カウンタの初期設定](#)」章で直接始められます。最終項はPWM動作の短い記述です。これら全ての例に対するCとアセンブリのコードを含むzipファイルがこの応用記述と共に入手可能です。それはAtmelのウェブサイトからダウンロードすることができます。

追加情報は特定デバイスに対するデータシートと応用記述で入手可能です。

### 特徴

- タイマ/カウンタ事象の説明
- タイマ/カウンタ事象の通知
- クロック任意選択
- 様々なタイマ/カウンタ用コード例
  - 溢れ割り込み
  - 捕獲入力割り込み
  - 非同期動作
  - 比較一致割り込み
- PWMの基本

## 目次

---

序説	1
特徴	1
1. 概要	3
1.1. タイマ/カウンタについて	3
1.2. タイマ/カウンタ事象	3
2. タイマ/カウンタ事象の通知	3
3. クロック任意選択	4
4. タイマ/カウンタの初期設定	6
4.1. 例1 : タイマ/カウンタ0 溢れ割り込み	6
4.2. 例2 : タイマ/カウンタ1 捕獲割り込み	7
4.3. 例3 : タイマ/カウンタ2 非同期動作	8
5. PWMの基本	9
5.1. 例4 : タイマ/カウンタ2 PWM生成	10
6. 更なる読み物	10
7. 改訂履歴	10

## 1. 概要

原理的にタイマ/カウンタは簡単なカウンタ(計数器)です。この優位性は入力クロックとタイマ/カウンタの動作がプログラム実行と独立していることです。決定するクロックはタイマ/カウンタの入力周波数を考慮に入れて経過した周期を計数することによって時間の測定を可能にします。

### 1.1. タイマ/カウンタについて

一般的に、megaAVR®は2つの8ビット タイマ/カウンタと1つの16ビット タイマ/カウンタを持ちます。16ビット分解能を持つタイマ/カウンタは8ビット分解能を持つタイマ/カウンタよりも使うのに確かにより柔軟です。けれども、「大きいことは良いことだ」と言うのはマイクロ コントローラの世界に対して必然的に適用されません。多くの応用に関して、それは8ビット分解能を持つことで足ります。より高い分解能の使用はプログラムのより大きな、処理時間の犠牲と速度最適化コードで避けられるべき、オーバーヘッドを意味します。それはより高いデバイス費用も意味します。

AVRタイマ/カウンタの柔軟性のため、それらは様々な目的に使うことができます。タイマ/カウンタ数は独立した構成設定の量を決めます。以降で各種設定任意選択がもっと厳密に記述されるでしょう。

### 1.2. タイマ/カウンタ事象

AVRのタイマ/カウンタは各種事象監視に指定できます。TIFRレジスタ内の状態フラグは事象が起こったかを示します。ATmega328PBは8ビット タイマ/カウンタのTC0とTC2に対して3つまでの事象を監視するように構成設定することができます。また3つの16ビット タイマ/カウンタ(TC1,TC3,TC4)も持ち、それらの各々は4つの事象を支援します。

#### タイマ/カウンタ溢れ

タイマ/カウンタ溢れはカウンタ(計数器)がその最大値まで計数され、次のタイマ/カウンタ クロック周期で0にリセットされたことを示します。タイマ/カウンタの分解能はそのタイマ/カウンタの最大値を決めます。ATmega328PBには、8ビット分解能の2つのタイマ/カウンタと16ビット分解能の3つのタイマ/カウンタがあります。タイマ/カウンタは式1.1によって計算できる最大値まで計数を行えます。ここでResはビットでの分解能です。

$$MaxVal = 2^{Res} - 1 \quad \dots\dots (式1.)$$

タイマ/カウンタ溢れ事象はタイマ/カウンタ割り込み要求フラグ レジスタ(TIFRn)内でタイマ/カウンタ溢れ割り込み要求(TOVn)フラグの設定(1)を引き起こします。

#### 比較一致

タイマ/カウンタ溢れ監視で不十分な場合、比較一致割り込みを使うことができます。比較レジスタ(OCRnx)はタイマ/カウンタ(TCNTn)が全てのタイマ/カウンタ周期に対して検査される値(0~MaxVal)を格納することができます。タイマ/カウンタがこの比較値に達すると、TIFRn内の比較出力フラグ(OCFn)が設定(1)されます。タイマ/カウンタは比較一致でタイマ/カウンタを0に解除するように設定することができます。

関連する出力ピンは比較一致で自動的に、設定(1)、解除(0)、切り替え(1/0)するように設定できます。この特性は各種周波数の方形波信号を生成するのに大変有用です。これはD/A変換器の実装を可能にする、広範囲な可能性を提供します。PWM動作は波形生成用にも良く仕立てられた特別な動作です。詳細についてはデバイスのデータシートをご覧ください。

#### 捕獲入力

AVRのタイマ/カウンタは捕獲入力事象を起動するための入力ピンを持ちます。そのようなピンでの信号変化はタイマ/カウンタ値の読みと捕獲レジスタ(ICRn)への保存を引き起こします。同時にTIFRn内で捕獲割り込み要求フラグ(ICFn)が設定(1)されます。これは外部パルスの幅を測定するのに有用です。

## 2. タイマ/カウンタ事象の通知

タイマ/カウンタはプログラム実行と個別に動作します。各タイマ/カウンタ事象に対して、タイマ/カウンタ割り込み要求フラグ レジスタ(TIFRn)内に対応する状態フラグがあります。タイマ/カウンタ事象の発生は対応する動作の実行のためにプロセッサへの通知が必要です。これは起こった事象の状態フラグを設定(1)することによって行われます。

タイマ/カウンタ事象の監視とそれらへの応答には3つの異なる方法があります。

1. 状態フラグの継続的なポーリング … 割り込み要求フラグと対応するコードの実行
2. プログラムの流れ中断と割り込み処理ルーチン(ISR)の実行
3. 自動的な出力ピンのレベル変更

#### 割り込み要求フラグのポーリング

この方式はプロセッサが対応する割り込み要求フラグの設定(1)によってタイマ/カウンタ事象に注意を払うのに使います。主プログラムはそれらの事象が起こったかを見るために、頻繁にそれらのフラグの状態を調べ得ます。これには追加の処理時間を費やす、幾許かのプログラムの間接負担が必要です。この方法の優位点は隙間のない繰り返しが使われる時の短い応答時間です。

タイマ/カウンタ0用のアセンブリ言語実装は以下のコード例のように思えます。これら3行コードは、それらが頻繁に実行されるように、主繰り返して配置されなければなりません。

```
LOOP:   IN      R16, TIFR0      ; TIFR0値をR16に取得
        SBRS   R16, TOV0      ; TIFR0値のTOV0=0なら、次命令スキップ
        RJMP  LOOP           ; タイマ/カウンタ0溢れ未発生で、LOOP:からの無限繰り返し
                                ; ここからタイマ/カウンタ0溢れ事象処理コード開始
```

## 割り込み制御通知

AVRはタイマ/カウンタ事象が起きた(**TIFR<sub>n</sub>**内の対応する割り込み要求フラグが設定(1)される)場合に割り込みを実行する設定にできません。通常、プログラム実行が(殆ど)直ちに割り込まれ、プロセッサは割り込み処理ルーチンのコードを実行するでしょう。割り込み要求フラグのポーリングに比べて有利なのは主繰り返しでの間接負荷がないことです。これは処理時間を短縮します。「**タイマ/カウンタの初期設定**」章はこれが実装され得る方法の数例を示します。

タイマ/カウンタ割り込みはタイマ/カウンタ割り込み許可(**TIMSK<sub>n</sub>**)レジスタ内の対応ビットの設定(1)によって許可されます。次の例はタイマ/カウンタ2のチャンネルAでの比較一致割り込みを許可する方法を示します。

```
LDI    R16, 1<<OCIE2A    ; OCIE2Aのみ1のビット値取得
STS    TIMSK2, R16        ; タイマ/カウンタ2 比較A一致割り込み許可
SEI                                ; 全体割り込み(SREG:IEビット=1)
```

## 事象での自動反応

本デバイスのタイマ/カウンタはコード実行の必要なしに純粋にハードウェアを基本としたタイマ/カウンタ割り込み事象での反応の実現性を支援します。関連する出力ピンは比較一致で自動的に、設定(1)、解除(0)、切り替え(1/0)するように設定できます。他の2つの方法と対比して、これは通常のコード実行と並行して起き、処理時間を必要としません。

後続するコード例は比較値設定とピン交互出力許可の方法を示します。タイマ/カウンタ2の構成設定は次のようにすることができます。

```
LDI    R16, (1<<COM2A0) | (1<<WGM21) | (1<<WGM20) ; OC2A交互出力指定値取得
STS    TCCR2A, R16        ; 比較一致でOC2A交互出力,高速PWM動作
LDI    R16, 32            ; 比較値取得
STS    OCR2A, R16        ; 比較値を32に設定
```

ピン切り替え出力許可は、それを出力ピンとするために、OC<sub>n</sub>xに対応するデータ方向レジスタのビットが設定(1)されなければなりません。

## 3. クロック任意選択

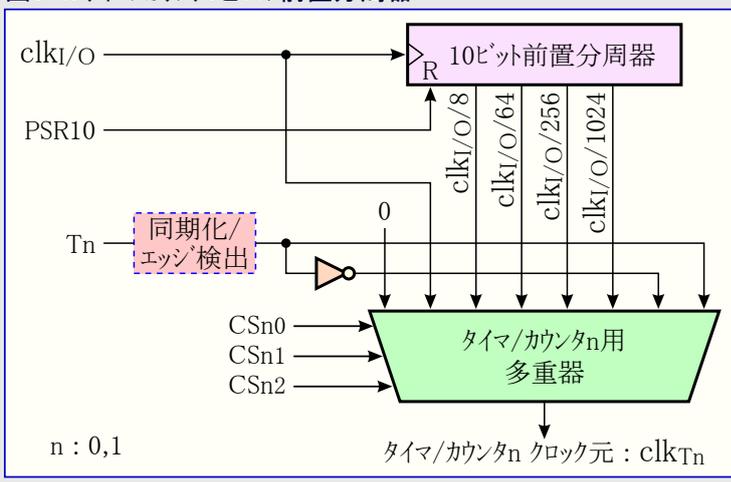
AVRタイマ/カウンタのクロック部は多重器に接続された前置分周器から成ります。前置分周器はクロック除算器と見做されます。一般的に、これは異なる計数段での各出力信号を持つカウンタ(計数器)として実装されます。ATmega328PBの場合では、入力クロックを4つ(タイマ/カウンタ2の場合は6つ)の異なる前置分周されたクロックに分周するのに10ビット計数器が使われます。多重器はタイマ/カウンタに対して入力信号として使うために、前置分周されたどのクロック信号を選択するのかに使われます。代わりに、多重器は前置分周器を迂回してタイマ/カウンタ用の入力として使われる外部ピンに構成設定することができます。

デバイスには利用可能な2つの前置分周器部があります。タイマ/カウンタ0とタイマ/カウンタ1は同期タイマ/カウンタで、入力元としてシステム(CPU)クロックを使い、それらは(各タイマ/カウンタが対応するCS<sub>n</sub>xビットを使って独立して構成設定される限り)両方が同じ前置分周器部を使うことができます。けれども、非同期クロック駆動されるタイマ/カウンタ2はシステムクロックから独立するために自身の前置分周器を必要とします。

右図はタイマ/カウンタ0と1に対する前置分周と構成設定部を示します。データシートは全ての前置分周器と多重器を示すもっと詳細な図を含みます。可能なクロック設定の概要は**表3-1. クロック設定の概要**で与えられます。以降の項で、これらの設定がもっと明快に記述されるでしょう。

- 注:**
- 前置分周器は動作の間、継続して走行します。タイマ/カウンタが非常に正確に計数しなければならない場合、前置分周器が0から計数を始めるのを保証しなければなりません。
  - 共有された前置分周器を持つデバイスで、前置分周器リセットの実行は接続されたタイマ/カウンタ全てに影響を及ぼすでしょう。

図3-1. タイマ/カウンタ0と1の前置分周器



## システム クロックによるクロック駆動

この場合はシステム クロックが前置分周器に対する入力信号として使用されます。例えば前置分周された値がシステム クロックの代わりに選ばれたとしても、そのクロックはシステム クロックを基にされます。従って、タイマ/カウンタ クロックはシステム クロックに同期します。ATmega328PBの5つタイマ/カウンタ全てと他のAVRデバイスの殆どがこの任意選択を支援します。システム クロックの高い周波数のため、小さい時間構成が実装または監視できます。

タイマ/カウンタ溢れ周波数はタイマ/カウンタが網羅する時間構成の大きさの良い指示点です。**式2**は、タイマ/カウンタ溢れ周波数( $TOV_{CK}$ )、タイマ/カウンタの最大値( $MaxVal$ )、システム クロック( $CK$ )、前置分周器の分周係数( $PVal$ )間の相互関係を示します。

表3-1. クロック設定の概要

TCCRnx			同期タイマ/カウンタ0,1 ( $PCK=CK$ )	非同期タイマ/カウンタ2 ( $PCK2$ はAS2ビット依存)
ビット2	ビット1	ビット0		
CSn2	CSn1	CSn0	TCK0,1	TCK2
0	0	0	0 (停止)	0 (停止)
0	0	1	CK	$PCK2$ (システム クロック/非同期クロック)
0	1	0	$CK/8$	$PCK2/8$
0	1	1	$CK/64$	$PCK2/32$
1	0	0	$CK/256$	$PCK2/64$
1	0	1	$CK/1024$	$PCK2/128$
1	1	0	外部Tnピンの下降端	$PCK2/256$
1	1	1	外部Tnピンの上昇端	$PCK2/1024$

$$TOV_{CK} = \frac{f_{CK}}{MaxVal} = \frac{(PCK_n \div PVal)}{MaxVal} = \frac{PCK_n}{(PVal \times MaxVal)} \dots (\text{式2.})$$

CPUは $f_{CPU}=1\text{MHz}$ で走行し、タイマ/カウンタの分解能は8ビット( $MaxVal=256$ )と仮定してください。分周値64が $TCK=1\text{MHz}/64$ でのクロック駆動をタイマ/カウンタにさせ、故に秒当たり約61回の溢れになります。正確な計算内容については**式2**をご覧ください。

秒当たり61回の溢れ事象を得ることは16ms毎に溢れが起こることを意味します。最大前置分周値は約262ms毎にタイマ/カウンタに溢れを生成し、一方最小前置分周値は256 $\mu\text{s}$ 毎にタイマ/カウンタに溢れを生成するでしょう。

多くの場合では設定を決めるために各種の手段が使用されます。応用の必要条件がタイマ/カウンタ溢れ周波数を特定するでしょう。これを基にして、タイマ/カウンタ分解能と共にCPUのクロック周波数を与え、前置分周器設定は次式に従って計算されるでしょう。

$$PVal = \frac{PCK_n}{(TOV \times MaxVal)} \dots (\text{式3.})$$

タイマ/カウンタ0用のアセンブリ言語実装は後続するコード例のように思われます。これらの行はタイマ/カウンタ0制御レジスタB(**TCCR0B**)で前置分周値をクロック分周係数1024に設定します。

```
LDI R16, (1<<CS02) | (1<<CS00) ; 1024分周指定値取得
OUT TCCR0B, R16 ; タイマ/カウンタ0 クロック=システム クロック,1024分周で始動
```

## 非同期クロックによるクロック駆動

この任意選択を支援しない他の2種類のタイマ/カウンタと比べ、ATmega328PBのタイマ/カウンタ2は非同期外部クロックによってクロック駆動ができます。この目的に対しては水晶発振子またはセラミック振動子がTOSC1ピンとTOSC2ピンを経由して内部発振器に接続することができます。この発振器は時計用の32.768kHz水晶用に最適化されています。この周波数は実時間時計(RTC)の実装用に適合されています。より多くの情報については「**AVR134:非同期計時器を使う実時間時計(RTC)**」をご覧ください。分離したクロックの主な優位点はシステム クロックと無関係なことです。これは高い処理周波数でのデバイス走行の一方で、正確なタイミングに最適化された周波数での外部クロックによってクロック駆動されるタイマ/カウンタを可能にします。付加的なパワーセーブ動作支援はデバイスを休止形態にする一方で、非同期タイマ/カウンタの勤めを許します。

非同期動作はいくつかの追加の考慮が必要です。タイマ/カウンタ2のクロック駆動が非同期なため、タイマ/カウンタ事象はCPUに同期されなければなりません。これには少なくともシステム クロックの1/4よりも低いタイマ/カウンタ クロック周波数が必要です。他方、同期と非同期の入出力間での衝突は避けられなければなりません。これは一時レジスタの使用によって行われます。状態ビットは構成設定レジスタの更新が処理中の時を合図します。詳細についてはデータシートの非同期状態レジスタ(**ASSR**)の内容をご覧ください。

$TOV_{CK}$ は**式2**に従って計算されますが、システム クロックの代わりに、この発振器周波数の使用によります。タイマ/カウンタ制御レジスタB(**TCCR2B**)の設定は**表3-1. クロック設定の概要**で与えられます。前置分周器入力クロック $PCK2$ は**ASSR**内のAS2ビットの作用(結果)です。このビットが解除(0)されると、タイマ/カウンタは入力周波数としてシステム クロックでの同期動作で走行します。このビットが設定(1)されると、TOSC1ピンとTOSC2ピンの非同期クロック信号が前置分周器の入力信号として使用されます。

タイマ/カウンタ2用のアセンブリ言語実装は後続するコード例のように思われます。これら2行は**TCCR2B**内の前置分周値をクロック分周係数1024に設定します(**表3-1. クロック設定の概要**をご覧ください)。

```
LDI R16, (1<<CS22) | (1<<CS21) | (1<<CS20) ; 1024分周指定値取得
STS TCCR2B, R16 ; タイマ/カウンタ2 クロック=システム クロック,1024分周で始動
```

## 外部クロック駆動

外部クロック駆動はタイマ/カウンタ0とタイマ/カウンタ1でだけ支援されます。この動作種別はタイマ/カウンタクロック信号として広い範囲の外部信号の使用を許します。これはCPUがピンの状態を検出し、外部クロック信号が検出された場合にシステムクロックと同期してタイマ/カウンタをクロック駆動することを意味する、同期クロック駆動です。T0/T1ピンはピン同期化論理回路によって毎システムクロック周期に1度採取されます。同期(採取)された信号はその後にエッジ(端)検出器を通して渡されます。このクロック駆動任意選択はTCCRnxで選択され、CSn2, CSn1, CSn0ビットの設定は表3-1. クロック設定の概要で得られます。

タイマ/カウンタ0用のアセンブリ言語実装は以下のコード例のように思われます。これらの行は活性(有効)なクロック端として上昇端でのタイマ/カウンタクロック用の入力ピンとしてT0ピンを設定します。

LDI	R16, (1<<CS02)   (1<<CS01)   (1<<CS00)	; T0ピン上昇端外部クロック指定値取得
OUT	TCCR0B, R16	; タイマ/カウンタ0 クロック=外部T0ピン, 上昇端で始動

注: T0ピンがポートBのデータ方向レジスタ(DDRB)で入力ピンであることを確実にすることが重要です。この方向レジスタの設定は、AVRでソフトウェアクロック駆動のタイマ/カウンタ実装を許すためにも、タイマ/カウンタ設定によって上書きされません。T0とT1は既定で入力です。

## タイマ/カウンタの停止方法

計数(状態)からタイマ/カウンタを停止するのは簡単です。TCCRnx内の前置分周値としての0値(CSn2~0=000)が対応するタイマ/カウンタを停止します(表3-1. クロック設定の概要をご覧ください)。けれども、前置分周器は未だ走行していることを覚えて置いてください。

タイマ/カウンタ0用のアセンブリ言語実装は以下のコード例のように思われます。

CLR	R16	; 0値取得
OUT	TCCR0B, R16	; タイマ/カウンタ0停止(TCCR0B=\$00)

注: 他のTCCRnxはクロック選択(CSnx)ビット以外の構成設定ビットを含むかもしれません。上の命令行はそれらのビットを解除(0)します。それらのビットが設定(1)されている場合、これは避けられなければなりません。以下のコード断片で示されるように、それには1つの追加コード行を費やします。

IN	R16, TCCR0B	; TCCR0B現在値取得
ANDI	R16, ~(1<<CS02)   (1<<CS01)   (1<<CS00)	; CS02, CS01, CS00解除(=000)
OUT	TCCR0B, R16	; タイマ/カウンタ0停止(CS02~0=000), 他ビット影響なし

## 4. タイマ/カウンタの初期設定

本章は3つの異なるタイマ/カウンタの初期設定法に関する具体的な例を示します。加えて、データシートと本資料の最終章で一覽される**応用記述**が読まれるべきです。特にATmega328PB以外の他のデバイスに設定を変形する時に。

割り込みの使用はタイマ/カウンタ事象に反応するための最も一般的な方法です。以降で記述される例は割り込みを使います。

これらのタイマ/カウンタの各種機能と無関係に、それらの全ては2つの共通するものを持ちます。タイマ/カウンタはクロック元選択によって開始されなければならない、割り込みが使われる場合はそれらが許可されなければなりません。

### 共用レジスタ

同じレジスタが主コードと割り込み処理ルーチン(ISR)で使われる場合、それらのレジスタはISRの始めで保存され、ISRの終りで回復されなければなりません。32個全てのレジスタが応用で必要とされないなら、主コードとISRで独立したレジスタを使うことによって、保存/回復操作を避けることができます。

割り込み処理によってこれが自動的に行われなため、ステータスレジスタ(SREG)の保存を覚えて置くことも非常に重要です。

注: コンパイラはこれを自動的に取り扱います。アセンブリ言語が使われる場合、PUSHとPOPの命令を使うことによって手動で行わなければならないなりません。

### 4.1. 例1: タイマ/カウンタ0 溢れ割り込み

8ビットタイマ/カウンタ0は同期タイマ/カウンタです。これはシステムクロック、前置分周したシステムクロック、またはシステムクロックで同期された外部クロックによってクロック駆動されることを意味します(これについての詳細に関しては「クロック任意選択」章をご覧ください)。このタイマ/カウンタは最も少ない3つの(構成設定用レジスタ)の複合体です。タイマ/カウンタの走行を得るために、数設定が行われなければならないだけです。

以下の例はタイマ/カウンタ0がタイマ/カウンタ0溢れ割り込み生成にどう使われ得るかを示します。割り込み毎にポートBのPB5ピンが(1/0)切り替え(出力)されるでしょう。これを観測するのに、STK600開発基板またはATmega328PB Xplained Miniを使うことができます。STK600では、PB5がLEDに接続されなければなりません。LEDは次式によって決められる周波数( $f_{LED}$ )で点滅するでしょう。

$$f_{LED} = \frac{f_{CK}}{2 \times MaxVal} = \frac{(CK \div PVal)}{2 \times MaxVal} = \frac{CK}{2 \times (PVal \times MaxVal)}$$

8ビットタイマ/カウンタから成るシステム( $MaxVal=256$ )と $PVal=1024$ の前置分周値によって分周される $CK=1MHz$ のシステムクロックは、LEDを概ね3.8Hzの周波数( $f_{LED}$ )で点滅させます。

次の初期化ルーチンはこのようなシステムの設定方法を示します。

```

init_Ex1:      LDI    R16, (1<<CS02) | (1<<CS00)      ; 1024分周指定値取得
               OUT    TCCR0B, R16                  ; タイマ/カウンタ0 クロック=1/Oクロック/1024で始動
               LDI    R16, 1<<TOV0                ; TOV0のみ1値取得
               OUT    TIFR0, R16                  ; TOV0=0, 保留割り込み解除
               LDI    R16, 1<<TOIE0               ; TOIE0のみ1値取得
               STS    TIMSK0, R16                 ; タイマ/カウンタ0溢れ割り込み許可
               RET
    
```

対応するC言語コードはこのように思います。

```

void init_Ex1 (void)
{
    TCCR0B = (1<<CS02) | (1<<CS00); // タイマ/カウンタ0 クロック=1/Oクロック/1024で始動
    TIFR0 = 1<<TOV0; // TOV0=0, 保留割り込み解除
    TIMSK0 = 1<<TOIE0; // タイマ/カウンタ0溢れ割り込み許可
}
    
```

次の段階では割り込み処理ルーチンが実装されなければなりません。このルーチンは毎回のタイマ/カウンタ0溢れ割り込みで実行されます。この例内のルーチンの目的はPB5を交互切り替えることです。

```

ISR_TOV0:      PUSH    R16                        ; R16値スタック保存
               IN      R16, SREG                  ; 現SREG値複写/保存
               RCALL   TOGGLEPIN                  ; PB5値論理反転
               OUT    SREG, R16                  ; SREG値回復
               POP    R16                        ; スタックからR16値回復
               RETI                               ; 割り込み位置へ復帰

TOGGLEPIN:     SBIC   PORTB, PORTB5              ; PB5=0でスキップ
               RJMP   CLEARPIN                   ; PB5=1で0設定へ分岐
               SBI    PORTB, PORTB5              ; PB5=1設定
               RJMP   RETI                       ; 復帰へ分岐

CLEARPIN:      CBI    PORTB, PORTB5              ; PB5=0設定
RETI:          RET
    
```

対応するC言語コードは次のとおりです。

```

ISR (TIMER0_OVF0_vect)
{
    PORTB ^= (1<<USER_LED); // タイマ/カウンタ0溢れでPB5出力1/0交互切り替え
}
    
```

## 4.2. 例2：タイマ/カウンタ1 捕獲割り込み

16ビットタイマ/カウンタ1は同期タイマ/カウンタです。これはシステムクロック、前置分周したシステムクロック、またはシステムクロックで同期された外部クロックによってクロック駆動されることを意味します。タイマ/カウンタ1の16ビットレジスタが同時に読み書きされるのを保証するために一時レジスタ(TEMP)が使われます。これは特別な順番でこれらのレジスタに入出力することを必要とします。詳細については「AVR072:16ビットI/Oレジスタの入出力」応用記述とデバイスのデータシートをご覧ください。レジスタを入出力する正しい方法は右表で示されます。

表4-1. 16ビットレジスタの入出力

操作	1回目入出力	2回目入出力
読み込み	下位バイト	上位バイト
書き込み	上位バイト	下位バイト

これに従って、16ビットレジスタの読み込み操作はこのように思われます。

```

LDS    R16, TCNT1L      ; タイマ/カウンタ1下位バイト値取得
LDS    R17, TCNT1H      ; タイマ/カウンタ1上位バイト値取得
    
```

このレジスタへの書き込みは逆順でレジスタをアクセスしなければなりません。

```

STS    TCNT1H, R17      ; タイマ/カウンタ1上位バイト値設定
STS    TCNT1L, R16      ; タイマ/カウンタ1下位バイト値設定
    
```

コンパイラは16ビットI/O読み書き操作を正しい順で取り扱います。

この例は捕獲入力の事象と割り込みの非常に簡単な使用法の実装を示します。PB0ポートピンが捕獲入力(ICP1)ピンです。このピンの値が変化した場合に、捕獲が起動され、16ビット計数器(TCNT1)の値が捕獲レジスタ(ICR1)に書かれます。

外部信号のデューティサイクルの測定は起動端が各捕獲の後で変更されることが必要です。端検出の変更はICR1レジスタが読まれた後で可能な限り速く行われなければなりません。これは次の逆端が起こる前に検知構成設定での変更が行われるのを確実にすることです。端の変更後、捕獲割り込み要求(ICF1)フラグはソフトウェア(I/Oビット位置へ論理1を書くこと)によって解除(0)されなければなりません。周波数測定だけについて、(割り込み処理部が使われる場合、)ICF1フラグの解除(0)は必要とされません。

(訳注) ATmega328PBのデータシートに於けるタイマ/カウンタ1/3/4の各レジスタのビット/フラグ名は末尾に1/3/4が付きませんが、本書では「タイマ/カウンタ1の」を明確にするために末尾に1を付加しています(例:ICF⇒ICF1)。他の殆どのデバイスは末尾に数値が付きます。

以下の初期化ルーチンはこのようなシステムの設定法を示します。

```
init_Ex2:      LDI      R16, (1<<ICNC1) | (1<<CS11) | (1<<CS10) ; ICP1雑音消去器許可,64分周指定値取得
               STS      TCCR1B, R16 ; タイマ/カウンタ1 ICP1雑音消去器許可,クロック=I/Oクロック/64で始動
               LDI      R16, 1<<ICF1 ; ICF1のみ1値取得
               OUT      TIFR1, R16 ; ICF1=0,保留割り込み解除
               LDI      R16, 1<<ICIE1 ; ICIE1のみ1値取得
               STS      TIMSK1, R16 ; タイマ/カウンタ1捕獲割り込み許可
               CBI      DDRB, PPRTB0 ; PB0/ICP1入力設定
               RET      ; 呼び出し元へ復帰
```

対応するC言語コードはこのように思われます。

```
void init_Ex2 (void)
{
    TCCR1B = (1<<ICNC1) | (1<<CS11) | (1<<CS10); // タイマ/カウンタ1 ICP1雑音消去器許可,クロック=I/Oクロック/64で始動
    TIFR   = 1<<ICF1; // ICF1=0,保留割り込み解除
    TIMSK  = 1<<ICIE1; // タイマ/カウンタ1捕獲割り込み許可
}
```

次の段階では割り込み処理ルーチン(ISR)が実装されなければなりません。このルーチンは毎回の捕獲入力事象で実行されます。ISRは各捕獲事象でPB5を交互切り替えし、次の測定の前にTCNT1レジスタを解除します。

```
ISR_TIM1_CAPT:  PUSH    R16 ; R16値スタック保存
                IN      R16, SREG ; 現SREG値複写
                PUSH   R16 ; 現SREG値スタック保存
                CLR    R16 ; 0値取得
                STS    TCNT1H, R16 ; 一時レジスタ=0
                STS    TCNT1L, R16 ; TCNT1L=0,一時レジスタ⇒TCNT1H=0、再始動
                RCALL  TOGGLEPIN ; PB5値論理反転
                POP    R16 ; スタックからSREG値取得
                OUT    SREG, R16 ; SREG値回復
                POP    R16 ; スタックからR16値回復
                RETI   ; 割り込み位置へ復帰
```

対応するC言語コードはこのように思います。

```
ISR (TIMER1_CAPT1_vect)
{
    TCNT1 = 0; // タイマ/カウンタ1(TCNT1)=0、再始動
    PORTB ^= (1<<USER_LED); // タイマ/カウンタ1捕獲発生でPB5出力1/0交互切り替え
}
```

**注:** この実装にはタイマ/カウンタ溢れが検知されない、1つの不利な点があります。故に、波形のデューティサイクルが16ビット計数器で賄われ得るよりも長い周期を持つ場合、次端発生前に溢れが起きるでしょう。捕獲が実行される前にタイマ/カウンタ溢れが起こったかを検知するのに、タイマ/カウンタ溢れISRで設定される全域変数を使うことができます。この変数が設定されていれば、実効捕獲値は(\$FFFF+ICR1の内容)です。

### 4.3. 例3：タイマ/カウンタ2 非同期動作

タイマ/カウンタ2はタイマ/カウンタ0とタイマ/カウンタ1のように同期動作で使えます。加えて、非同期動作を使うことができます。詳細については「非同期クロックによるクロック駆動」またはデータシートで非同期クロック駆動の記述をご覧ください。

#### 例 - タイマ/カウンタ2 比較一致割り込み

この例はタイマ/カウンタ2の比較一致割り込みの使用法を示します。このタイマ/カウンタは比較一致事象が毎秒発生するように構成設定されます。この機能はRTCの実装に使われ得ます。けれども、この例ではPB5が0.5Hzの周波数で点滅するように、毎回の比較一致事象でポートピンが反転されます。

直前の例と同様に、PB5はLEDに接続されなければなりません。加えて、32.768kHzクリスタル発振子がポートBのTOSC1/PB6とTOSC2/PB7のピンに配置されなければなりません。

タイマ/カウンタの設定は式2に従って計算することができます。タイマ/カウンタの最大値(MaxVal)として、代わりにOCR2の値が使われなければなりません。前置分周器クロック(PCk)はこの場合、時計用(32.768kHz)クリスタル発振子のクロック信号(fOSCCK)です。TOVCKは応用によって1秒に指定される溢れ周波数です。この関連の数学的記述は次式によって示されます。

$$1 = TOVCK = \frac{f_{OSCCK}}{PVal \times OCR2} = \frac{32.768\text{kHz}}{PVal \times OCR2}$$

2つのタイマ/カウンタ2比較一致事象間で1秒の遅延時間を得るために、1024の前置分周値が対応する32のOCR2値に加えて選択されます。

以下の初期化ルーチンはこのようなシステムの設定法を示します。

```

init_Ex3:      LDI      R16, 1<<AS2                ; AS2のみ1値取得
               STS      ASSR, R16                ; 非同期動作許可
               LDI      R16, (1<<COM2A0) | (1<<WGM21) ; CTC動作,OC2A交互指定値取得
               STS      TCCR2A, R16              ; CTC動作,比較一致でOC2A交互
               LDI      R16, (1<<CS22) | (1<<CS21) | (1<<CS20) ; 1024分周指定値取得
               STS      TCCR2B, R16              ; 1024分周(=32768Hz/1024)で始動
               LDI      R16, 32                  ; 値32取得
               STS      OCR2A, R16               ; 比較値32設定
loop:          LDS      R16, ASSR                 ; 現ASSR値取得(注)
               ANDI     R16, (1<<OCR2AUB) | (1<<OCR2BUB) | (1<<TCR2AUB) | (1<<TCR2AUB) | (1<<TCN2UB) ; 更新中検査
               BRNE    loop                       ; TC2レジスタ更新完了まで待機
;
               LDI      R16, (1<<TOV2) | (1<<OCF2A) | (1<<OCF2B) ; TOV2,OCF2A,OCF2Bのみ1値取得
               OUT      TIFR2, R16                ; 上記保留割り込み解除(0)
               LDI      R16, 1<<OCIE2A           ; OCIE2Aのみ1値取得
               STS      TIMSK2, R16              ; タイマ/カウンタ2比較A一致割り込み許可
               SBI      DDRB, PORTB3             ; PB3/OC2Aピンを出力に設定
               RET
    
```

注: loop:からの3行の処理に関してはATmega328PBデータシートの「**タイマ/カウンタ2の非同期動作**」項を参照してください。

対応するC言語コードは次のとおりで有り得ます。

```

void init_Ex3 (void)
{
    ASSR = 1<<AS2; // 非同期動作許可
    TCCR2A = (1<<COM2A0) | (1<<WGM21); // CTC動作,比較一致でOC2A交互
    TCCR2B = (1<<CS22) | (1<<CS21) | (1<<CS20); // 1024分周(=32768Hz/1024)で始動
    OCR2A = 32; // 比較値32設定
    while (ASSR & ((1<<OCR2AUB) | (1<<OCR2BUB) | (1<<TCR2AUB) | (1<<TCR2AUB) | (1<<TCN2UB))); // TC2レジスタ更新完了まで待機(注)
    TIFR2 = 1<<(1<<TOV2) | (1<<OCF2A) | (1<<OCF2B); // 保留割り込み解除(0)
    TIMSK2 = 1<<OCIE2A; // タイマ/カウンタ2比較A一致割り込み許可
    DDRB |= (1<<OC2A_PIN); // PB3/OC2Aピンを出力に設定
}
    
```

注: ATmega328PBデータシートの「**タイマ/カウンタ2の非同期動作**」項を参照してください。

次の段階では割り込み処理ルーチンが実装されなければなりません。このルーチンは毎回の比較一致事象で実行されます。この例での目的はPB5に接続されたLEDを交互ON/OFFすることです。

```

ISR_OCIE2A:    PUSH     R16                ; R16値スタック保存
               IN       R16, SREG          ; 現SREG値複写/保存
               RCALL    TOGGLEPIN         ; PB5値論理反転
               OUT      SREG, R16         ; SREG値回復
               POP      R16                ; スタックからR16値回復
               RETI
    
```

対応するC言語コードは次のとおりで有り得ます。

```

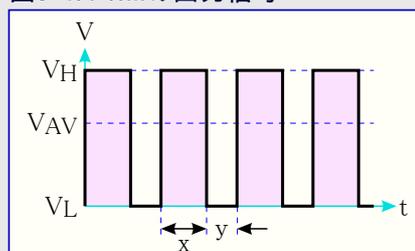
ISR (TIMER2_COMPA_vect)
{
    PORTB ^= (1<<USER_LED); // タイマ/カウンタ2比較A一致でPB5出力1/0交互切り替え
}
    
```

## 5. PWMの基本

PWMはPulse Width Modulation(パルス幅変調)の省略形です。この動作では、タイマ/カウンタが昇降カウンタ(計数器)として働きます。これは計数器が最大値へ上昇計数し、その後0へ解除されることを意味します。PWMの利点はデューティ サイクル関係が一貫した位相方向で変更できることです。

PWMが比較出力(OCnx)ピン交互切り替えに設定されると、このピンでの信号は右図で示されるように見れます。

図5-1. PWMの出力信号



VH : Highレベル出力電圧  
 VL : Lowレベル出力電圧  
 VAV : 平均出力電圧レベル  
 x : Highレベル デューティ サイクル  
 y : Lowレベル デューティ サイクル

相対的に高い速度のPWMと組み合わせられた出力ピンでの低域通過濾波器(ローパス フィルタ)が出力信号として方形波に代わって一定電圧レベルにさせるでしょう。式4は、この電圧レベルの計算方法を示します。

$$V_{AV} = \frac{(V_H \times x + V_L \times y)}{(x + y)} \dots\dots\dots (式4.)$$

ここで、  
 $x = OCRnx \times 2$   
 $y = (MaxVal - OCRnx)$

$$V_{AV} = \frac{(V_H \times OCRnx + V_L \times (MaxVal - OCRnx))}{MaxVal} \dots\dots\dots (式5.)$$

この方法がVCCとGND間の電圧レベルを生成することをタイマ/カウンタに許す事実は、D/A変換器がPWMを使って実装され得ることを意味します。これについての詳細は「AVR314:DTMF送信機」と「AVR335:AVRと直列DataFlashでのデジタル音響記録器」の応用記述で記述されます。

### 5.1. 例4 : タイマ/カウンタ2 PWM生成

この例はPWMの出力(PB3/OC2A)ピンでVCCとGND間の電圧生成方法を示します。これを観測するために、PB3がLEDに接続されるべきです。この出力信号は1/8が7/8(OCR2A=\$E0)になるデューティ関係を持ちます。

以下の初期化ルーチンはこのようなシステムの設定法を示します。

```

init_Ex4:      LDI      R16, (1<<COM2A1) | (1<<WGM21) | (1<<WGM20)    ; 非反転8ビット高速PWM動作指定値取得
               STS      TCCR2A, R16                               ; 非反転8ビット高速PWM動作設定
               LDI      R16, (1<<CS20)                             ; タイマ/カウンタ クロック=I/Oクロック指定値取得
               STS      TCCR2B, R16                               ; 前置分周なしでTC2始動
               LDI      R16, $E0                                  ; 1/8デューティ値取得
               STS      OCR2A, R16                               ; 1/8デューティ(比較)値設定
               SBI      DDRB, PORTB3                             ; PB3/OC2Aピンを出力に設定
               RET                                              ; 呼び出し元へ復帰
    
```

対応するC言語コードはこのように思えます。

```

void init_Ex4 (void)
{
    TCCR2A = (1<<COM2A1) | (1<<WGM21) | (1<<WGM20); // 非反転8ビット高速PWM動作設定
    TCCR2B = (1<<CS20); // 前置分周なしでTC2始動
    OCR2A = 0xE0; // 1/8デューティ(比較)値設定
    DDRB |= (1<<OC2A_PIN); // PB3/OC2Aピンを出力に設定
}
    
```

## 6. 更なる読み物

1. AVR072 : 16ビットI/Oレジスタの入出力
2. AVR131 : AVRの高速なPWMの使用法
3. AVR134 : 非同期計時器を使う実時間時計(RTC)
4. AVR314 : DTMF送信機
5. AVR335 : AVR®と直列DataFlash®でのデジタル音響記録器

## 7. 改訂履歴

文書改訂	日付	注釈
2505A	2002年2月	初版文書公開
2505B	2016年3月	より新しいデバイス用に更新

Atmel®, Atmelロゴとそれらの組み合わせ、Enabling Unlimited Possibilities®, AVR®, megaAVR®, STK®とその他は米国及び他の国に於けるAtmel Corporationの登録商標または商標です。他の用語と製品名は一般的に他の商標です。

**お断り:** 本資料内の情報はAtmel製品と関連して提供されています。本資料またはAtmel製品の販売と関連して承諾される何れの知的所有権も禁反言あるいはその逆によって明示的または暗示的に承諾されるものではありません。Atmelのウェブサイト<sup>1</sup>に位置する販売の条件とAtmelの定義での詳しい説明を除いて、商品性、特定目的に関する適合性、または適法性の暗黙保証に制限せず、Atmelはそれらを含むその製品に関連する暗示的、明示的または法令による如何なる保証も否認し、何ら責任がないと認識します。たとえAtmelがそのような損害賠償の可能性を進言されたとしても、本資料を使用できない、または使用以外で発生する(情報の損失、事業中断、または利益と損失に関する制限なしの損害賠償を含み)直接、間接、必然、偶然、特別、または付随して起こる如何なる損害賠償に対しても決してAtmelに責任がないでしょう。Atmelは本資料の内容の正確さまたは完全性に関して断言または保証を行わず、予告なしでいつでも製品内容と仕様の変更を行う権利を保留します。Atmelはここに含まれた情報を更新することに対してどんな公約も行いません。特に別の方法で提供されなければ、Atmel製品は車載応用に対して適当ではなく、使用されるべきではありません。Atmel製品は延命または生命維持を意図した応用での部品としての使用に対して意図、認定、または保証されません。

**安全重視、軍用、車載応用のお断り:** Atmel製品はAtmelが提供する特別に書かれた承諾を除き、そのような製品の機能不全が著しく人に危害を加えたり死に至らしめることがかなり予期されるどんな応用(“安全重視応用”)に対しても設計されず、またそれらとの接続にも使用されません。安全重視応用は限定なしで、生命維持装置とシステム、核施設と武器システムの操作の装置やシステムを含みます。Atmelによって軍用等級として特に明確に示される以外、Atmel製品は軍用や航空宇宙の応用や環境のために設計も意図もされていません。Atmelによって車載等級として特に明確に示される以外、Atmel製品は車載応用での使用のために設計も意図もされていません。

© HERO 2021.

本応用記述はAtmelのAVR130応用記述(Rev.2505B-03/2016)の翻訳日本語版です。日本語では不自然となる重複する形容表現は省略されている場合があります。日本語では難解となる表現は大幅に意識されている部分もあります。必要に応じて一部加筆されています。頁割の変更により、原本より頁数が少なくなっています。

必要と思われる部分には( )内に英語表記や略称などを残す形で表記しています。

青字の部分はリンクとなっています。一般的に赤字の0,1は論理0,1を表します。その他の赤字は重要な部分を表します。