

## 序説

本応用記述はAtmel ATtiny26, Atmel ATtiny15などのようないくつかのAtmel® tinyAVR®マイクロコントローラで利用可能な高速パルス幅変調器(PWM:Pulse Width Modulator)の使用のための導入部です。

高速PWMの優位点はアナログ出力信号の増加された帯域幅です。高い周波数は信号整形で使われる高価な濾波器部品を減らしたり小さくすることを更に許します。

- 高速PWMはデューティサイクル可変でパルス列を生成するのに使われます。
- PWM出力はOC1A(PB1)出力ピンで生成されます。
- アナログ濾波器は正弦波のようなアナログ信号を得るためにデジタルPWM出力を整形するのに使うことができます。
- ATtiny26の高速PWMの使い方を示すためにアセンブリとCのコード例が提供されます。

## 特徴

- 高速PWMを使うアナログ波形生成
- 正弦波を生成するための応用例
- 高速前置分周可能PWMクロック

## 目次

---

序説	1
特徴	1
1. 用語集	3
2. 説明	3
2.1. 高速PWM	3
2.2. PWM信号からのアナログ波形生成	4
2.3. 正弦波生成	5
3. 応用例	6
3.1. ファームウェア - アセンブリコード	6
3.1.1. 初期化	6
3.1.2. 割り込み処理ルーチン	6
3.1.3. 休止動作形態	7
3.2. ファームウェア - Cコード	7
3.2.1. 休止動作形態 - Cコード	7
3.3. 応用の考慮	7
4. 結果と結び	8
5. 参考文献	8
6. 改訂履歴	9

## 1. 用語集

DAC	デジタル⇒アナログ変換器 (D/A変換器)
ISR	割り込み処理ルーチン (Interrupt Service Routine)
kHz	キロ ヘルツ (10 <sup>3</sup> ヘルツ)
MHz	メガ ヘルツ (10 <sup>6</sup> ヘルツ)
PLL	位相固定化閉路 (Phase-Locked Loop)
PWM	パルス幅変調 (Pulse Width Modulation)
RC濾波器	抵抗/コンデンサ濾波器

## 2. 説明

本章は高速PWMの理論のための見識とアナログ波形生成での使い方を提供します。アナログ濾波器と結合された高速PWM出力はアナログ出力信号を生成する、換言すると、D/A変換器(DAC)に使うことができます。アナログ信号を生成するのに一定周期(固定基本周波数)を持つデジタルパルス列が使われます。異なるアナログレベルはデジタル信号のデューティサイクル(そしてそれによってパルス幅)を飼えることによって生成することができます。高いアナログレベルが必要とされる場合、デューティサイクルが増され、そしてその逆も然りです。この応用記述で考慮されるアナログ波形は正弦波です。

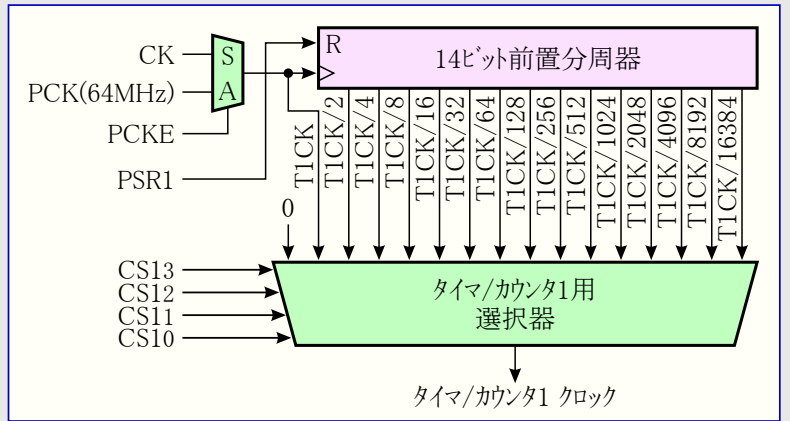
### 2.1. 高速PWM

AVR®ではPWM信号を生成するのにタイマ/カウンタが使われます。PWM基本周波数はタイマ/カウンタクロック周波数とカウンタの頂上値によって決められます。より速いクロック周波数はPWM基本周波数を増加し、そしてその逆も然りです。より低い頂上値は溢れに対する時間を減らし、それによってPWM周波数を増します。PWM基本周波数は次のように計算することができます。

$$\text{PWM周波数} = \text{タイマ/カウンタクロック速度} / \text{タイマ/カウンタ分解能}$$

ATtiny26デバイスではCPUクロックよりも高い速度でタイマ/カウンタを走行することを使用者に許す、高速PWMが特徴です。タイマ/カウンタ1は64 MHzまでのクロック速度を使って2つの精度、高速8ビットパルス幅変調を支援します。これは同期動作と非同期動作の2つのクロック動作形態を持ちます。同期動作はクロック時間基準としてシステムクロック(CK)を使い、非同期動作はクロック時間基準として高速周辺機能クロック(PCK)を使います。非同期動作はPLL制御/状態レジスタ(PLLCSR)からPCK許可(PCKE)ビットを設定(1)することによって許可することができます。タイマ/カウンタ1は非同期動作でPCK~PCK/16384間のクロック選択を提供する前置分周器設定が特徴です。タイマ/カウンタ1制御/状態レジスタB(TCCR1B)の前置分周器1リセット(PSR1)ビットの設定(1)は前置分周器をリセットします。タイマ/カウンタ1の前置分周器は右の構成図で示されます。

図2-1. タイマ/カウンタ1前置分周器



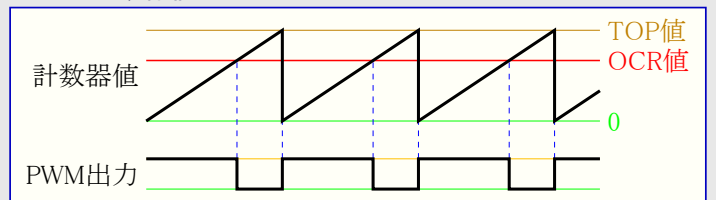
**注:** 内部RC発振器とPLLの構成設定と使い方のより多くの詳細についてはデバイスのデータシートを参照してください。

タイマ/カウンタ1のPLLは1MHzの基準クロックが必要です。発振校正(OSCCAL)レジスタを構成設定することによって1MHzを生成することで内部RC発振器を使うことができます。このクロック出力は64MHzの推奨最大周波数を生成することができるPLLへの基準として使われます。故に、最良の解決策で生成され得る最大PWM周波数は次のように与えられます。

$$\text{PWM周波数} = 64\text{MHz} / 256 = 250\text{kHz}$$

基本周波数をこれ以上に増すことは、0~100%のデューティサイクルでより少ない段階が利用可能になるため、減らされた分解能の犠牲になります。比較レジスタ(OCR)の値変更はデューティサイクルを変えます。OCR値の増加はデューティサイクルを増します。PWM出力はOCR値に達するまでHighで、タイマ/カウンタが頂上(TOP)値に達して0に巻き戻されるまでLowです。これは右図で示されます。

図2-2. 計数値とPWM出力

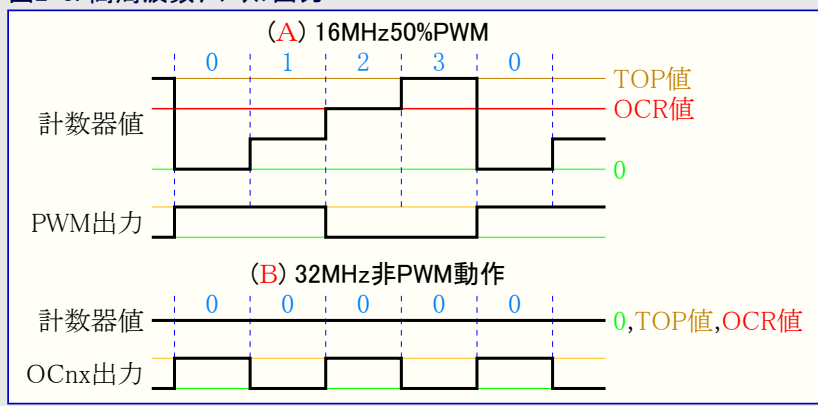


(訳注) ここでのOCRはATtiny26でのOCR1AまたはOCR1Bを意味します。例はOCR1Aを使います。

64MHzのタイマ/カウンタクロックとTOP値=3で、16MHzのPWM基本周波数を達成することができます。けれども、OCR値は今や0、1(25%デューティサイクル)、2(50%デューティサイクル)、3(100%デューティサイクル)に制限されます。これはTOP値を低めることがPWM基本周波数を増しますが、分解能を減らし得ることを示します。

このタイマ/カウンタで最大出力周波数を達成するには非PWM動作で走りなければなりません。OCR値とTOP値の両方が0に設定されなければなりません。そして計数器は0に張り付かされます。比較一致での動作の“交互出力”設定は、毎回のタイマ/カウンタクロックの刻みでの出力交互切り替えをタイマ/カウンタにさせます。この結果が右図で示されるような、32MHz信号です。

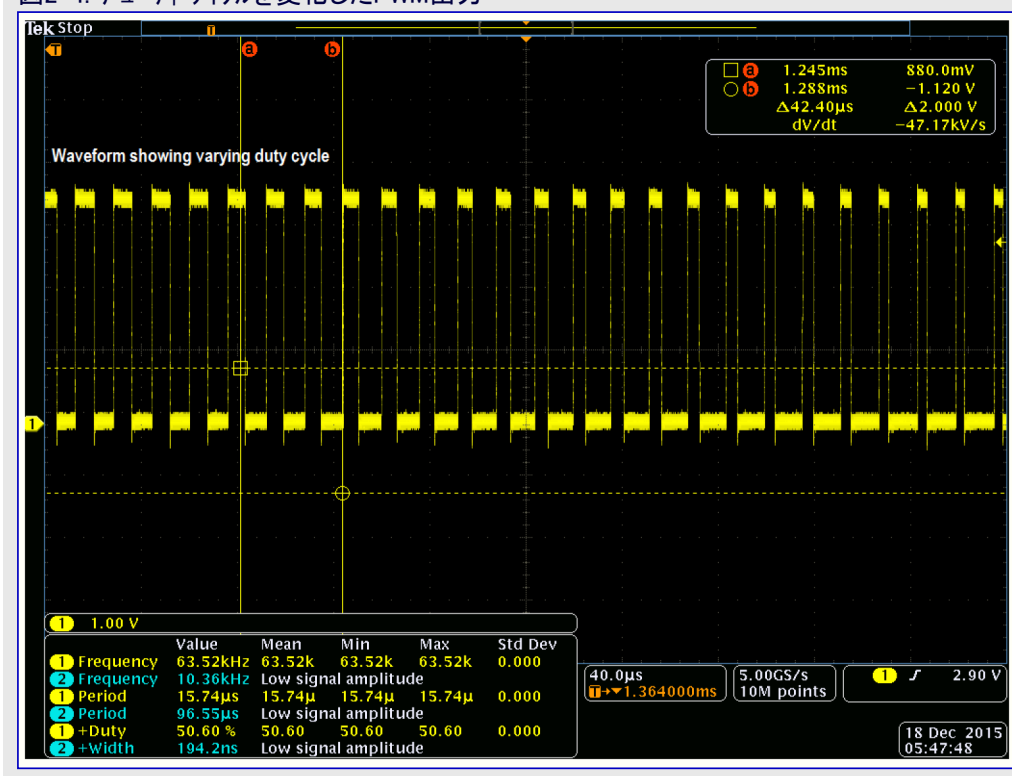
図2-3. 高周波数デジタル出力



## 2.2. PWM信号からのアナログ波形生成

アナログ波形は簡単な低域通過濾波器を使って1周期に渡ってPWM信号を平均化することによって生成することができます。この応用記述では、高速PWM出力からの正弦波生成の実装が説明されます。アナログ信号を生成するのに高速PWMが使われる場合、アナログレベル間の段階の大きさはPWM信号の分解能に依存します。PWM信号のデューティサイクルはアナログ波形の振幅を決めます。50%のデューティサイクルは供給電圧の半分のアナログ信号を与え、一方で75%のデューティサイクルは供給電圧の75%のアナログ信号を与えます。デューティサイクルを変化したPWM波形の実時間例が下図で示されます。

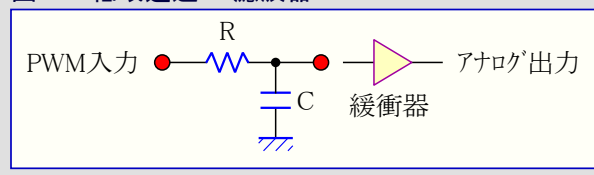
図2-4. デューティサイクルを変化したPWM出力



アナログ低域通過濾波器は例えば簡単な受動RC濾波器で有り得ます。濾波器は高いPWM基本周波数を取り去ってアナログ信号を通過させます。濾波器クロスオーバー周波数は目的のアナログ信号を変えないように充分高く選ばれなければなりません。同時に、PWM基本周波数からの脈動を最小にするために可能な限り低くなければなりません。より高い基本周波数は基本周波数を減じることがより意で、それによって信号の脈動を最小にします。分解能対基本周波数の選択は、故に応用依存の二律背反です。

アナログ信号が低インピーダンス入力に供給される場合、濾波器出力と負荷の間に緩衝増幅器が接続されるべきです。これは脈動電圧生成とコンデンサ放電からの負担を防ぎます。

図2-5. 低域通過RC濾波器



## 2.3. 正弦波生成

前の項で見られるように、アナログ波形の振幅はPWM信号のデューティサイクルに直接的に比例します。故に、正弦波が生成されるべきなら、PWM信号のデューティサイクルはそれに従って変化されなければなりません。ATtiny26ではOCR値がPWM信号のデューティサイクルを決めます。振幅の変化を制御するため、デューティサイクルは変化されなければならず、それによって正弦波を生成します。応用は毎回のタイマ/カウンタ溢れで読み込む標本(PWMのデューティサイクル)値を持つ正弦表を使います。正弦表を生成するには右のパラメータが考慮されなければなりません。

表2-1. 構成設定パラメータ

パラメータ	応用で使われる値
CPUFreq	8MHz
TimerFreq	16MHz
TimerTop	255
PWMFreq	62.5kHz
SineFreq	約244Hz

1. **CPUFreq** : これはシステムが動かされる周波数です。実演される応用では、CPUが内部RC発振器を使って8MHzで走行します。
2. **TimerFreq** : これはタイマ/カウンタ1が動かされる周波数です。実演される応用では、内部RC発振器の1MHz出力が64MHzクロックを生成するためのタイマ/カウンタ1 PLL基準として働きます。このクロックはタイマ/カウンタ1の前置分周能力を実演するため、その後16MHzへ前置分周されます。
3. **TimerTop** : これはPWM周波数のパラメータを決める1つであるタイマ/カウンタ1の頂上(TOP)値です。実演される応用では8ビットレジスタの比較レジスタ(OCR1C)に255が設定されます。
4. **PWMFreq** : これはPWM出力の周波数です。これは  $PWMFreq = TimerFreq / TimerTop$  によって計算することができます。
5. **SineFreq** : これはPWM信号を低域通過濾波器へ渡した後で生成される正弦波の周波数です。これは  $PWMFreq / TimerTop$  の式によって計算することができます。
6. **SampleValue** : これは毎回のタイマ/カウンタ溢れで比較レジスタ(OCR1A)に設定される正弦波の瞬間標本です。この標本値は生成されるアナログ波形(正弦波)の振幅を順番に制御するPWMのデューティサイクルを決めます。SampleValueを生成するための式は次のように示されます。

$$SampleValue_n = \left( \frac{TimerTop - 1}{2} \right) \times \sin\left( \frac{2 \times \pi \times n}{TimerTop} \right) + \left( \frac{TimerTop + 1}{2} \right)$$

注: 1. ここで、nは正弦波の1周期の標本番号です。これは0からTimerTopの範囲です。

2. CPUは毎回のタイマ/カウンタ1溢れ後にOCR1Aレジスタにデューティサイクル値を設定するの充分速く走行すべきことに注意しなければなりません。

正弦波の各種周波数を生成するための構成設定が次表で一覧にされます。

表2-2. 望む正弦波周波数を生成するための様々な組み合わせ

CPUFreq [MHz]	TimerFreq [MHz]	PWMFreq [kHz]	SineFreq [Hz]	TimerTop	溢れ前のCPU周期数
8	16	62.5	250	249	125
8	16	62.5	500	124	62.5
8	16	62.5	800	77	39
16	16	62.5	800	77	78
16	16	62.5	1000	62	63
16	16	62.5	1500	41	42

注: この表で示される値はCPU速度とPWM速度でいくつかの制限を持ちます。より多くの詳細については6頁の「割り込み処理ルーチン」を参照してください。

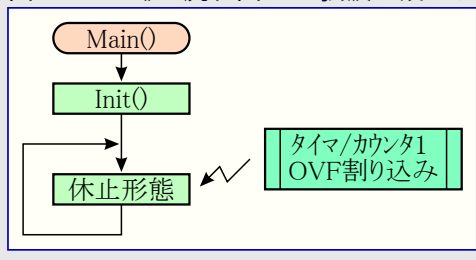
### 3. 応用例

この応用記述はAtmel ATtiny26の高速PWMから正弦波を生成するCとアセンブリの両言語でのコード例と共にやって来ます。本章はそれらの応用でコードを使う前に使用者が考慮する、ファームウェア、制限、設計パラメータについてもっと検討します。

#### 3.1. ファームウェア - アセンブリコード

この実装はCPUが8MHzで走行し、タイマ/カウンタ1が16MHzのクロックによってクロック駆動されるようです。それに従って必要なヒューズが設定されるべきです。コードは初期化、タイマ/カウンタ割り込み処理ルーチン、休止繰り返しの3つの部分から成ります。

図3-1. main()の流れ図 - 正弦波生成コード

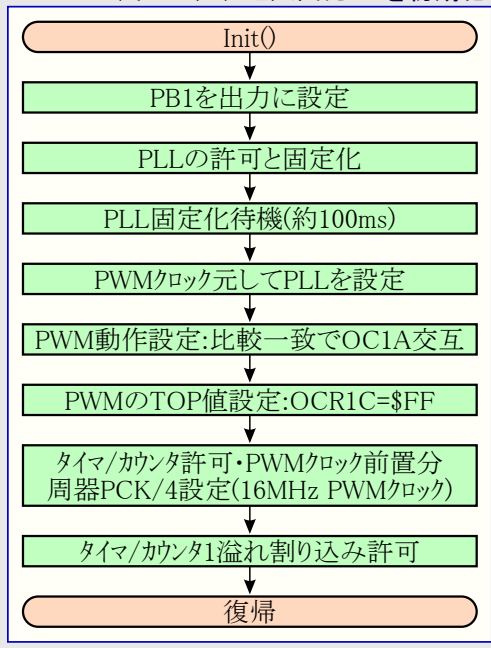


##### 3.1.1. 初期化

PWMから出力を生成するためにタイマ/カウンタ1の比較出力(OC1A)ピンが出力として構成設定されます。

1. タイマ/カウンタ用のクロック元はPLLを開始して(必要とされる)システムクロックに固定化されることによって用意されます。
2. PLLはシステムクロックで固定化するのに概ね100msかかり、従って進行するのに先立ってPLL固定化フラグを待つことが必要です。
3. PLLが固定化されると、タイマ/カウンタ用のクロック元としてそれが選択されます。
4. PWM動作は比較一致でOC1Aピンが交互切り替えするように選択されます。
5. タイマ/カウンタの頂上(TOP)値は\$FFに設定されます。TOP値は分解能とPWMの基本周波数に影響を及ぼし、より高いTOP値はより高い分解能、より低い基本周波数です。
6. 前置分周器が設定され、またタイマ/カウンタを開始します。
7. 溢れ割り込みが許可されます。

図3-2. init()の流れ図 - 高速PWM動作用にタイマ/カウンタ1と入出力ピンを初期化



##### 3.1.2. 割り込み処理ルーチン

タイマ/カウンタ1値がOC1Aレジスタ(\$FF)に達すると、タイマ/カウンタ1溢れ割り込み処理ルーチン(ISR)が実行されます。これはOC1Aレジスタが定数のため、一定間隔で起きます。この間隔は高速PWM出力信号の基本周波数です。

5頁の「正弦波生成」で説明されるように生成された正弦表は参照表としてフラッシュメモリに格納されます。ISRが実行され時に、正弦表からの値がOC1Aレジスタに設定されます。各参照に於いて参照表の指標は連続的な値が読み込まれるように増加されます。この方法ではパルス幅が正弦波に変調されます。

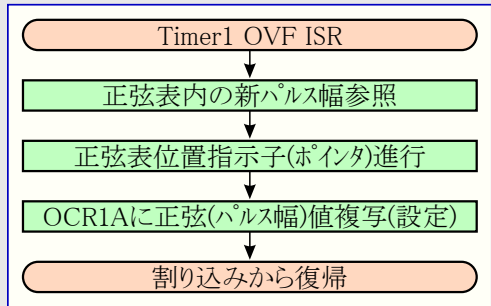
**注:** OC1Aレジスタは緩衝され、実際のOC1Aレジスタ内への緩衝部のラッチがタイマ/カウンタ溢れで起こります。

アセンブリ言語での割り込みルーチンは実行するのに13クロック周期かかります。割り込みの呼び出しと復帰を加えて、合計21システムクロック周期になります。タイマ/カウンタ1が255とするTOP値を持つ8ビットのタイマ/カウンタなので、割り込みは  $TimerTop / (TimerFreq / CPUFreq) \Rightarrow 256 / 2 = 128$  周期毎に起きます。

タイマ/カウンタ1のクロックが64MHzに構成設定され、CPUが8MHzで動かされる場合、タイマ/カウンタ溢れ割り込みは(応用の制限内である)システムクロックの32周期毎に起きます。

64MHzの最大周波数でタイマ/カウンタ1をクロック駆動するのが可能であるにも拘らず、前置分周器の使い方を説明するために、PLL出力は16MHzに4分周されます。

図3-3. OC1A\_isr()の流れ図 - OC1Aに正弦表を設定するタイマ/カウンタ1溢れISR



### 3.1.3. 休止動作形態

デバイスを電力削減状態に置くと同時に起こる割り込みを待つのに休止動作形態アイドルが使われます。割り込みが処理されると、休止に戻ります。

## 3.2. ファームウェア – Cコード

C言語での割り込みと割り込み処理ルーチンの実装はアセンブリ言語のそれを同じです。より多くの詳細については6頁の「[ファームウェア – アセンブリコード](#)」を参照してください。C言語で実装されたISRがOsに設定された最適化で46 CPU周期かかることに注意されるべきです。

### 3.2.1. 休止動作形態 – Cコード

デバイスに対して休止動作形態を許可するために以下のコード断片が追加されます。

```
sleep_enable();
while(1)
{
    // 休止動作形態へ移行
    sleep_mode();
}
```

`sleep_enable()`と`sleep_mode()`の関数は`sleep.h`で予め定義された命令です。

## 3.3. 応用の考慮

応用の実装中に以下の考慮が払われなければなりません。

1. この応用で使われるRC濾波器はPWM出力からアナログ信号を生成するための最も簡単な構成です。より小さな脈動、雑音成分などを持つアナログ信号出力のため、より良い信号状況が実行されなければなりません。
2. RC濾波器の出力は振幅を減らされたアナログ信号です。目的を解決するために、必要に基づいて、適切な増幅回路を追加することができます。
3. PWM周波数は正弦波の分解能を減らすことによって更に増すことができます。けれども、減らされた分解能は増された波形の段階の大きさに帰着し、脈動と滑らかでない波形に終わるでしょう。
4. 設計パラメータは $TimerTop / (TimerFreq / CPUFreq)$ がアセンブリ言語での応用に対して21周期、C言語での応用に対して46周期よりも大きくあるべきです。これを破ることは望まない周波数で生成される正弦波に帰着するかもしれません。各種構成設定については、5頁の[表2-2. 望む正弦波周波数を生成するための様々な組み合わせ](#)を参照してください。
5. 出力される正弦波の周波数はCPU周波数とタイマ/カウンタ1のクロック周波数に依存します。タイマ/カウンタ1に使われるクロックは内部RC発振器を基準とするPLLです。故に、望む正弦波の周波数を生成するにはRC発振器を構成することが必要です。

## 4. 結果と結び

以下複写画像は5頁の表2-1. 構成設定パラメータで言及された構成設定でAtmel ATtiny26のPWMによって生成された正弦波信号の例です。

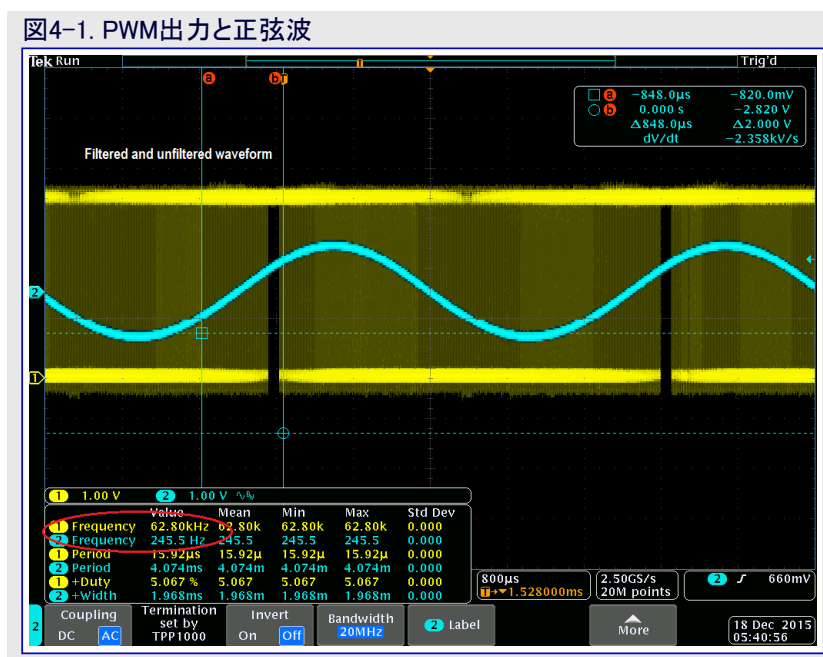
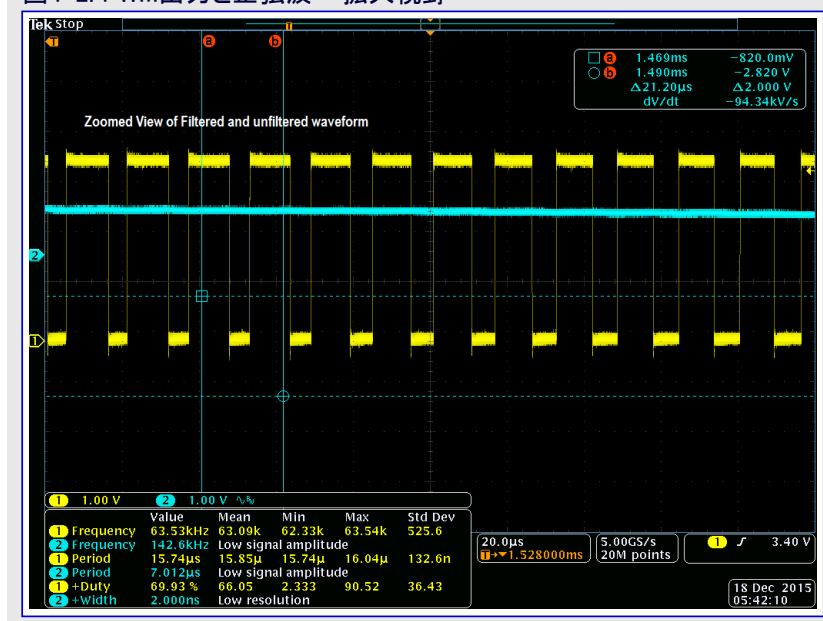


図4-2. PWM出力と正弦波 - 拡大視野



注: 1. 黄色の波形は濾波されていないPWM信号

2. 青色の波形は濾波された正弦波信号

複写画像はデジタルパルス変調された信号であるOC1Aピンの出力と濾波/整形されたPWM信号を示します。PWM信号を(PWM出力のデューティサイクルによって制御される振幅であるアナログ信号の)正弦波に整形するのに簡単なRC濾波器が使われます。使ったRC濾波器はR=10kΩ、C=0.1μFで、1kHzの濾波器クロスオーバー周波数の結果になり、低い周波数の正弦波を通す一方で、高いPWM基本周波数を濾波します。

## 5. 参考文献

1. AVR130 : AVRタイマ/カウンタの初期設定と使用法
2. AVR135 : PWMデューティサイクル測定へのタイマ捕獲使用
3. AVR205 : Atmel tinyAVRとAtmel megaAVRで容易にさせる周波数測定
4. AVR504 : ATtiny26からATtiny261/461/861への移植



## 6. 改訂履歴

文書改訂	日付	注釈
2542A	2003年9月	初版文書公開
2542B	2016年3月	Atmel Studio 7用に更新とCコード例追加

Atmel®, Atmelロゴとそれらの組み合わせ、Enabling Unlimited Possibilities®, AVR®, tinyAVR®とその他は米国及び他の国に於けるAtmel Corporationの登録商標または商標です。他の用語と製品名は一般的に他の商標です。

**お断り:** 本資料内の情報はAtmel製品と関連して提供されています。本資料またはAtmel製品の販売と関連して承諾される何れの知的所有権も禁反言あるいはその逆によって明示的または暗示的に承諾されるものではありません。Atmelのウェブサイトに表示する販売の条件とAtmelの定義での詳しい説明を除いて、商品性、特定目的に関する適合性、または適法性の暗黙保証に制限せず、Atmelはそれらを含むその製品に関連する暗示的、明示的または法令による如何なる保証も否認し、何ら責任がないと認識します。たとえAtmelがそのような損害賠償の可能性を進言されたとしても、本資料を使用できない、または使用以外で発生する(情報の損失、事業中断、または利益と損失に関する制限なしの損害賠償を含み)直接、間接、必然、偶然、特別、または付随して起こる如何なる損害賠償に対しても決してAtmelに責任がないでしょう。Atmelは本資料の内容の正確さまたは完全性に関して断言または保証を行わず、予告なしでいつでも製品内容と仕様の変更を行う権利を保留します。Atmelはここに含まれた情報を更新することに対してどんな公約も行いません。特に別の方法で提供されなければ、Atmel製品は車載応用に対して適当ではなく、使用されるべきではありません。Atmel製品は延命または生命維持を意図した応用での部品としての使用に対して意図、認定、または保証されません。

**安全重視、軍用、車載応用のお断り:** Atmel製品はAtmelが提供する特別に書かれた承諾を除き、そのような製品の機能不全が著しく人に危害を加えたり死に至らしめることがかなり予期されるどんな応用(“安全重視応用”)に対しても設計されず、またそれらとの接続にも使用されません。安全重視応用は限定なしで、生命維持装置とシステム、核施設と武器システムの操作の装置やシステムを含みます。Atmelによって軍用等級として特に明確に示される以外、Atmel製品は軍用や航空宇宙の応用や環境のために設計も意図もされていません。Atmelによって車載等級として特に明確に示される以外、Atmel製品は車載応用での使用のために設計も意図もされていません。

© HERO 2021.

本応用記述はAtmelのAVR131応用記述(Rev.2542B-03/2016)の翻訳日本語版です。日本語では不自然となる重複する形容表現は省略されている場合があります。日本語では難解となる表現は大幅に意識されている部分もあります。必要に応じて一部加筆されています。頁割の変更により、原本より頁数が少なくなっています。

必要と思われる部分には( )内に英語表記や略称などを残す形で表記しています。

青字の部分はリンクとなっています。一般的に赤字の0,1は論理0,1を表します。その他の赤字は重要な部分を表します。