

AVR1311 : XMEGA タイマ/カウンタ拡張の使い方

要点

- 新波形生成拡張(AWeX)
 - ・ 沈黙時間挿入
 - ・ 模様型生成
 - ・ 誤り保護
- 高分解能拡張(HiRes)
 - ・ 2ビット(4倍)分解能増加

1. 序説

XMEGA®のいくつかのタイマ/カウンタはモータや電力の制御応用のような応用に有用な拡張部署を持っています。本資料は利用可能な拡張部署の導入とそれらの使用法を与えます。

2. AWeX

新波形生成拡張(AWeX)は代表的にモータや電力の制御応用に使用されるタイマ/カウンタ拡張の集合です。AWeX拡張使用時、タイマ/カウンタ部署のPWM出力はポートピンを制御するAWeX部署を通して経路付けされます。

図2-1. 新波形生成拡張(AWeX)部署概要

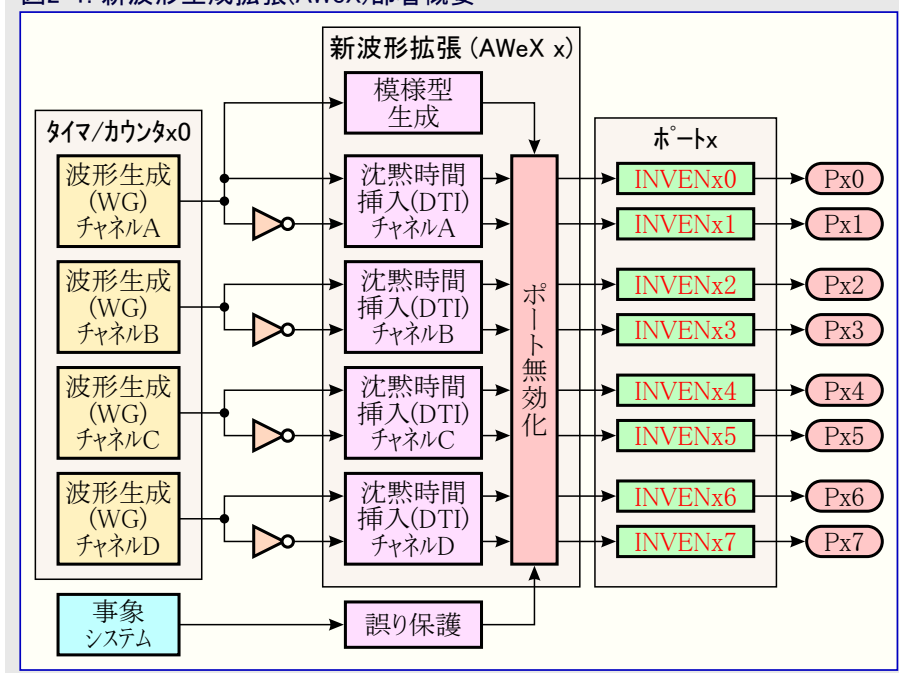


図2-1.は3つの補助機能、沈黙時間挿入(DTI)、模様型生成、誤り保護と共にAWeX部署の概要を示します。

AWeX部署は選択したタイマ/カウンタ部署で利用可能です。より多くの情報についてはデバイスのデータシートを参照してください。



8ビット **AVR**®
マイクロコントローラ

応用記述

本書は一般の方々の便宜のため有志により作成されたもので、ATMEL社とは無関係であることを御承知ください。しおりのはじめにでの内容にご注意ください。

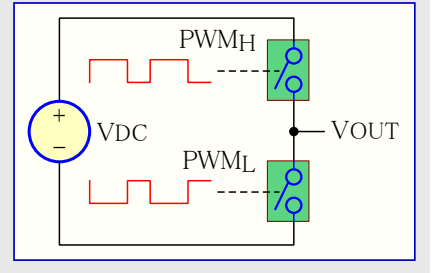
Rev. 8076A-04/08, 8076AJ3-03/14

2.1. 沈黙時間挿入

モータ制御のような多くの応用では図2-2.で示されるのと同様の半ブリッジ形態を使用して波形を生成するのにPWMが使用されます。H側とL側の切り換えが反転PWM波形(PWM_HとPWM_L)で与えられるなら、平均出力電圧(V_{OUT})はPWM_H信号のデューティサイクルに比例します。

図2-2.のような半ブリッジは代表的にMOSFETまたはIGBTを使用して実現されます。これらのデバイスは即時のON/OFFタイミングの能力ではありません。出力には常に小さな上昇/下降時間があります。L側スイッチに印加される信号がH側へ印加される信号の正に逆版なら、切り換え間にL側とH側のスイッチが共に導通する短い時間があり、その短時間に対して正電源とGND間の回路短絡を引き起こします。通常、これは突き抜け(シュートスルー)として知られ、明らかに避けられるべきです。

図2-2. 代表的な半ブリッジ設定



通常、突き抜けを避けるための方法は切り換えの瞬間の周りに小さな沈黙時間を挿入することです。L側がOFFに切り替わるとき、H側は沈黙時間が経過するまでONに切り換わりません。これは沈黙時間挿入と呼ばれます。

沈黙時間拡張は突き抜けがソフトウェア欠陥の結果として起き得ないことを保証する自動沈黙時間挿入を扱います。H側とL側に対する沈黙時間は沈黙時間High側(DTHS)レジスタと沈黙時間Low側(DTLS)レジスタを通して個別に設定することができます。手っ取り早い方法として、DTHSとDTLSは沈黙時間両側同時書き込み(DTBOTH)レジスタへ書くことによって同じ値に設定することができます。この沈黙時間値は主システムクロック周期で与えられます。従って沈黙時間に対する可能な範囲は0~255主システムクロック周期です。

2.1.1. ピン割り当て

沈黙時間挿入(DTI)拡張は(他の)I/Oポート(機能を)直接的に無効化し、タイマ/カウンタ部署よりも高い優先権を持ちます。ピン割り当ては表2-1.で示されます。各チャンネルでの沈黙時間挿入は独立して許可することが可能です。DTI拡張を使用する信号に接続される出力ピンだけがAWeX部署によって無効化されます。

表2-1. 沈黙時間挿入ピン割り当て

ピン	7	6	5	4	3	2	1	0
信号	CCDL	CCDH	CCCL	CCCH	CCBL	CCBH	CCAL	CCAH

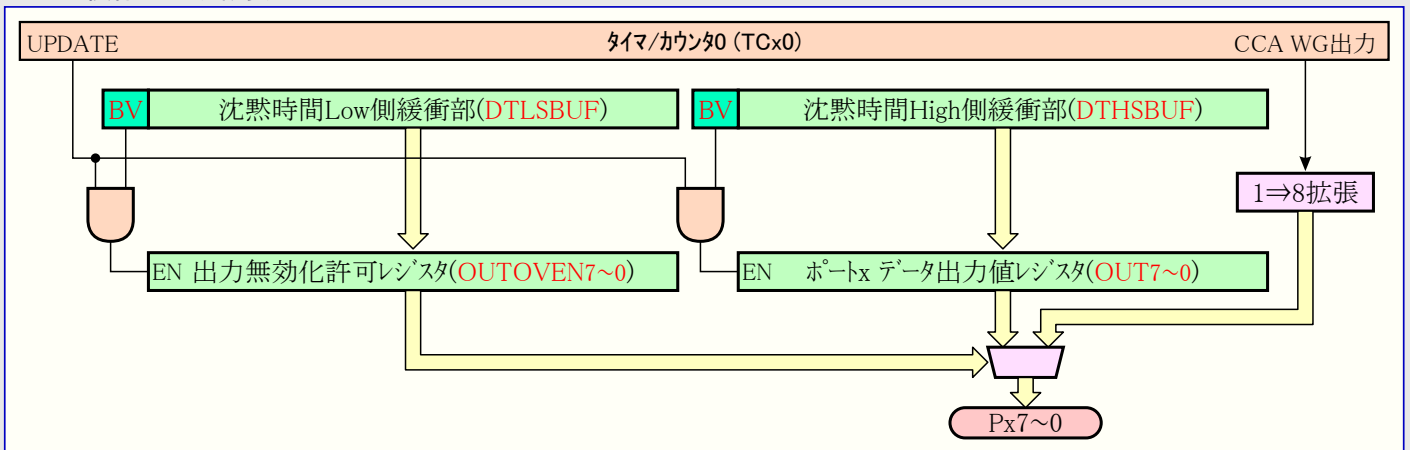
2.2. 模様型生成

模様型生成拡張は接続されたポートで同期したビット模様を生成するのに沈黙時間挿入(DTI)レジスタと2重緩衝構造を再使用します。加えて、同じI/Oポートに接続されたタイマ/カウンタ0からの比較チャンネルAは、全てのポートピンの(他の機能を)無効化して配給することができます。これはI/Oポートで生成されるべきパルス幅変調での複合模様を可能にします。

模様型生成器はブラシレスDCとステップングのモータ用の転換手順、LED配列の制御、または多くの目的先へPWM信号を選択的に分配する必要があるどんな応用に対しても使用することができます。

模様型生成器の機能は図2-3.で図解されます。沈黙時間Low側緩衝(DTLSBUF)レジスタはAWeX部署の出力無効化許可(OUTOVEN)レジスタに対する緩衝レジスタとして使用され、一方沈黙時間High側緩衝(DTHSBUF)レジスタは関連するI/Oポート部署のデータ出力値(OUT)レジスタに対する緩衝レジスタとして使用されます。緩衝レジスタからそれらの目的先への値のラッチはタイマ/カウンタ部署の更新(UPDATE)条件に同期されます。更新条件についてのより多くの情報に関してはデータシートまたはAVR1306応用記述でタイマ/カウンタを調べてください。

図2-3. 模様型生成概要



2.3. 誤り保護

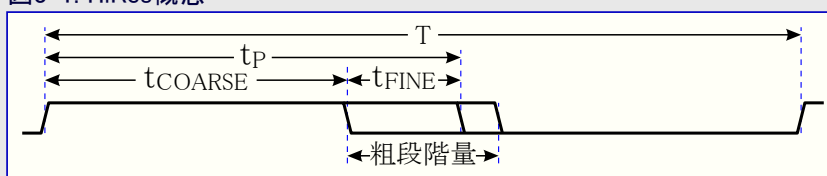
誤り保護機能は誤り検知時に素早く決定的な行動を可能にします。誤り保護は事象で制御され、従って事象システムからのどの事象でも誤り活動を起動するのに使用することができます。

誤り保護が許可されている時は、選択した事象チャネルからやって来るどの事象も事象活動を起動することができます。各事象チャネルは誤り保護入力として独立して許可することができ、指定された事象チャネルは共にORされ、誤り保護に対して同時に使用されるべき複数の事象元を可能にします。誤り保護のより多くの情報についてはXMEGA手引書を読んでください。

3. HiRes

高分解能(HiRes)拡張部署は4の係数によってPWM出力周波数を増やします。これは4倍高い周波数で走行する高分解能部を標準タイマ/カウンタ部署のPWM生成能力と結合することによって成し遂げられます。この概念は図3-1.で図解されます。パルス幅は t_{COARSE} と t_{FINE} の2つの部分に分けられます。これらの合計(t_p)が総合的なパルス幅です。タイマ/カウンタ部が荒い(粗)パルスを生成し、一方HiRes拡張が0~3の細かいクロック周期によって荒い(粗)パルスを拡張します。

図3-1. HiRes概念



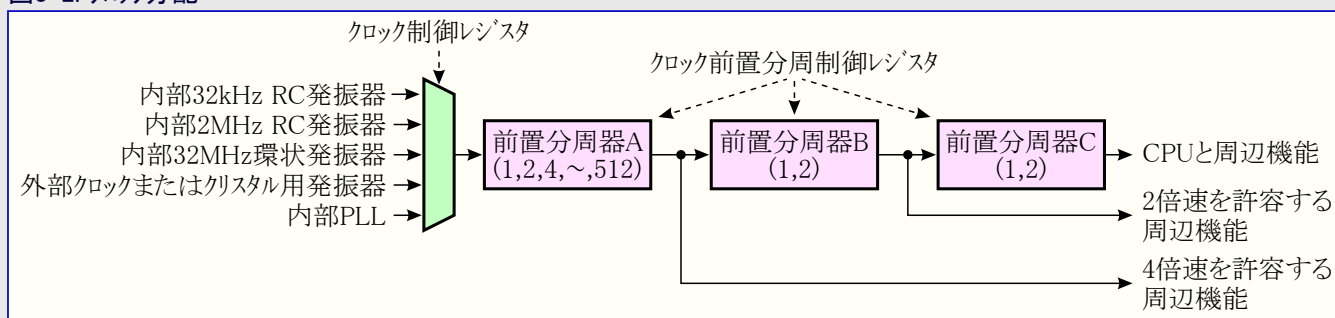
これは2つの部分でPWM生成を分割することによって成し遂げられます。タイマ/カウンタ部はタイマ/カウンタ比較チャネルの上位(MSB)14ビットに基いてPWM信号を生成する責任があります。この荒い(粗)PWM信号はタイマ/カウンタ比較チャネルの下位(LSB)2ビットに基いてPWM信号を生成する責任があるHiRes拡張に供給されます。

HiRes拡張はHiRes制御レジスタA(HIRESx.CTRLA)内の2ビット(HREN1,HREN0)によって制御されます。これらのビットは各々、タイマ/カウンタx0とタイマ/カウンタx1に対する高分解能動作を許可します。

3.1. HiRes動作用システム クロック形態設定

高分解能(HiRes)拡張部署を意図するように動かすために、HiRes部署は主システムクロックよりも4倍高い周波数でのクロック入力が必要とします。図3-2.はクロック配給システムの簡略図を示します。この図で示されるように前置分周器Bと前置分周器Cの許可がシステムクロック周波数を4分周します。HiRes部署はCPUクロック周波数の4倍の前置分周器A出力によってクロック駆動されます。クロックシステムは「AVR100 3:XMEGAのクロックシステムの使い方」応用記述でもっと詳細に説明されます。

図3-2. クロック分配



3.2. HiRes部署の使い方

クロックシステムが正しく形態設定され、高分解能(HiRes)拡張部署が許可されると直ぐに、タイマ/カウンタは高分解能動作の準備が整いません。HiRes動作ではタイマ/カウンタが殆どCPU周波数の4倍で走行したかのように動きます。けれども、これはそうではなく、違いは僅かですが、しかし重要です。

- ・タイマ/カウンタ自体はシステム(CPU)クロック周波数の4倍で走行しませんが、各システム(CPU)クロック周期に対して4で計数します。別の言葉では、最下位2ビットが常に0です。
- ・タイマ/カウンタの定期/TOP値は“高分解能”値を設定することができません。最下位2ビットは0でなければなりません。
- ・正または負の出力パルスは1粗段階よりも決して短くできません。0の比較値は定常的なLow出力を生成します。定期(PER)レジスタに等しい比較値は定常的なHigh出力を生成します。

4. ドライバ実装

内包されたドライバは(波形生成を含む)タイマ/カウンタ部署の主な機能の全てを制御する関数を持ちます。全ての関数は最初の引数としてタイマ/カウンタ部署に対するポインタを取り、故に1つのXMEGAの全タイマ/カウンタ部署に対して同じ関数を再使用することができます。

このドライバが高性能の考えで書かれていないことに注意してください。それはXMEGAのタイマ/カウンタでの始めと素早い試作に対する容易な使用の雛形を得るためのライブラリとして設計されています。時間とコード量が重要な応用開発については、マクロまたはレジスタへの直接アクセスでの関数呼び出しへの置換を考慮してください。

4.1. ファイル

ソースコード一括は次のファイルから成ります。

- `awex_driver.c` : AWeXドライバ ソース ファイル
- `awex_driver.h` : AWeXドライバ ヘッダ ファイル
- `hires_driver.c` : HiResドライバ ソース ファイル
- `hires_driver.h` : HiResドライバ ヘッダ ファイル
- `tc_extensions_example.c` : タイマ/カウンタ拡張の使用例

4.2. Doxygen資料化

全てのソースファイルはDoxygenを使用する自動資料生成用に準備されています。Doxygenは特別なキーワードを使用してソースコードを分析することによって、ソースコードから資料を作成するツールです。Doxygenについてのより多くの詳細に関しては<http://www.doxygen.org>を訪ねてください。予めコンパイルされたDoxygen資料は本応用記述に伴うソースコードと共に供給され、ソースコードフォルダの[readme.html](#)ファイルから利用可能です。



本社

Atmel Corporation

2325 Orchard Parkway
San Jose, CA 95131
USA
TEL 1(408) 441-0311
FAX 1(408) 487-2600

国外営業拠点

Atmel Asia

Unit 1-5 & 16, 19/F
BEA Tower, Millennium City 5
418 Kwun Tong Road
Kwun Tong, Kowloon
Hong Kong
TEL (852) 2245-6100
FAX (852) 2722-1369

Atmel Europe

Le Krebs
8, Rue Jean-Pierre Timbaud
BP 309
78054 Saint-Quentin-en-
Yvelines Cedex
France
TEL (33) 1-30-60-70-00
FAX (33) 1-30-60-71-11

Atmel Japan

104-0033 東京都中央区
新川1-24-8
東熱新川ビル 9F
アトメル ジャパン株式会社
TEL (81) 03-3523-3551
FAX (81) 03-3523-7581

製品窓口

ウェブサイト

www.atmel.com

技術支援

avr@atmel.com

販売窓口

www.atmel.com/contacts

文献請求

www.atmel.com/literature

お断り: 本資料内の情報はATMEL製品と関連して提供されています。本資料またはATMEL製品の販売と関連して承諾される何れの知的所有権も禁反言あるいはその逆によって明示的または暗示的に承諾されるものではありません。ATMELのウェブサイトに位置する販売の条件とATMELの定義での詳しい説明を除いて、商品性、特定目的に関する適合性、または適法性の暗黙保証に制限せず、ATMELはそれらを含むその製品に関連する暗示的、明示的または法令による如何なる保証も否認し、何ら責任がないと認識します。たとえATMELがそのような損害賠償の可能性を進言されたとしても、本資料を使用できない、または使用以外で発生する(情報の損失、事業中断、または利益の損失に関する制限なしの損害賠償を含み)直接、間接、必然、偶然、特別、または付随して起こる如何なる損害賠償に対しても決してATMELに責任がないでしょう。ATMELは本資料の内容の正確さまたは完全性に関して断言または保証を行わず、予告なしでいつでも製品内容と仕様の変更を行う権利を保留します。ATMELはここに含まれた情報を更新することに対してどんな公約も行いません。特に別の方法で提供されなければ、ATMEL製品は車載応用に対して適当ではなく、使用されるべきではありません。ATMEL製品は延命または生命維持を意図した応用での部品としての使用に対して意図、認定、または保証されません。

© Atmel Corporation 2008. 全権利予約済 ATMEL[®]、ロゴとそれらの組み合わせ、AVR[®]とその他はATMEL Corporationの登録商標、XMEGA[®]とその他は商標またはその付属物です。他の用語と製品名は一般的に他の商標です。

© HERO 2014.

本応用記述はATMELのAVR1311応用記述(doc8076.pdf Rev.8076A-04/08)の翻訳日本語版です。日本語では不自然となる重複する形容表現は省略されている場合があります。日本語では難解となる表現は大幅に意識されている部分もあります。必要に応じて一部加筆されています。頁割の変更により、原本より頁数が少なくなっています。

必要と思われる部分には()内に英語表記や略称などを残す形で表記しています。

青字の部分はリンクとなっています。一般的に赤字の0,1は論理0,1を表します。その他の赤字は重要な部分を表します。