

## AVR1316 : XMEGA 自己プログラミング

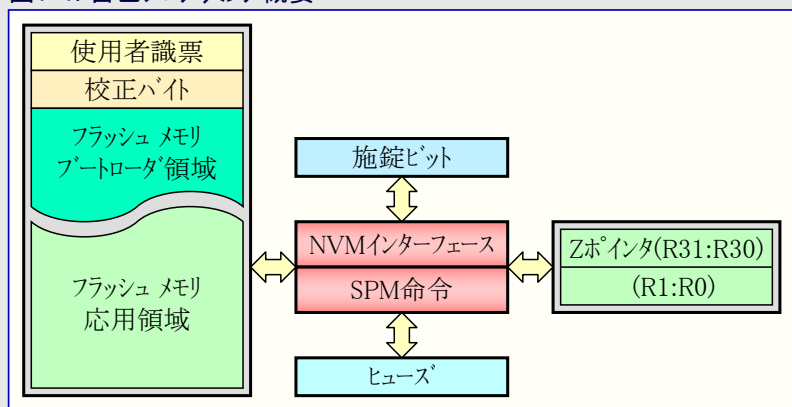
## 要点

- 不揮発性メモリへのソフトウェア アクセス
- 校正バイト読み込み
- ヒューズ バイト読み込み
- 施錠ビット読み書き
- 使用者識票の消去、読み込み、書き込み
- 応用領域の消去、読み込み、書き込み
- ブート領域の消去、読み込み、書き込み
- 応用領域とブート領域に対するCRC生成
- 最適化されたアセンブリ言語実装
- ドライバのソースコード内包

## 1. 序説

本応用記述は素早い準備と行動のための例と共にXMEGA®の自己プログラミング機能の基本的な機能を記述します。その上、Cインターフェースを持つアセンブリ言語で書かれたドライバ インターフェースが含まれています。

図1-1. 自己プログラミング概要



## 2. 部署概要

本項はXMEGA自己プログラミング機能の基本的な機能と形成任意選択の概要を提供します。

## 2.1. 不揮発性メモリ部署

XMEGAのフラッシュメモリ、識票と校正のバイト、ヒューズと施錠のビットは不揮発性メモリ(NVM)部署を使用して全てアクセスすることができます。NVM部署はEEPROMへのアクセスにも使用されます。より多くの情報については「AVR1315:XMEGA EEPROMのアクセス」またはデバイスのデータシートを参照してください。

NVM部署が多数の目的を取り扱うので、フラッシュメモリなどのアクセスにこれを使用する前に(EEPROM更新のような)他の操作で多忙でないのを調べるのが重要です。NVM状態(**STATUS**)レジスタのNVM多忙(**NVMBUSY**)フラグはNVM部署が多忙の時に設定(1)されます。

自己プログラミング実行のためのNVM部署使用はNVM指令を伴います。これらは読み込み、書き込み、消去などに対する指令です。多くの指令はその指令の発行前に設定すべきアドレスまたは指示子を必要とします。いくつかの指令は値も返します。

メモリとアクセス形式に依存して3つの異なる指令形式があります。指令形式は次からの3項目で記述されます。指令の概要とそれらの使用は以降の2.5項で得られます。



8ビット **AVR**<sup>®</sup>  
マイクロコントローラ

## 応用記述

本書は一般の方々の便宜のため有志により作成されたもので、ATMEL社とは無関係であることを御承知ください。しおりのはじめにでの内容にご注意ください。

Rev. 8070B-11/08, 8070BJ3-03/14

### 2.1.1. NVM活動に基く指令

NVM活動に基く指令はNVM活動を開始するためにNVM制御レジスタA(CTRLA)のNVM指令実行(CMDEX)ビットが設定(1)されなければならない命令です。NVM指令実行ビットは必要とする制御レジスタが予め設定された後で設定(1)されなければなりません。NVM活動に基く指令はEEPROM、ヒューズビット、施錠ビットのアクセスとフラッシュメモリの領域に対するCRC計算に使用されます。

正確な手順は次の通りです。

1. 必要なら、NVMアドレス(ADDRn)レジスタにアドレスまたは指示子を格納してください。
2. 必要なら、NVMデータ(DATAN)レジスタにデータを格納してください。
3. NVM指令(CMD)レジスタ内に指令符号を格納してください。
4. 形態設定変更保護(CCP)レジスタ内にI/Oレジスタ保護識票(バイト値\$D8)を格納してください。これは次からの4CPU命令周期間、全ての割り込みを自動的に禁止します。
5. 次からの4CPU命令周期内で、NVM制御レジスタA(CTRLA)のNVM指令実行(CMDEX)ビットを設定(1)してください。
6. その操作はNVM多忙(NVMBUSY)フラグが解除(0)される時に終了されます。
7. その操作からの結果はNVMデータ(DATAN)レジスタで利用可能です。

次の操作がNVM活動に基く指令を使用します。

- ヒューズバイト読み込み
- 施錠ビット書き込み
- 応用領域に対するCRC生成
- ブート領域に対するCRC生成

### 2.1.2. LPMに基く指令

LPMに基く指令はLPM命令が使用される指令です。LPM命令は必要とする制御レジスタが予め設定された後で実行されます。LPMに基く指令はフラッシュメモリの読み込みに使用されます。XMEGAデバイスでは応用コード、校正バイト、識票バイトがフラッシュメモリに配置されています。

正確な手順は次の通りです。

1. 必要なら、Zポイント(R31とR30)内にアドレスまたは指示子を格納してください。
2. NVM指令(CMD)レジスタ内に指令符号を格納してください。
3. LPM命令を実行してください。
4. この操作は直ちに終了します。
5. この操作からの結果はR0レジスタで利用可能です。

次の操作がLPMに基く指令を使用します。

- 校正バイト読み込み
- 使用者アクセス可能な識票バイト読み込み
- フラッシュメモリ読み込み

### 2.1.3. SPMに基く指令

SPMに基く指令はCPUがSPM命令を実行する指令です。SPM命令は必要とする制御レジスタが予め設定された後で実行されます。SPMに基く指令はフラッシュメモリの消去と書き込みに使用されます。XMEGAデバイスでは応用コード、校正バイト、識票バイトがフラッシュメモリに配置されています。

正確な手順は次の通りです。

1. 必要なら、Zポイント(R31とR30)内にアドレスまたは指示子を格納してください。
2. 必要なら、R1とR0のレジスタ内にデータを格納してください。
3. NVM指令(CMD)レジスタ内に指令符号を格納してください。
4. 形態設定変更保護(CCP)レジスタ内にSPM保護識票(バイト値\$9D)を格納してください。これは次からの4CPU命令周期間、全ての割り込みを自動的に禁止します。
5. 次からの4CPU命令周期内で、SPM命令を実行してください。
6. その操作はNVM多忙(NVMBUSY)フラグが解除(0)される時に終了されます。

次の操作がSPMに基く指令を使用します。

- 使用者識票列消去
- 使用者識票列書き込み
- フラッシュメモリ消去
- フラッシュメモリページ緩衝部格納(設定)
- フラッシュメモリ書き込み
- フラッシュメモリページ緩衝部破棄

## 2.2. フラッシュメモリの消去と書き込み

フラッシュメモリを更新するには非分離操作と分離操作の2つの方法があります。非分離書き込みでは、フラッシュメモリ位置が1操作で消去されて書かれます。分離操作では消去と書き込みが独立した操作です。

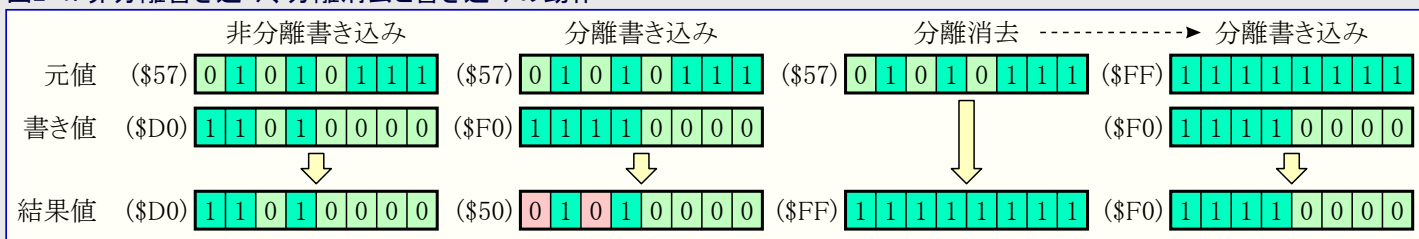
フラッシュメモリ位置消去時、全ビットが論理1に設定されます。その後分離書き込みは選択したビットを論理0にプログラミングすることができます。最初に論理1へ消去してその後選択したビットに論理0を書く非分離書き込みと異なり、分離書き込み操作はビットを0から1に変更することができません。これは異なる値での1つの位置への複数書き込みがその間でその位置が消去されない場合に、結局全位置が論理0になりつつある結果に終わります。これは既存値と書き込み値間の(正)論理AND操作と同様です。

非分離書き込みは1つの消去または1つの書き込みの時間の概ね倍の時間がかかります。従って、予め(例えば初期化の間に)フラッシュメモリ位置を消去することによって、時間を節約するのに使用することができます。例えば、応用が電力低下検知時に極めて重要なデータの保存を必要とする場合、分離書き込みは非分離書き込みよりも短い時間で済みます。

分離書き込みに関する他の有用な応用は、特に頻繁にフラッシュメモリ位置を更新する応用に対してフラッシュメモリの耐久性を増すことです。フラッシュメモリ位置が消去されなければならない場合以外、フラッシュメモリ位置が消去されない仕組みを実装することによって、分離操作機能はフラッシュメモリの耐久性を増します。これはEEPROMに対する分離と非分離の書き込みと同様です。より多くの詳細については「AVR101:高耐久性EEPROM記憶」応用記述を参照してください。

消去操作と書き込み操作の違いは操作前後のバイト値と共に下の図2-1.で図解されます。例えフラッシュメモリ領域が語(ワード)アドレス指定でも、簡単化のため、この図はバイトアドレスを示します。

図2-1. 非分離書き込み、分離消去と書き込みの動作



## 2.3. ページ一時緩衝部

フラッシュメモリは順番が語(ワード)アドレス指定のページで構成されます。消去と書き込みの両動作はページで操作されます。ページ容量はメモリ容量に依存し、デバイスのデータシートで与えられます。消去と書き込みの操作はフラッシュメモリに書かれるべきページ全体の準備が整うまで個別語(ワード)を格納するのにページ一時緩衝部を使用します。

フラッシュページ緩衝部は「AVR1315:XMEGA EEPROMのアクセス」応用記述で記述される、EEPROMページ緩衝部と非常に良く似ています。違いは例えフラッシュページ緩衝部内に少数のデータだけが格納されていても、データ書き込み時にページ全体が更新される、またはページ消去実行時にページ全体が消去されます。EEPROMページ緩衝部については、EEPROMページ緩衝部の書き込みまたは消去時に格納した緩衝部位置だけが影響を及ぼされます。使い方の詳細についてはコード例を学習してください。

実際のフラッシュページ書き込み操作は2つの操作、(1)ページ緩衝部へのデータ格納と(2)フラッシュメモリのページへのデータ書き込みから成ります。ページ緩衝部への設定時、ページ緩衝部内の語(ワード)を選択するのにフラッシュメモリアドレスの下位部分を使用され、一方上位部分は無視されます。ページの書き込みまたは消去時、アドレスの上位部分がページを選択し、一方下位部分は無視されます。フラッシュメモリが語(ワード)アドレス指定のため、アドレスの最下位ビット(LSB)は常に無視されます。

最初に語(ワード)が一旦緩衝部内に格納されると、NVM状態(STATUS)レジスタのフラッシュページ緩衝部設定中(FLOAD)フラグが設定(1)されます。このビットは緩衝部が破棄されるか、またはページ書き込み(非分離または分離の書き込み)が実行されるかのどちらかまで設定(1)に留まります。

ページ緩衝部内の各語(ワード)位置が緩衝部の破棄またはページ書き込みの前に1度だけ書くことができることに注意してください。

## 2.4. 応用領域とブート領域

XMEGAのフラッシュメモリは応用領域とブート領域の2つの領域に分けられています。応用領域は通常の応用ファームウェアを格納し、一方ブート領域は大抵ブートローダ応用を格納するのに使用されます。

ブート領域は通常の応用ファームウェアにも使用することができます。SPMに基づく指令を実行するコードがブート領域からだけ走行することができるので、この領域は大抵ブートローダやフラッシュメモリの更新または他のSPMに基づく指令の走行を必要とする応用ファームウェアの一部に使用されます。

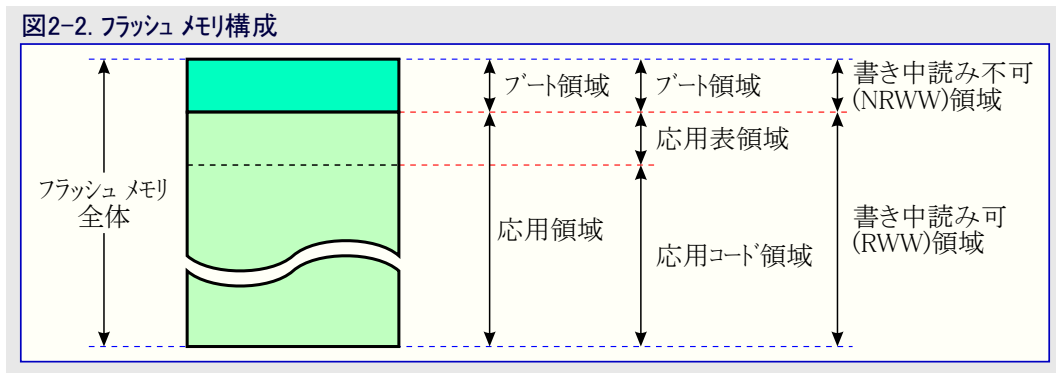
応用領域とブート領域には分離された施錠ビットがあり、故にこの2つの領域に対する読みと/または書きは個別に制限することができます。また、応用領域の上部は残り部分から独立した自身の施錠ビットの組を持っています。この上位領域はフラッシュメモリでの大きな表の格納と保守を典型とするので、応用表領域と呼ばれます。

応用表領域を使用する一般的な筋書きは次の通りです。

- ・ 応用領域に応用ファームウェアを格納し、対応する施錠ビットを使用して施錠してください。
- ・ 応用表領域に大きな表の格納と維持をし、後で更新を必要とする場合は不施錠のままにしてください。
- ・ ブート領域に(SPMに基づく指令を使用して)フラッシュメモリの表を保守するファームウェア部分を格納し、対応する施錠ビットを使用してブート領域を施錠してください。

応用表領域容量が常にブート領域容量と等しいことに注意してください。

下の図2-2は相互に関連する各種フラッシュメモリ領域の概要を示します。



### 2.4.1. 書き中読み不可(NRWW)領域

ブート領域全体は書き中読み不可(NRWW)領域として参照されます。NRWW領域が書かれつつある間、フラッシュメモリのどの位置からの読み込みも不可能です。読み込みにはコード実行とLPMに基づく指定を使用するフラッシュメモリのデータ読み込みを含みます。

SPMに基づく指令はブート領域からだけ実行することができます。ブートローダ応用が自身の更新を欲した場合、ブート領域が書かれつつある間、命令実行は停止されます。

### 2.4.2. 書き中読み可(RWW)領域

応用領域全体は書き中読み可(RWW)領域として参照されます。これはこの領域が書かれつつある間にこの領域からの読み込みが可能なことを意味しません。それは応用領域が更新されつつある間にブート領域からコードを読んで実行するのが可能なことを意味します。

この特性は応用ファームウェアまたは応用表領域のフラッシュメモリ表を更新する間、重要な機能の走行を保つことを可能にします。

### 2.4.3. SPM施錠

或る応用は始動設定後に応用領域を更新し、その後は次のリセットまたは電源OFF/ONまでそのままにします。この使い方に対する安全な予防策として、NVM部署は如何なるSPMに基づく指令に対しても更なる全てのアクセスを施錠することができます。

SPM施錠指令はNVM活動に基づく指定の変形を必要とします。正確な手順は次の通りです。

1. 形態設定変更保護(CCP)レジスタ内にI/Oレジスタ保護識票(バイト値\$D8)を格納してください。これは次からの4CPU命令周期間、全ての割り込みを自動的に禁止します。
2. 次からの4CPU命令周期内で、NVM制御レジスタB(CTRLB)のSPM施錠(SPMLOCK)ビットを設定(1)してください。

ソフトウェア例はこの機能の実装を含みます。

### 2.4.4. ブートリセットベクタ

応用領域を更新するブートローダファームウェアを使用する応用は電源投入またはリセット後、応用領域の代わりにブート領域のコード実行を始めるようにXMEGAを形態設定する必要があります。応用領域の代わりにブート領域の最初の位置(RESET割り込みベクタ)にアドレスを初期設定する形態設定に対して専用のヒューズビットが使用されます。ヒューズ設定とプログラミングの情報についてはデバイスのデータシートを参照してください。



## 2.4.5. 割り込みベクタ表位置

或る応用は例え応用領域が更新されつつある時でも選ばれた重要な機能の走行を保つことを必要とします。これらの機能は度々割り込み制御され、更新中の全ての時間で許可されて実行可能なことを必要とします。応用領域更新時、コードは応用領域から実行することができません。割り込み処理コードはブート領域に2重化される必要があり、割り込みベクタ表が再配置されなければなりません。

一般的な割り込みの情報と割り込みベクタ表の移動方法の詳細については「AVR1305:XMEGAの割り込みと設定可能な多段割り込み制御器」応用記述を参照してください。

## 2.4.6. 消費電力削減

既知のどの時間でも未使用のフラッシュメモリ領域(応用領域またはブート領域)を禁止するようにNVM部署を形態設定することが可能です。禁止されたフラッシュメモリ領域では消費電流がないので、この機能は応用での消費電力を最小にします。既定での両領域は許可ですが、NVM制御レジスタB(CTRLB)のフラッシュ電力削減動作許可(FPRM)ビットの設定(1)によって、コードを実行している領域だけが許可されます。実行の流れが或る領域から別の領域へ移動する(例えば関数呼び出しの場合)、CPUは6クロック周期停止され、同時に或る領域が許可され、別の領域が禁止されます。

この6周期の罰則はLPM操作が禁止されたフラッシュメモリ領域をアクセスする時にも適用します。

応用表領域は応用領域の一部で、応用領域が許可される時に許可されることに注意してください。

## 2.5. 指令要約

下の表2-1はソースコードで使用した象徴的な名称に沿った自己プログラミング操作に対して利用可能な全てのVNM指令の概要を与えます。指令のバイト値、その形式、簡単な内容も含まれます。より多くの詳細については例のソースコードを学習してください。

表2-1. 関連NVM指令

指令	符号	形式	内容
NO_OPERATION	\$00	(LPM)	無操作/アドレスZからR0内にフラッシュバイト読み込み
READ_USER_SIG_ROW	\$01	LPM	指示子Zの使用者識別バイトをR0内に読み込み
READ_CALIB_ROW	\$02	LPM	指示子Zの校正バイトをR0内に読み込み
READ_FUSES	\$07	NVM	指示子ADDR0のヒューズバイトをDATA0内に読み込み
WRITE_LOCK_BITS	\$08	NVM	DATA0を施錠ビットに書き込み
ERASE_USER_SIG_ROW	\$18	SPM	指示子Zの使用者識別バイトを消去
WRITE_USER_SIG_ROW	\$1A	SPM	R0を指示子Zの使用者識別バイトに書き込み
ERASE_APP	\$20	SPM	応用領域全体を消去
ERASE_APP_PAGE	\$22	SPM	アドレス上位ビットだけ使用し、アドレスZの応用領域ページを消去
LOAD_FLASH_BUFFER	\$23	SPM	アドレス下位ビットだけ使用し、R1:R0の語(ワード)をページ緩衝部内のアドレスZに格納(設定)
WRITE_APP_PAGE	\$24	SPM	アドレス上位ビットだけ使用し、ページ緩衝部をアドレスZの応用領域ページに書き込み
ERASE_WRITE_APP_PAGE	\$25	SPM	アドレス上位ビットだけ使用し、アドレスZの応用領域ページを消去して、ページ緩衝部をアドレスZの応用領域ページに書き込み
ERASE_FLASH_BUFFER	\$26	SPM	ページ緩衝部を破棄(消去)
ERASE_BOOT_PAGE	\$2A	SPM	アドレス上位ビットだけ使用し、アドレスZのブート領域ページを消去
WRITE_BOOT_PAGE	\$2C	SPM	アドレス上位ビットだけ使用し、ページ緩衝部をアドレスZのブート領域ページに書き込み
ERASE_WRITE_BOOT_PAGE	\$2D	SPM	アドレス上位ビットだけ使用し、アドレスZのブート領域ページを消去して、ページ緩衝部をアドレスZのブート領域ページに書き込み
APP_CRC	\$38	NVM	応用領域からCRCを計算し、DATA2:DATA1:DATA0に格納
BOOT_CRC	\$39	NVM	ブート領域からCRCを計算し、DATA2:DATA1:DATA0に格納

CRC生成に関する詳細な方法はデバイスのデータシートで得られます。

### 2.5.1. 特殊状態: 施錠ビット読み込み

施錠ビットはNVM施錠ビット(LOCKBITS)レジスタ内にI/O割り当てされ、どんなNVM指令もなしに直接読むことができます。

## 2.6. 割り込みの考慮

同一応用で割り込みと自己プログラミング操作を使用する時は以下が考慮されるべきです。

- ・フラッシュ ページ緩衝部内容を不正にしないよう注意してください。ページ緩衝部設定時、割り込み処理がページ緩衝部をアクセスしないことを確認してください。割り込み処理がページ緩衝部のアクセスに使用される場合、同時に応用の他の部分がページ緩衝部をアクセスしないことを確認してください。
- ・NVM操作終了時を検知するのにNVM多忙(NVMBUSY)フラグを継続的にポーリングする代わりに、NVM割り込み制御(INTCTRL)レジスタのSPM操作可割り込みレベル(SPMLVL)ビット領域で適切な割り込みレベルを設定することによってSPM割り込みを許可することが可能です。対応する割り込み処理はNVM多忙(NVMBUSY)フラグが設定(1)されていない時に必ず呼び出されます。これは割り込み制御フラッシュ メモリ更新の実装に使用することができます。割り込みのより多くの情報は「AVR1305:XMEGAの割り込みと設定可能な多段割り込み制御器」応用記述で得られます。

## 3. 始める前に

本項はXMEGAの自己プログラミングでの実験とでの準備と実行に対する基本段階を簡単に片付けます。必要なレジスタが関連ビット設定と共に記述されます。少しの一般的筋書きが以下の項で記述されます。更なる例と詳細については例のソフトウェアを学習してください。

### 3.1. 全応用領域更新

この一般的筋書きはパソコンの応用を通して直列通信からフラッシュ メモリのデータを更新するブートローダ用です。応用領域全更新の場合に推奨される手順は次の通りです。

1. SPM指令ERASE\_APPで応用領域全体を消去してください。
2. NVM多忙(NVMBUSY)フラグが解除(0)されるのを待ってください。
3. 通信チャンネルを伝わって来る値するデータを1ページ取得してください。
4. SPM指令LOAD\_PAGE\_BUFFERを使用してデータをページ緩衝部に格納(設定)してください。
5. 新データをフラッシュ メモリのページへ書くのに、SPM指令WRITE\_APP\_PAGEを使用してください。
6. NVM多忙(NVMBUSY)フラグが解除(0)されるのを待ってください。
7. 全てのページが更新されるまで手順3.からを繰り返してください。

### 3.2. 選択位置更新

他の一般的筋書きはフラッシュ メモリ上の選択位置、例えばフラッシュ メモリ(なるべくなら応用表領域)に格納された定数表またはパラメータを更新することです。このような読み-変更-書き操作に対して推奨される手順は次の通りです。

1. 素直にLPM読み込み指令(NO\_OPERATION)を使用して、更新されるべき位置を含むフラッシュ メモリのページをSRAM緩衝部内に読んでください。
2. SRAM緩衝部内で選択位置を更新してください。
3. SPM指令LOAD\_PAGE\_BUFFERを使用して更新されたSRAM緩衝部からデータをページ緩衝部に格納(設定)してください。
4. 以前の内容を消去して新データをフラッシュ メモリのページへ書くのに、SPM指令ERASE\_WRITE\_APP\_PAGEを使用してください。
5. NVM多忙(NVMBUSY)フラグが解除(0)されるのを待ってください。

## 4. ドライバ実装

本応用記述はCインターフェースを持つアセンブリ言語で実装された基本的な自己プログラミングドライバの一括ソースコードを含みます。より多くの詳細についてはドライバのソースコードとデバイスのデータシートを参照してください。

### 4.1. ファイル

一括ソースコードは4つのファイルから成ります。

- ・ `sp_driver.s` : 自己プログラミングドライバ ソース ファイル
- ・ `sp_driver.s90` : 自己プログラミングドライバ ソース ファイル
- ・ `sp_driver.h` : 自己プログラミングドライバ ヘッダ ファイル
- ・ `sp_example.c` : 自己プログラミングドライバを使用するコード例

利用可能なドライバ インターフェース関数とそれらの使用の完全な概要についてはソースコードの資料を参照してください。

### 4.2. Doxygen資料化

全てのソースファイルはDoxygenを使用する自動資料生成用に準備されています。Doxygenは特別なキーワードを使用してソースコードを分析することによって、ソースコードから資料を作成するツールです。Doxygenについてのより多くの詳細に関しては<http://www.doxygen.org>を訪ねてください。予めコンパイルされたDoxygen資料は本応用記述に伴うソースコードと共に供給され、ソースコードフォルダの`readme.html`ファイルから利用可能です。



## 本社

### *Atmel Corporation*

2325 Orchard Parkway  
San Jose, CA 95131  
USA  
TEL 1(408) 441-0311  
FAX 1(408) 487-2600

## 国外営業拠点

### *Atmel Asia*

Unit 1-5 & 16, 19/F  
BEA Tower, Millennium City 5  
418 Kwun Tong Road  
Kwun Tong, Kowloon  
Hong Kong  
TEL (852) 2245-6100  
FAX (852) 2722-1369

### *Atmel Europe*

Le Krebs  
8, Rue Jean-Pierre Timbaud  
BP 309  
78054 Saint-Quentin-en-  
Yvelines Cedex  
France  
TEL (33) 1-30-60-70-00  
FAX (33) 1-30-60-71-11

### *Atmel Japan*

104-0033 東京都中央区  
新川1-24-8  
東熱新川ビル 9F  
アトメル ジャパン株式会社  
TEL (81) 03-3523-3551  
FAX (81) 03-3523-7581

## 製品窓口

### ウェブサイト

[www.atmel.com](http://www.atmel.com)

### 技術支援

[avr@atmel.com](mailto:avr@atmel.com)

### 販売窓口

[www.atmel.com/contacts](http://www.atmel.com/contacts)

### 文献請求

[www.atmel.com/literature](http://www.atmel.com/literature)

お断り: 本資料内の情報はATMEL製品と関連して提供されています。本資料またはATMEL製品の販売と関連して承諾される何れの知的所有権も禁反言あるいはその逆によって明示的または暗示的に承諾されるものではありません。ATMELのウェブサイトに位置する販売の条件とATMELの定義での詳しい説明を除いて、商品性、特定目的に関する適合性、または適法性の暗黙保証に制限せず、ATMELはそれらを含むその製品に関連する暗示的、明示的または法令による如何なる保証も否認し、何ら責任がないと認識します。たとえATMELがそのような損害賠償の可能性を進言されたとしても、本資料を使用できない、または使用以外で発生する(情報の損失、事業中断、または利益の損失に関する制限なしの損害賠償を含み)直接、間接、必然、偶然、特別、または付随して起こる如何なる損害賠償に対しても決してATMELに責任がないでしょう。ATMELは本資料の内容の正確さまたは完全性に関して断言または保証を行わず、予告なしでいつでも製品内容と仕様の変更を行う権利を保留します。ATMELはここに含まれた情報を更新することに対してどんな公約も行いません。特に別の方法で提供されなければ、ATMEL製品は車載応用に対して適当ではなく、使用されるべきではありません。ATMEL製品は延命または生命維持を意図した応用での部品としての使用に対して意図、認定、または保証されません。

© Atmel Corporation 2008. 全権利予約済 ATMEL®、ロゴとそれらの組み合わせ、AVR®とその他はATMEL Corporationの登録商標、XMEGA®とその他は商標またはその付属物です。他の用語と製品名は一般的に他の商標です。

## © HERO 2014.

本応用記述はATMELのAVR1316応用記述(doc8070.pdf Rev.8070B-11/08)の翻訳日本語版です。日本語では不自然となる重複する形容表現は省略されている場合があります。日本語では難解となる表現は大幅に意識されている部分もあります。必要に応じて一部加筆されています。頁割の変更により、原本より頁数が少なくなっています。

必要と思われる部分には( )内に英語表記や略称などを残す形で表記しています。

青字の部分はリンクとなっています。一般的に赤字の0,1は論理0,1を表します。その他の赤字は重要な部分を表します。