

AVR1606 : XMEGA 内部RC発振器校正

要点

- ±1%精度で補正可能なRC周波数
- JTAGインターフェース経由で調整可能なRC発振器を持つ全てのXMEGA®を支援
- 或る時点に於けるJTAGICEmk IIとAVRONEを使用する校正
- どの動作電圧と温度でもRC発振器を調整
- 製品プログラミング中に使用するためのファームウェア実装

1. 序説

この応用記述は内部RC発振器を校正するための高速且つ正確な方法を記述します。それは調整可能な内部RC発振器とJTAGインターフェースを持つどのXMEGAでも使用できる、容易に適合可能な校正ファームウェアのソースコードを提供します。このファームウェアはAVR®ツールのJTAGICEmk IIとAVRONEを用いる校正をデバイスに許します。

内部RC発振器周波数はXMEGAデバイス用のデータシートで指定された周波数の±1%以内に校正することができます。この機能は外部発振器に比べて広い柔軟性と重要な費用節約を提供します。

ATMELの工場で行われる校正は一定の動作電圧と温度(代表的に85°C, 3V)で行われます。内部RC発振器の周波数が動作電圧と温度の両方によって影響を及ぼされるため、特定の応用環境に合う第2校正が望まれるかもしれません。この第2校正は特定の動作電圧または温度に合わせるために、標準校正で提供されるものよりも高い精度を得るために実行することができます。

この応用記述で記述される校正方法は、識票列から工場校正バイトを読み、それをデバイスのメモリに書き戻すのに比べて1秒の何分の1ほど長くかかるだけです。従って、全体プログラミング時間は製造中のプログラミング段階で校正を実行する時に殆ど影響を及ぼしません。

或るシステムでは、発振器の走行時校正を実行することがより有利かもしれません。これは動作電圧と無関係で且つ温度範囲全体に渡って正確なシステムクロックを必要とする応用に於いて望まれるかもしれません。その場合は32.768kHz時計用クリスタルが信頼性と費用効率的な解決策を提供するかもしれません。走行時自動校正は「7. 走行時校正」章によって網羅されます。

即時開始の手引きは本資料の最後で得られます。

2. 動作の理屈 – 内部RC発振器

製造に於いて内部RC発振器は3V/85°Cで殆ど校正されます。校正中に使用される動作電圧についての情報に関しては、個別デバイスのデータシートで発振器特性を参照してください。設計者がATMELによる工場での標準校正によって提供され得るのを越える、他の動作電圧と温度で±1%の精度を必要とするなら、RC発振器の第2校正を実行することが可能です。これを行うことによってどの動作電圧と温度でも±1%以内の周波数精度を得ることが可能です。従って第2校正は発振器の精度または周波数を改善または適合させるために実行することができます。

2.1. クロック選択

XMEGAのシステムクロック元はソフトウェアから選択可能で、通常動作中に変更することができます。各発振器任意選択は発振器が準備可かを調べるため、ソフトウェアから読むことができる状態フラグを持ちます。リセット後にXMEGAは校正付き2MHz内部RC発振器からの走行で始動します。クロック選択の概要はデータシートで利用可能です。

2.2. 校正付き内部RC発振器概要

XMEGAには32768kHzのRC発振器から自動校正機能を持つ工場校正された32MHzRC発振器に及ぶ3つの校正付きRC発振器があります。全ての校正付き発振器は主システムクロックとして使用できます。

後続項はXMEGAマイクロコントローラで利用可能な校正付き内部RC発振器の概要を提供します。

2.2.1. 32.768kHz校正付きRC発振器

このRC発振器は概ね32.768kHzのクロックを提供します。発振器が仕様内で動作するのを保証するため、リセットの間に工場校正値が32.768kHz発振器校正レジスタへ書かれます。校正レジスタは発振器周波数の走行時校正のためにソフトウェアからも書けます。発振器は32.768kHz出力と1.024kHz出力の両方を提供する組み込み前置分周器を使用します。



8ビット AVR®
マイクロコントローラ

応用記述

本書は一般の方々の便宜のため有志により作成されたもので、ATMEL社とは無関係であることを御承知ください。しおりのはじめにでの内容にご注意ください。

Rev. 8277A-12/09, 8277AJ2-03/14

2.2.2. 2MHz校正付きRC発振器

このRC発振器は概ね2MHzのクロックを提供します。この発振器は発振器の走行時自動校正を許可できるデジタル固定化閉路(DFLL)を使用します。発振器が仕様内で動作するのを保証するため、リセット間に工場校正値が2MHz DFLL校正レジスタへ書かれます。校正レジスタは発振器の手動走行時校正のためにソフトウェアからも書けます。

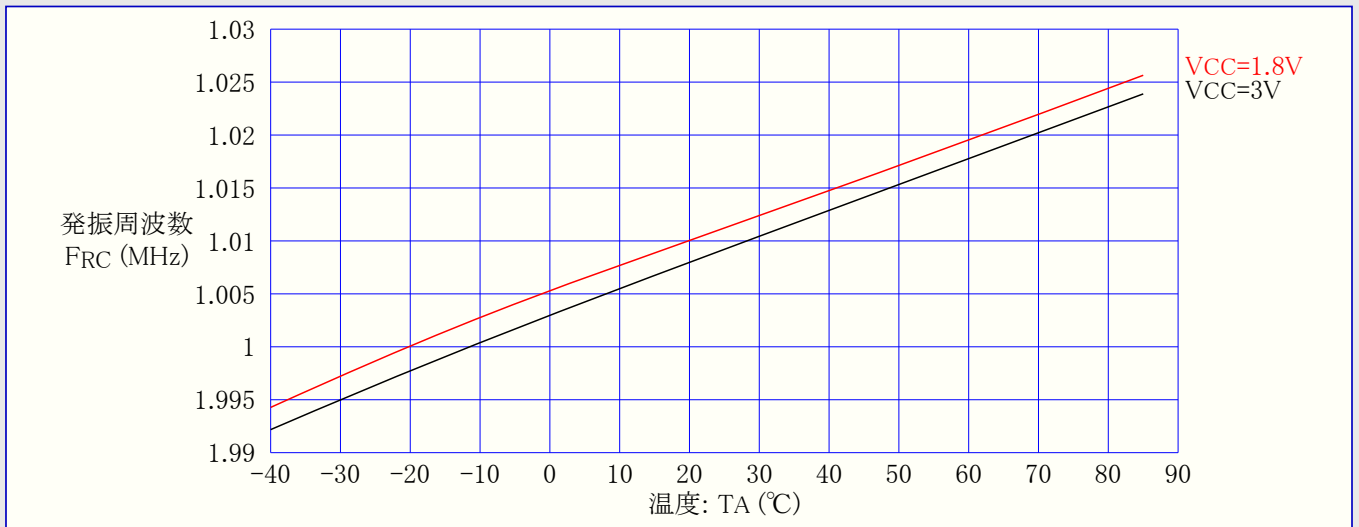
2.2.3. 32MHz校正付きRC発振器

このRC発振器は概ね32MHzのクロックを提供します。この発振器は発振器の走行時自動校正を許可できるデジタル固定化閉路(DFLL)を使用します。発振器が仕様内で動作するのを保証するため、リセット間に工場校正値が32MHz DFLL校正レジスタへ書かれます。校正レジスタは発振器の手動走行時校正のためにソフトウェアからも書けます。

2.3. 発振器特性

32.768kHz内RC発振器の周波数は温度と動作電圧に依存します。この依存性の例はATxmega128A1の32.768kHz RC発振器の1.024kHz出力周波数を示す図2-1.で見られます。この図から見られるように、周波数は温度上昇で増加し、動作電圧上昇で僅かに減少します。これらの特性はデバイス毎に変わります。特定デバイスの詳細についてはそのデータシートを参照してください。

図2-1. 32.768kHz内部発振器周波数 対 温度 (1.024kHz出力)



調整可能な発振器を持つ全てのXMEGAデバイスは発振器周波数を調整するためのRC32KCALレジスタを持ちます。RC32KCALの値増加は周波数に於ける増加に帰着します。この情報は与えられた周波数に合致する最良の校正値を見つける時に大いに関係します。

全XMEGAデバイスに於ける2つの組み込みデジタル周波数固定化閉路(DFLL:Digital Frequency Locked Loop)は、2MHzと32MHzの内部発振器の精度を改善するのに使用することができます。基準クロック元は32.768kHz内部RC発振器または外部32.768kHz時計用クリスタルを選べます。それは2MHzと32MHzの内部発振器精度が基準クロック精度によって決定されることを意味します。DFLLが許可されると、各発振器のクロック周期を数え、各基準クロック端間で計数値が基準クロックと発振器周波数間の固定の理想的な関係と比較されます。内部発振器が速すぎ、または遅すぎの場合、DFLLは発振器周波数を僅かに補正するために、対応するDFLL校正(CALB, CALA)レジスタ値を1つ減少または増加します。詳細についてはXMEGA手引書を参照してください。

RC発振器の基本的な特性を知ること、どの動作電圧とどの温度でも与えられた周波数で±1%の精度でRC発振器を校正する、効率的な校正ルーチンを作ることが可能です。

2.4. 校正の実装

本項は校正規約の記述とファームウェアの記述に分けられます。この規約は校正を支援するためのどの試験やプログラミングのツールにも適応することができます。AVRツールのJTAGICEmk IIとAVRONEは実装された校正規約を支援します。デバイスを校正するためのこれらのツールの使い方は後で記述されます。

JTAGICEmk IIとAVRONEに於ける校正支援は現在、ツールのコマンド行版でだけ支援されます。校正はAVR Studio®4.18(またはそれ以降)版でのJTAGICEmk IIとAVRONEに対して支援されます。AVR Studioの最新公開版はwww.atmel.com/avrstudioからダウンロードすることができます。

STK600に対する校正支援は将来版で提供されるでしょう。

2.5. 校正規約

校正用規約はその校正が最終製品に対して(または基板上での)製造中環境で使用され得るため、JTAGインターフェースのTDIとTDOを使用します。

基本的な概念は書き込み器が校正クロック(C-クロック)を生成し、これをデバイスが内部RC発振器を校正するための基準として使用することです。デバイスが校正を完了した時に、TDO線上で書き込み器に"OK"を合図します。

校正の規約に於いて、XMEGAデバイスはTDI線上のプルアップ抵抗を許可し、書き込み器(JTAGICEmk II やAVRONE)はTDO線上のプルアップ抵抗を許可すべきです。あいにく書き込み器は多くの場合に於いてレベル変換器の後ろで、故にデバイスはTDI線もHighに設定します。これは雑音が校正を不正にしそうもないことを保証するために行われます。

校正ルーチンがこのC周期数内に完了されるのが保証されているため、書き込み器は時間超過区間として5120 C周期(C-クロックでの周期)を使用することができます。

校正手順は以下の段階を通して動きます。

1. 書き込み器はデバイス内に校正ファームウェアを書き、できる限りTDOのプルアップを許可し、リセット線を開放します。MCU制御レジスタ(MCUCR)のJTAG禁止(JTAGD)ビットが設定(1)されます。校正クロックがTDI線に印加されます。これの周波数は32.768kHzです。
2. デバイスはTDI線の内部プルアップを許可し、TDO線をHighに設定してTDIでの校正クロックのために聴取を開始します。
3. デバイスが校正クロックを検知する時は、1%精度の判断基準に合うRC32KCAL値を探すのに2分検索が用いられます。
4. 校正值はEEPROMに格納されます(校正失敗なら、飛ばされます)。
5. デバイスによってTDO線が8回交互切り替え(4周期)されます。TDO線の交互切り替えはTDI線(C-クロック)でのクロックの下降端で実行されますが、5~10 CPU周期遅れます。校正失敗の場合はTDO線が交互切り替えされません。
6. JTAGインターフェースが再許可され、デバイスは無限繰り返しになります。
7. デバイスがEESAVEヒューズを持たない場合、後で校正ファームウェアがフラッシュメモリから消去された時に(校正值を)再格納するために、書き込み器はEEPROMから校正バイトを読み戻さなければなりません。デバイスがEESAVEヒューズを持つ場合、フラッシュメモリの消去がEPROMも消去しないようにするために、このヒューズを設定(0)することができます。

走行時にEEPROMまたはフラッシュメモリから校正バイトを校正レジスタへ複写する必要があることに注意してください。従ってこれ用のルーチンが最終ファームウェア内に実装されなければなりません。

2.6. 校正ファームウェア

校正コードはインストールした校正一式と共にAVR Studio 4.18/IAR 5.20(またはそれ以降)用にCで書かれています。

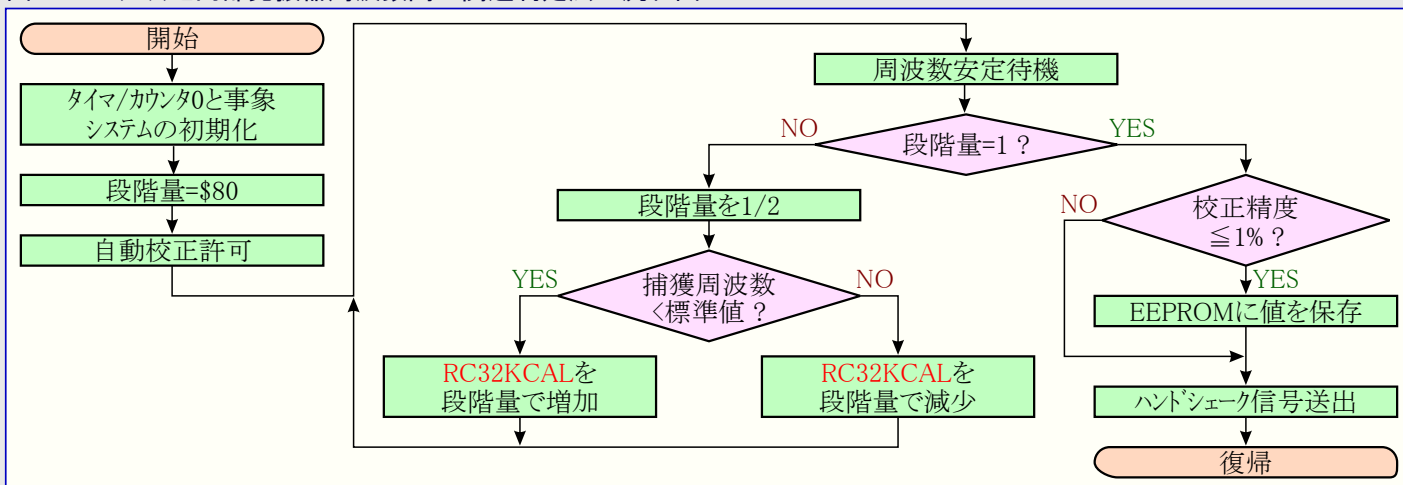
根本ファイルは次のファイルを参照(インクルード)します。

1. 共通校正コード "main.c"
2. XMEGA事象システムのドライバコード "event_system_driver.c"
3. XMEGAクロックシステムのドライバコード "clksys_driver.c"
4. XMEGA EEPROMのドライバコード "eeprom_driver.c"
5. XMEGAタイマ/カウンタのドライバコード "TC_driver.c"

2.6.1. 発振器周波数判定方法

校正クロック(C-クロック)と内部RC発振器間の比較は16ビットタイマ/カウンタ0(TCC0)を用いて実行されます。これは調整可能なRC発振器を持つ全てのデバイスに存在するので使用されます。構想はXMEGAの事象システムを用いてC-クロック繰り返しの周波数を捕獲し、その周波数を予め定義された限度と比較することです。現実装に於けるC-周波数はインターフェース特定インクルードファイルで与えられます。発振器周波数を判定する方法は図2-2の流れ図で記述されます。

図2-2. C-クロックと内部発振器周波数間の関連判定法の流れ図



3. JTAGICEmk II またはAVRONEとの校正

提供された校正ファームウェアのソースコードとバッチファイルは校正実行のためのJTAGICEmk II またはAVRONEの使用法の例として作られています。ファームウェアは他の校正システムで使用するのに全く修正を必要としないか、または少しの修正が必要です。

3.1. 校正ファームウェア作成

IAR EWAVRでプロジェクトを作成するには、

あなたのプロジェクトに与えられた例に対する.cファイルを追加してください。デバイス形式を選択してI/Oインクルードファイルでのビット定義を許可し、最適化をデバッグ対象用に低(Low)と公開用に高(High)、出力形式をデバッグ用にubro8と公開用に拡張intel、そしてライブラリとして標準DLIBを選択してください。

WINAVRでプロジェクトを作成するには、

あなたのプロジェクトに与えられた例に対する.cファイル(と適切な.Sファイル)を追加してください。デバイス形式を選択して最適化をデバッグ対象用に低(Low)と公開用に高(High)にしてください。

3.2. コマンド行ツールの使い方

JTAGICEmk II とAVRONEでの校正支援は現在、ツールのコマンド行版(AVR Studio 4.18またはそれ以降)だけで支援されます。この支援を提供するソフトウェア一式は<http://www.atmel.com/ave/>で得られます。校正支援に関するこの一式をインストールしてください。

この一式は校正を許可するのに必要とされるAVRツール用の新しいファームウェアを含みます。ファームウェア更新はAVR Studio 4.18(またはそれ以降)とでツールへ最初に接続した時の自動、またはAVR Studioヘルプで記述されるような手動です。

ソースコードと一緒にバッチファイルが提供されます。これらのバッチファイルは目的対象デバイス内に校正コードをプログラミング(書き)、校正を実行し、従って最終ファームウェアでデバイスを再プログラミングする(書き換える)のにコマンド行ツールがどう使用され得るのかを示します。バッチファイルは各々JTAGICEmk II とAVRONEを通してATxmega128A1の校正を実行します。JTAGICEmk II とAVRONEのコマンド行ツールの使用を理解するために、これらのバッチファイルとAVR Studioの統合ヘルプを学んでください。表3-1は.exeファイルのための校正操作に関連した新命令の一覧を含みます。

表3-1. jtagice.exeに於ける新しい発振器校正特有任意選択

指令	説明
-Z[addr]	EEPROMから校正バイトを読みます。“addr”はバイトアドレスです。読み込み操作は“チップ消去”が実行される前に実行されます。チップ消去後に“-S#”を使用してこの値をフラッシュメモリまたはEEPROMに再書き込みします。
-Y	発振器校正手順実行。本指令は他の全ての操作を無効にします。目的対象デバイスから応答信号を得られない場合、exeファイルはerrorlevel 1を返します。

4. 校正ファームウェアの性能

このコードは効率に集中して書かれています。校正全体はかなり素早く実行されるべきです。従って性能は校正ファームウェアの量と校正を完了するのにかかる時間に依存します。

校正ルーチンは5120校正周期未満で完了されます。然しながら最短時間は2分検索法が適合するRC32KCAL値をどれくらい速く見つけられるかと、EEPROMの書き込み時間によります。現実装に於いてjtagiceii.exeまたはavrone.exeを使用する校正自体は1秒未満で完了されます。

5. 校正クロック精度

校正の精度は外部校正クロックの精度に高く依存します。AVRツールによって生成される校正クロック周波数は変化するかもしれません。従ってそれはJTAGインターフェースのTDIピンで正確な周波数を測定してmain.cファイル内でそれを変更することが重要です。発振子/振動子は動作電圧と温度の両方に依存するため、校正周波数はそれらのパラメータが校正中の条件と等しい時に測定されるべきです。

6. AVR Studio使用での内部RC発振器校正のための即時開始の手引き

既に支援されているデバイスの1つで校正機能の使用を開始するには下の段階に従います。

1. AVR1606用のソースコードをダウンロードして解凍してください(どの場所も使用でき、ここでは¥AVR1606¥と呼びます)。
2. <http://www.atmel.com/avr/>からAVR Studio 4.18(またはそれ以降)をダウンロードしてインストールしてください。
3. AVR Studioを開いて、“rc_calib”と呼ばれる新規AVR GCCプロジェクトを作成してプロジェクトに根本ソースコードファイルを追加してください。
4. AVR Studioでproject⇒configuration optionから目的デバイスを選んでください。
5. 周波数計数器またはオシロスコープで校正クロックの周波数を測定してください。この信号はJTAGインターフェースのTDIピンで得られます。測定周波数を反映させるために、main.cファイル内の“#define CAL_REF_CLOCK_FREQ (xxxxx)”行を変更してください。
6. デバイス内にプログラムされる(書かれる)べきHEXファイルを生成するためにプロジェクトをコンパイルしてください。
7. ツールに対応するバッチファイルを開き、-datxmega128a1引数を-d[目的デバイス]に変更することにより、望むデバイスに一致するようにファイルを編集してください。
 - ・ JTAGインターフェースでのJTAGICEmk II用のJTAGICE_mkII_rc_calib.bat
 - ・ JTAGインターフェースでのAVRONE用のAVRONE_rc_calib.bat
8. リセット線が利用可能でなければならないことに注意してください。
9. ヒューズ設定を望む設定に変更してください。ウォッチドッグ タイマ常時ONヒューズが設定(0)されていないことを確認してください。
10. AVR Studio用のインストールパスがバッチファイルで使用されるもの(英語版Windows®の標準)と違う場合、関連する.exeファイルへのパスを変更してください。
11. 製品校正については校正成功での@PAUSE指令が削除されるべきです。
12. (変更した)バッチファイルを保存してください。
13. JTAGICEmk IIまたはAVRONEを対象基板に接続してください。
14. コマンド シェル ウィンドウ(DOSプロンプト)を開き、“¥AVR1606¥Batch file¥”フォルダに誘導してバッチファイル(JTAGICE_mkII_rc_calib.batまたはAVRONE_rc_calib.bat)を実行してください。
15. 校正完了まで短時間待ってください。

バッチファイルは校正後にtest.hexファームウェアよりもむしろ独自のファームウェアをプログラミングする(書く)ように変更することもできます。新しい校正値が走行時にファームウェアによってRC32KCAL,DFLLRC32M,DFLLRC2Mのレジスタに格納されるべきであることに注意してください。

7. 32.768kHz基準クロックを使用する走行時校正

XMEGAのクロック系は2MHz RC発振器用に1つと32MHz RC発振器用に1つで、2つのデジタル周波数固定化閉路(DFLL:Digital Frequency-locked Loop)を提供します。DFLLは校正処理用の基準として32.768kHz内部RC発振器または外部32.768kHz時計用クリスタルのどちらかを使用するよう、個別に形態設定することができます。

一旦許可されると、DFLLは基準クロックに基いてその発振器の継続的な校正を提供します。休止形態移行時、現在の状態で凍結され、休止形態から抜ける時に校正繰り返しは停止した場所から再び続けます。

DFLLが禁止された場合、再びDFLLが許可されて校正処理が継続するまで、発振器に対する現在の校正値が現実上留まります。より多くの情報についてはデバイスのデータシートとAVR1003応用記述を参照してください。



本社

Atmel Corporation

2325 Orchard Parkway
San Jose, CA 95131
USA
TEL 1(408) 441-0311
FAX 1(408) 487-2600

国外営業拠点

Atmel Asia

Unit 1-5 & 16, 19/F
BEA Tower, Millennium City 5
418 Kwun Tong Road
Kwun Tong, Kowloon
Hong Kong
TEL (852) 2245-6100
FAX (852) 2722-1369

Atmel Europe

Le Krebs
8, Rue Jean-Pierre Timbaud
BP 309
78054 Saint-Quentin-en-
Yvelines Cedex
France
TEL (33) 1-30-60-70-00
FAX (33) 1-30-60-71-11

Atmel Japan

104-0033 東京都中央区
新川1-24-8
東熱新川ビル 9F
アトメル ジャパン株式会社
TEL (81) 03-3523-3551
FAX (81) 03-3523-7581

製品窓口

ウェブサイト

www.atmel.com

技術支援

avr@atmel.com

販売窓口

www.atmel.com/contacts

文献請求

www.atmel.com/literature

お断り: 本資料内の情報はATMEL製品と関連して提供されています。本資料またはATMEL製品の販売と関連して承諾される何れの知的所有権も禁反言あるいはその逆によって明示的または暗示的に承諾されるものではありません。ATMELのウェブサイトに位置する販売の条件とATMELの定義での詳しい説明を除いて、商品性、特定目的に関する適合性、または適法性の暗黙保証に制限せず、ATMELはそれらを含むその製品に関連する暗示的、明示的または法令による如何なる保証も否認し、何ら責任がないと認識します。たとえATMELがそのような損害賠償の可能性を進言されたとしても、本資料を使用できない、または使用以外で発生する(情報の損失、事業中断、または利益の損失に関する制限なしの損害賠償を含み)直接、間接、必然、偶然、特別、または付随して起こる如何なる損害賠償に対しても決してATMELに責任がないでしょう。ATMELは本資料の内容の正確さまたは完全性に関して断言または保証を行わず、予告なしでいつでも製品内容と仕様の変更を行う権利を保留します。ATMELはここに含まれた情報を更新することに対してどんな公約も行いません。特に別の方法で提供されなければ、ATMEL製品は車載応用に対して適当ではなく、使用されるべきではありません。ATMEL製品は延命または生命維持を意図した応用での部品としての使用に対して意図、認定、または保証されません。

© Atmel Corporation 2009. 全権利予約済 ATMEL[®]、ATMELロゴとそれらの組み合わせ、AVR[®]、AVR[®]ロゴ、AVR Studio[®]とその他はATMEL Corporationの登録商標、XMEGA[®]とその他は商標またはその付属物です。他の用語と製品名は一般的に他の商標です。

© HERO 2014.

本応用記述はATMELのAVR1606応用記述(doc8277.pdf Rev.8277A-12/09)の翻訳日本語版です。日本語では不自然となる重複する形容表現は省略されている場合があります。日本語では難解となる表現は大幅に意識されている部分もあります。必要に応じて一部加筆されています。頁割の変更により、原本より頁数が少なくなっています。

必要と思われる部分には()内に英語表記や略称などを残す形で表記しています。

青字の部分はリンクとなっています。一般的に赤字の0,1は論理0,1を表します。その他の赤字は重要な部分を表します。