応用記述

AVR1932 : XPLOREﾊｰﾄﾞｳｪｱ使用者の手引き

Atmel 8ﾋﾞｯﾄ ﾏｲｸﾛ ｺﾝﾄﾛｰﾗ

要点

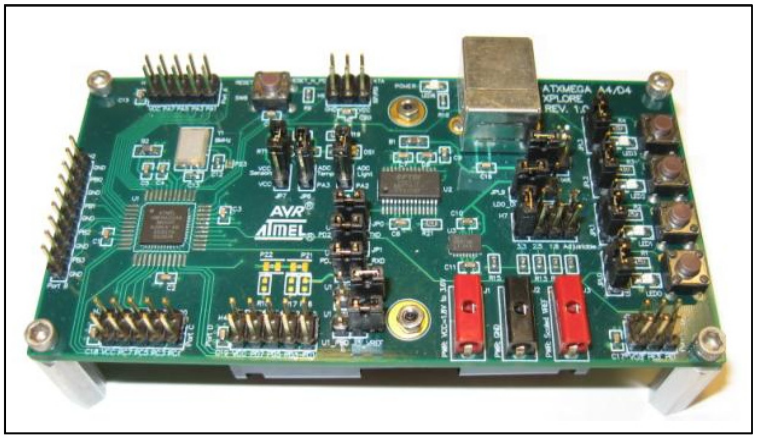
- Atmel® ATxmega32A4(U)/D4ﾏｲｸﾛ ｺﾝﾄﾛｰﾗ
  - 44-VQFN外囲器を支援、44-TQFP配線ﾊﾟﾀｰﾝを含む
- UART-USB変換器
  - UART-USB模倣動作を利用するPC端末経由の通信
- 実装書き換え(ISP:In-System Programming)とPDI経由のﾃﾞﾊﾞｯｸﾞ
- ｱﾅﾛｸﾞ(ADC)入力
  - 光感知器
  - 温度感知器
- ﾃﾞｼﾞﾀﾙ入出力
  - 4つの選択可能な入力ｽｲｯﾁ釦
  - 4つの選択可能な出力LED
  - TWI経由でATAVRSBPR1ｱﾀﾞﾌﾟﾀ ｶｰﾄﾞを支援

序説

XPLORE評価ｷｯﾄ/基板はAtmel AVR XMEGA系統のﾏｲｸﾛ ｺﾝﾄﾛｰﾗのその最良のｱﾅﾛｸﾞ性能を評価するために設計された適切なﾊｰﾄﾞｳｪｱ基盤です。

この基板はXMEGA使用者にXMEGA周辺機能を使用した素早い開始と、それら自身の設計に於いてXMEGA系統のﾏｲｸﾛ ｺﾝﾄﾛｰﾗを統合する方法の理解を許す、広範囲の機能も提供します。

図1. XPLORE評価基板



本書は一般の方々の便宜のため有志により作成されたもので、Atmel社とは無関係であることを御承知ください。しおりの[はじめに]での内容にご注意ください。

目次

1. 関連品目 ・・・

1. 関連品目

このXPLORE評価ｷｯﾄ/基板を使用するには以下の技能と技術の基本的な習熟が必要です。より多くを学ぶにはこの資料の最後の7.参照章へ行ってください。

- 組み込みｼｽﾃﾑ用C/C++ﾌﾟﾛｸﾞﾗﾐﾝｸﾞ言語
- Atmel Studio ver.6.0またはそれ以降版 (Atmel IDE)
- Atmel AVR JTAGICE mkⅡ/3
- PDI実装書き換え(ISP)とﾃﾞﾊﾞｯｸﾞ

2. 制限

XPLORE基板の電池保持部からの電力供給電圧源として3つのAA電池(1.5V×3)を適用する時に、電池保持部の出力に接続される選ばれた低損失(LDO:Low Dropout)直線調整器の使用のため、以下の制限に注意してください。ﾃﾞﾊﾞｲｽのﾃﾞｰﾀｼｰﾄからLDO調整器のより多くを学ぶには**参照**章の[8]を参照してください。

- 基板が3つのAA電池によって通電される時に、満充電された真新しい電池の段階で4.5V(1.5V×3)の出力を生成しますが、完全に放電された時に3V程の低さに低下し得ることに注意してください。積み重ねた電池は2.5Vで何の問題もなく1.8V出力の構成設定での動作を行えますが、電池が部分的にだけ放電される時に3.3V出力構成設定は調整を失うでしょう(有効電池電圧は3.6Vです)。
- 電池で動作する設備の殆どは高い効率性と長い電池寿命のためにｽｲｯﾁﾝｸﾞ調整器を使用し得ます。けれども、ｽｲｯﾁﾝｸﾞ電源雑音は決定的な重要性になり得、故に電圧調整器(LDO)はこの基板でより良いｱﾅﾛｸﾞ性能のために設計されています。

3. 全般情報

XPLORE評価ｷｯﾄはXPLORE基板(改訂1.0)、12ｲﾝﾁ標準USBｹｰﾌﾞﾙ(ｹｰﾌﾞﾙの一方の端がUSB A型ｺﾈｸﾀで他方の端がUSB B型ｺﾈｸﾀ)、異なる10色の接続ｼﾞｬﾝﾊﾟ線を含みます。感知器ｱﾀﾞﾌﾟﾀ ｶｰﾄﾞ(Atmel ATAVRSBPR1)と、この資料で記述されるAVR JTAGICE mkⅡ/3ﾌﾟﾛｸﾞﾗﾐﾝｸﾞ/ﾃﾞﾊﾞｯｸﾞ ｷｯﾄはこのXPLORE評価ｷｯﾄに含まれません。

このXPLORE評価ｷｯﾄは低損失直線調整器(LDO)のような基板上部品の注意深い選択、XMEGAﾃﾞﾊﾞｲｽのAVCC(ｱﾅﾛｸﾞ電力供給)ﾋﾟﾝに対する基板上の濾波回路の設計、外部ｸﾘｽﾀﾙ ｸﾛｯｸと電力供給網に接続される最短配線経路を含む上手く設計された基板配置に基づいて最良のｱﾅﾛｸﾞ性能を持つように設計され、ﾃﾞﾊﾞｲｽに対して最良のｱﾅﾛｸﾞ性能(低雑音波紋)を達成するために多くのGND面雑音分離(ﾃﾞｶｯﾌﾟ)ﾋﾞｱを持ちます。

図3-1.と図3-2.はXPLORE評価基板に関する主要な基板上部品の表面と裏面の概要を示します。

図3-1. XPLORE評価基板の表面概要

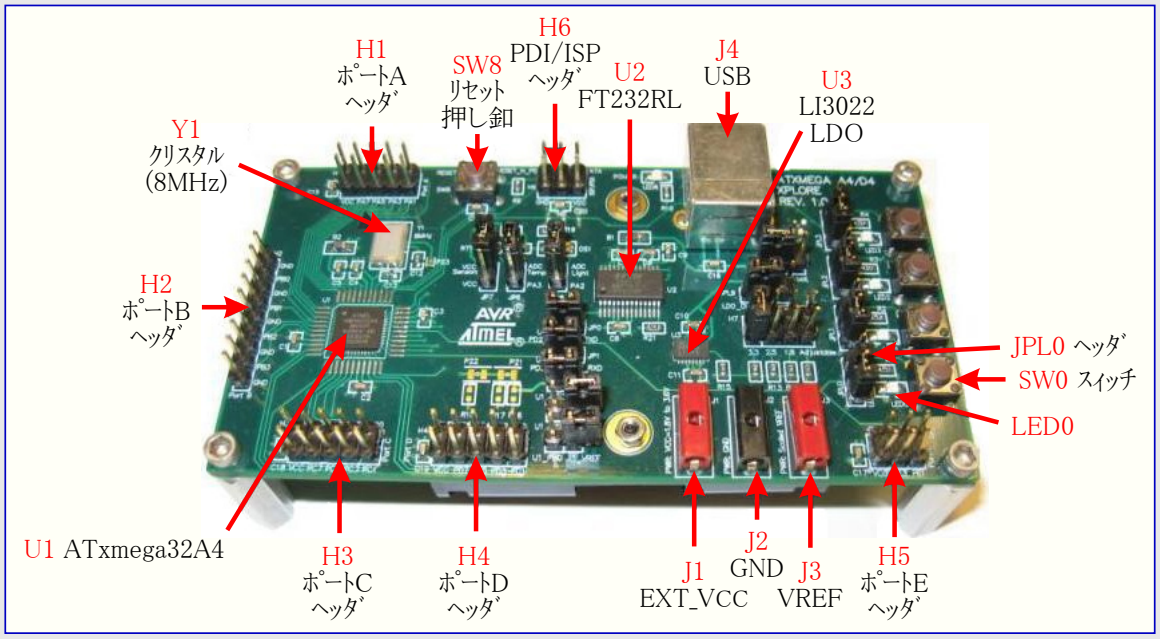


図3-2. XPLORE評価基板の裏面概要

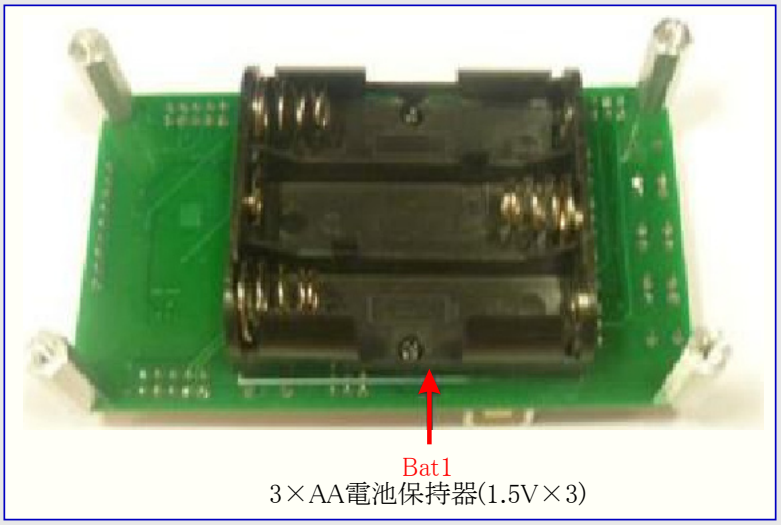


図3-3. Atmel XMEGAインターフェース装置用構成図

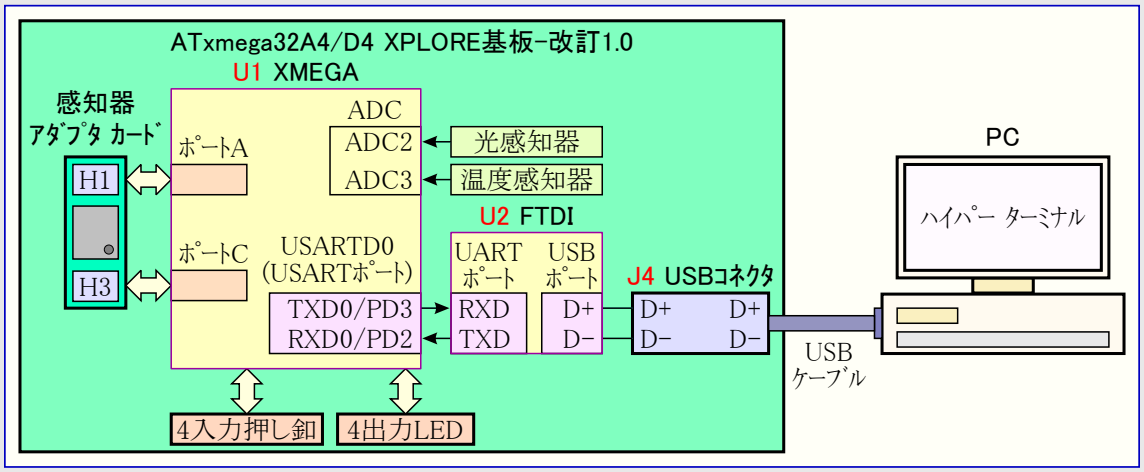


図3-3.はこのXPLORE評価基板内/と共に使用されるXMEGAインターフェース装置の構成図を示します。

XMEGAデバイスのA/D変換器(ADC)周辺機能はアナログ設計実演のために、このXPLORE評価基板上で外部の光感知器(TEMT6000)と温度感知器(NCP18WF104J03RB)と共に使用することができます。

このXPLORE評価基板に含まれない感知器アダプタ基板(カード)は感知器実演のために、TWIインターフェースを通した圧力感知器装置のアクセスをXMEGAマイクロ コントローラに許す、基板上のH1とH3のI/O拡張ヘッダに接続することができます。

XMEGAのUSARTはFTDIデバイス(FT232RL)に接続し、PCから画像使用者インターフェース(GUI:Graphic User Interface)を用いて入力と出力の設計実演のために、その後にUSBを通してPC端末に接続することができます。

基板上のLEDと押し釦は入出力実演の設計のために使用することもできます。

3.1. 使用者インターフェース

基板上の電源回路は3つの電力供給形態設定を許します。

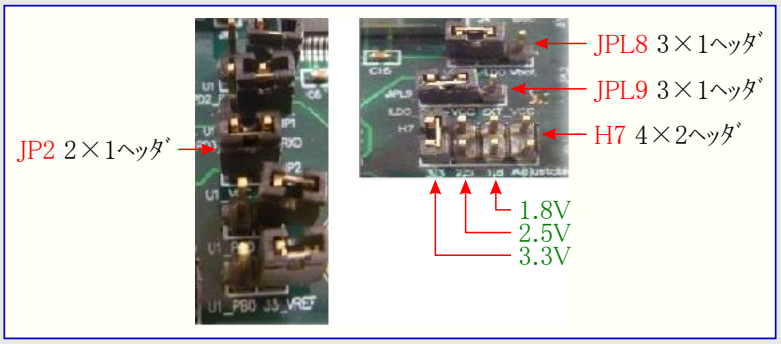
- USBコネクタから
- 電池保持部から
- 外部電源から

3.1.1. USB給電

USB装置ﾊﾞｽ給電応用で使用される時に、XMEGAﾏｲｸﾛ ｺﾝﾄﾛｰﾗはXPLORE評価基板上で1.8V, 2.5V,または3.3Vを供給する直線電圧調整器(U3 LDO)と共にUSBのVBUS電力供給線を通して給電することができます。

USBのVBUS電力線を通してXMEGAﾏｲｸﾛ ｺﾝﾄﾛｰﾗを通電するために、PCのUSBﾎﾟｰﾄからXPLORE基板のUSB(J4)ｺﾈｸﾀへ(XPLORE評価ｷｯﾄに含まれる)標準USBｹｰﾌﾞﾙが接続されるべきです。JPL8, JPL9, H7, JP2のﾍｯﾀﾞ上のｼﾞｬﾝﾊﾟも**図3-4.**で示されるように構成設定されるべきです。それらのｼﾞｬﾝﾊﾟ設定の詳細は**表3-1.**で記述されます。

図3-4. USB給電ｼﾞｬﾝﾊﾟ設定



注: H7ﾍｯﾀﾞの最後のｼﾞｬﾝﾊﾟ列接続は将来の使用のために予約されています。

表3-1. VBUS給電ｼﾞｬﾝﾊﾟ設定

ｼﾞｬﾝﾊﾟ ﾍｯﾀﾞ名	USB給電ｼﾞｬﾝﾊﾟ設定	注釈
JPL8 (3×1ﾍｯﾀﾞ) (注1)	VBUSとLDOを接続するために、このｼﾞｬﾝﾊﾟを左側に設定してください。	このｼﾞｬﾝﾊﾟ設定は**図3-4.**で示され、これはUSBｺﾈｸﾀ(J4)のVBUSﾋﾟﾝから接続されるべきLDO調整器(U3)の入力を選びます。
H7 (4×2ﾍｯﾀﾞ) (注2)	XMEGAの電力ﾋﾟﾝに対して3.3V/2.5V/1.8Vを選ぶために、このｼﾞｬﾝﾊﾟを設定してください。	このｼﾞｬﾝﾊﾟ設定は**図3-4.**で示され、これはLDO調整器(U3)からの3.3V/2.5V/1.8V分圧設定を選びます。
JPL9 (3×1ﾍｯﾀﾞ) (注3)	LDO_OUTとVCCを接続するために、このｼﾞｬﾝﾊﾟを左側に設定してください。	このｼﾞｬﾝﾊﾟ設定は**図3-4.**で示され、これはJP2ﾍｯﾀﾞのVCC網に接続されるべきLDO調整器のLDO_OUTﾋﾟﾝを選びます。
JP2 (2×1ﾍｯﾀﾞ) (注4)	VCCとU1_VCCを接続するために、このｼﾞｬﾝﾊﾟを設定してください。	このｼﾞｬﾝﾊﾟ設定は**図3-4.**で示されます。JP2ｼﾞｬﾝﾊﾟ未設定はXMEGAﾃﾞﾊﾞｲｽのVCC/AVCCﾋﾟﾝへの電力を切断します。

注1: この3×1ｼﾞｬﾝﾊﾟ ﾍｯﾀﾞはUSBｺﾈｸﾀ(J4)のVBUSﾋﾟﾝまたは電池保持部のVbat(V+)から接続されるべきLDO調整器の入力に対する選択を許します。

注2: この4×2ｼﾞｬﾝﾊﾟ ﾍｯﾀﾞはXMEGAﾏｲｸﾛ ｺﾝﾄﾛｰﾗの電力ﾋﾟﾝへ選択可能な電圧を供給するためのLDOの外部分圧器から3.3V, 2.5V,または1.8Vの選択を許します。

注3: この3×1ｼﾞｬﾝﾊﾟ ﾍｯﾀﾞはLDO(U3)のLDO_OUTまたはEXT_VCC(外部電源:J1)から接続されるべきVCC網の選択を許します。

注4: この2×1ｼﾞｬﾝﾊﾟ ﾍｯﾀﾞはVCCをJPL9ﾍｯﾀﾞからU1_VCC/U1_VCC_IN網を通してXMEGAのVCC/AVCCﾋﾟﾝへ接続します。

3.1.2. 電池給電

電池保持部は満充電された真新しい3つのAA(1.5V×3)電池で満たされていれば、XPLORE基板上のXMEGAﾏｲｸﾛ ｺﾝﾄﾛｰﾗ用の電力供給元として使用することもできます。

電池電力供給(Vbat)を通してXMEGAﾏｲｸﾛ ｺﾝﾄﾛｰﾗを通電するために、XPLORE評価基板の裏に配置された電池保持部に3つのAA(1.5V×3)電池が挿入されるべきです。JPL8, JPL9, H7, JP2のﾍｯﾀﾞ上のｼﾞｬﾝﾊﾟは**図3-5.**で示されるように構成設定されるべきです。それらのｼﾞｬﾝﾊﾟ設定の詳細は**表3-2.**で記述されます。

図3-5. 電池給電ｼﾞｬﾝﾊﾟ設定

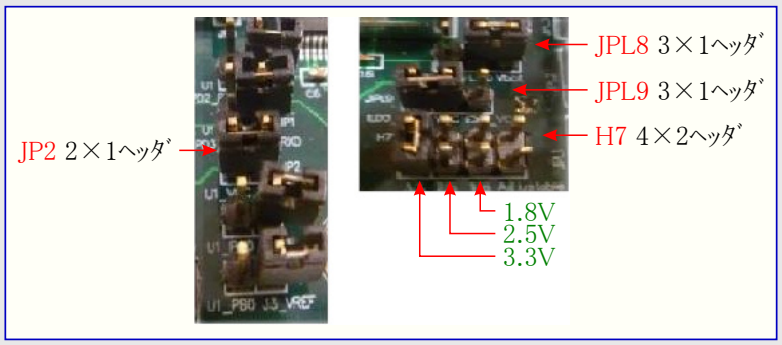


表3-2. 電池給電ｼﾞｬﾝﾊﾟ設定

ｼﾞｬﾝﾊﾟ ﾍｯﾀﾞ名	電池給電ｼﾞｬﾝﾊﾟ設定	注釈
JPL8 (3×1ﾍｯﾀﾞ) (注1)	VbatとLDOを接続するために、このｼﾞｬﾝﾊﾟを右側に設定してください。	このｼﾞｬﾝﾊﾟ設定は**図3-5.**で示され、これは電池保持器(Vbat1)のVbat(V+)から接続されるべきLDO調整器(U3)の入力を選びます。
H7 (4×2ﾍｯﾀﾞ) (注2)	XMEGAの電力ﾋﾟﾝに対して3.3V/2.5V/1.8Vを選ぶために、このｼﾞｬﾝﾊﾟを設定してください。	このｼﾞｬﾝﾊﾟ設定は**図3-5.**で示され、これはLDO調整器(U3)からの3.3V/2.5V/1.8V分圧設定を選びます。
JPL9 (3×1ﾍｯﾀﾞ) (注3)	LDO_OUTとVCCを接続するために、このｼﾞｬﾝﾊﾟを左側に設定してください。	このｼﾞｬﾝﾊﾟ設定は**図3-5.**で示され、これはJP2ﾍｯﾀﾞのVCC網に接続されるべきLDO調整器のLDO_OUTﾋﾟﾝを選びます。
JP2 (2×1ﾍｯﾀﾞ) (注4)	VCCとU1_VCCを接続するために、このｼﾞｬﾝﾊﾟを設定してください。	このｼﾞｬﾝﾊﾟ設定は**図3-5.**で示されます。JP2ｼﾞｬﾝﾊﾟ未設定はXMEGAﾃﾞﾊﾞｲｽのVCC/AVCCﾋﾟﾝへの電力を切断します。

注1: この3×1ｼﾞｬﾝﾊﾟ ﾍｯﾀﾞはUSBｺﾈｸﾀ(J4)のVBUSﾋﾟﾝまたは電池保持部のVbat(V+)から接続されるべきLDO調整器の入力に対する選択を許します。

注2: この4×2ｼﾞｬﾝﾊﾟ ﾍｯﾀﾞはXMEGAﾏｲｸﾛ ｺﾝﾄﾛｰﾗの電力ﾋﾟﾝへ選択可能な電圧を供給するためのLDOの外部分圧器から3.3V, 2.5V,または1.8Vの選択を許します。

注3: この3×1ｼﾞｬﾝﾊﾟ ﾍｯﾀﾞはLDO(U3)のLDO_OUTまたはEXT_VCC(外部電源:J1)から接続されるべきVCC網の選択を許します。

注4: この2×1ｼﾞｬﾝﾊﾟ ﾍｯﾀﾞはVCCをJPL9ﾍｯﾀﾞからU1_VCC/U1_VCC_IN網を通してXMEGAのVCC/AVCCﾋﾟﾝへ接続します。

より多くの詳細はXPLORE基板回路図から参照することができます。

3.1.3. 外部給電

外部電源(EXT_VCC=GNDとの1.8～3.6V)はXMEGAﾏｲｸﾛ ｺﾝﾄﾛｰﾗに対する別の電力供給元としてXPLORE評価基板の電力供給用水平ﾊﾞﾅﾅ ｼﾞｬｯｸ(J1とJ2)に印加することができます。

外部電源を通してXMEGAを通電するには、1.8～3.6V間のDC供給電力が赤色電源ｼﾞｬｯｸ(J1:EXT_VCC)に接続され、GND供給もXPLORE評価基板の黒色ﾊﾞﾅﾅ電源ｼﾞｬｯｸ(J2:GND)に接続されるべきです。

JPL8, JPL9, H7, JP2のﾍｯﾀﾞ上のｼﾞｬﾝﾊﾟは**図3-6.**で示されるように構成設定されるべきです。それらのｼﾞｬﾝﾊﾟ設定の詳細は**表3-3.**で記述されます。

図3-6. 外部給電ｼﾞｬﾝﾊﾟ設定

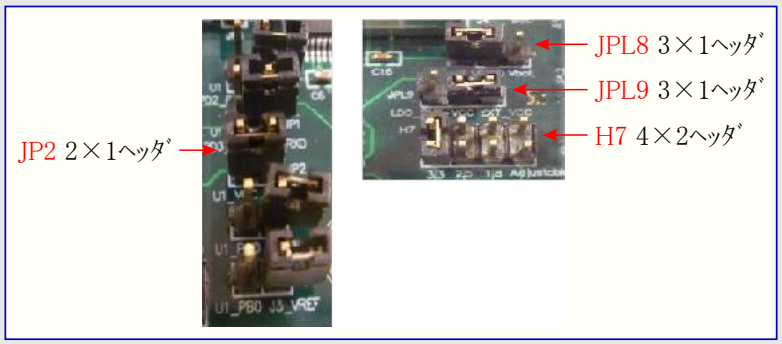


表3-3. 外部給電ｼﾞｬﾝﾊﾟ設定

ｼﾞｬﾝﾊﾟ ﾍｯﾀﾞ名	外部給電ｼﾞｬﾝﾊﾟ設定	注釈
JPL8 (3×1ﾍｯﾀﾞ) (注1)	USBのVBUS電力供給線が応用で基板上のFT232RL(U2)にも使用されなければ、構いません。(VCC網はFT232RLﾃﾞﾊﾞｲｽのVCCIO入力ﾋﾟﾝに接続します。)	外部電力供給(J1:EXT_VCC)が印加されると、USBのVBUSとVbat(電池)供給元はXMEGAﾏｲｸﾛ ｺﾝﾄﾛｰﾗに対する電力供給として使用されません。
JPL9 (3×1ﾍｯﾀﾞ) (注2)	EXT_VCCとVCCを接続するためにこのｼﾞｬﾝﾊﾟを右側に設定してください。	このｼﾞｬﾝﾊﾟ設定は**図3-6.**で示され、JP2ﾍｯﾀﾞのVCC網に接続されるべき赤色ﾊﾞﾅﾅ ｼﾞｬｯｸの外部電力供給元(J1:EXT_VCC)を選びます。
H7 (4×2ﾍｯﾀﾞ) (注3)	構いません(どうでも良い)。	外部電力供給(J1:EXT_VCC)が印加されると、USBのVBUSとVbat(電池)供給元はXMEGAﾏｲｸﾛ ｺﾝﾄﾛｰﾗに対する電力供給として使用されません。これの分圧器を持つLDO(U3)も使用されません。
JP2 (2×1ﾍｯﾀﾞ) (注4)	VCCとU1_VCCを接続するために、このｼﾞｬﾝﾊﾟを設定してください。	このｼﾞｬﾝﾊﾟ設定は**図3-6.**で示されます。JP2ｼﾞｬﾝﾊﾟ未設定はXMEGAﾃﾞﾊﾞｲｽのVCC/AVCCﾋﾟﾝへの電力を切断します。

注1: この3×1ｼﾞｬﾝﾊﾟ ﾍｯﾀﾞはUSBｺﾈｸﾀ(J4)のVBUSﾋﾟﾝまたは電池保持部のVbat(V+)から接続されるべきLDO調整器(U3)の入力に対する選択を許します。

注2: この3×1ｼﾞｬﾝﾊﾟ ﾍｯﾀﾞはLDO(U3)のLDO_OUTまたはEXT_VCC(外部電源:J1)から接続されるべきVCC網の選択を許します。

注3: この4×2ｼﾞｬﾝﾊﾟ ﾍｯﾀﾞはXMEGAﾏｲｸﾛ ｺﾝﾄﾛｰﾗの電力ﾋﾟﾝへ選択可能な電圧を供給するためのLDOの外部分圧器から3.3V, 2.5V,または1.8Vの選択を許します。

注4: この2×1ｼﾞｬﾝﾊﾟ ﾍｯﾀﾞはVCCをJPL9ﾍｯﾀﾞからU1_VCC/U1_VCC_IN網を通してXMEGAのVCC/AVCCﾋﾟﾝへ接続します。

より多くの詳細はXPLORE基板回路図から参照することができます。

3.2. XMEGAの電源LED

緑の電源LED(LED8)はUSBｺﾈｸﾀ(J4)近くに実装されます。これはAtmel XMEGAﾏｲｸﾛ ｺﾝﾄﾛｰﾗの電源ON指示器です。LED8の電力供給元はXPLORE評価基板上のXMEGAのVCC/AVCCﾋﾟﾝと共用するU1_VCC_IN電力供給電圧に接続されます。この緑LEDはXMEGAに電力が印加される時にONへ切り替わります。

注: 1.8VでのXMEGA通電に構成設定する時に、電源ON LEDは2.5Vや3.3Vで通電するのと同じ明るさで点灯しません。

3.3. XMEGAの外部ﾘｾｯﾄ

ﾘｾｯﾄ ｽｲｯﾁ釦(SW8)は回路GNDから4.7kΩの外部ﾌﾟﾙｱｯﾌﾟ抵抗でXMEGAﾏｲｸﾛ ｺﾝﾄﾛｰﾗのLow活性ﾘｾｯﾄ ﾋﾟﾝ(RESET_N)に接続されます。この固定化された形態設定はXPLORE評価基板でSW8押し釦を押すことによって使用者にXMEGAのﾘｾｯﾄを許します。

3.4. XMEGA消費電力測定

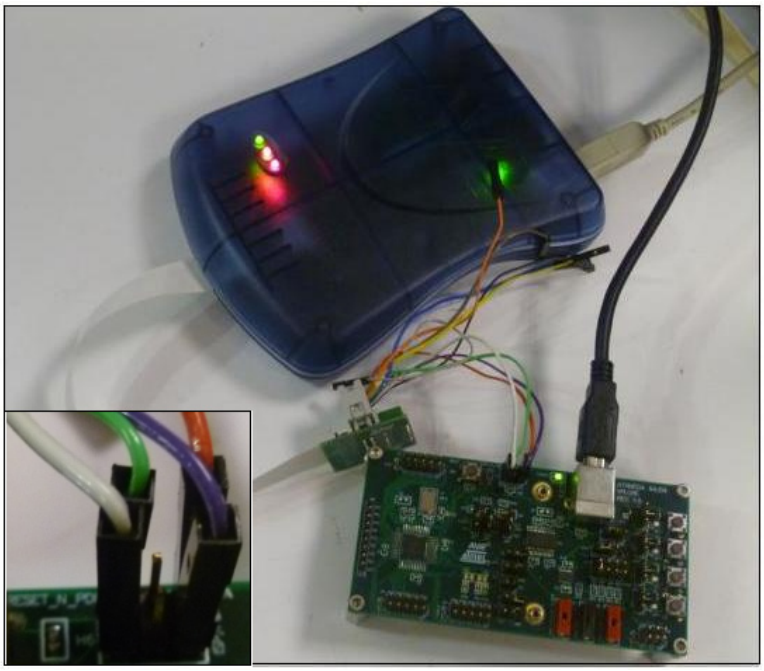
XPLORE評価基板上のXMEGAﾏｲｸﾛ ｺﾝﾄﾛｰﾗはそれの消費電力を測定するためにJP2ｼﾞｬﾝﾊﾟの取り去りで構成設定することができます。そこで実装されたｼﾞｬﾝﾊﾟを持つ2ﾋﾟﾝ(2×1)ﾍｯﾀﾞはXMEGAのVCC/AVCCﾋﾟﾝへの電力供給を提供するU1_VCC/U1_VCC_IN網へ電力供給VCC網を印加するだけの接続です。このｼﾞｬﾝﾊﾟを電流計で置き換えることにより、XMEGAの消費電力を測定することが可能です。

電力測定ﾍｯﾀﾞ(JP2)を捜し出すには、図3-4.、図3-5.、図3-6.を参照してください。

3.5. XMEGAのﾌﾟﾛｸﾞﾗﾐﾝｸﾞとﾃﾞﾊﾞｯｸﾞ

XMEGAﾏｲｸﾛ ｺﾝﾄﾛｰﾗはXPLORE評価基板上のPDI実装書き換え(ISP)ﾍｯﾀﾞ(H6)を通してﾌﾟﾛｸﾞﾗﾐﾝｸﾞとﾃﾞﾊﾞｯｸﾞをすることができます。これはAtmel AVR Studio®ｿﾌﾄｳｪｱと共にAtmel AVR JTAGICE mkⅡ/3のようなﾌﾟﾛｸﾞﾗﾐﾝｸﾞ ツールを用いて達成することができます。図3-7.はそれのｱﾀﾞﾌﾟﾀ基板を持つAVR JTAGICE mkⅡからの簡単なPDI ISP接続構成設定を示します。図3-8.、図3-9.、図3-10.も他の任意選択のﾌﾟﾛｸﾞﾗﾐﾝｸﾞとﾃﾞﾊﾞｯｸﾞの接続を示します。より多くの詳細についてはこの資料のISPﾍｯﾀﾞ項とXPLORE開始の手引きを参照してください。

図3-7. ﾌﾟﾛｸﾞﾗﾐﾝｸﾞ ｱﾀﾞﾌﾟﾀと線でJTAGICE mkⅡを使用するPDI ISPﾌﾟﾛｸﾞﾗﾐﾝｸﾞとﾃﾞﾊﾞｯｸﾞ用接続図



注: XMEGAﾏｲｸﾛ ｺﾝﾄﾛｰﾗの電力供給元は外部DC電力供給または電池供給からも提供することができます。図3-7.はPDI ISPに対してUSBﾊﾞｽ線からXMEGAを通電する例を示します。違う方法でのﾃﾞﾊﾞｲｽ通電が必要な場合この資料の外部給電項または電池給電項を参照してください。

図3-8. それのPDIｺﾈｸﾀでAtmel AVR JTAGICE mkⅡを使用するPDIﾌﾟﾛｸﾞﾗﾐﾝｸﾞ/ﾃﾞﾊﾞｯｸﾞ用接続図

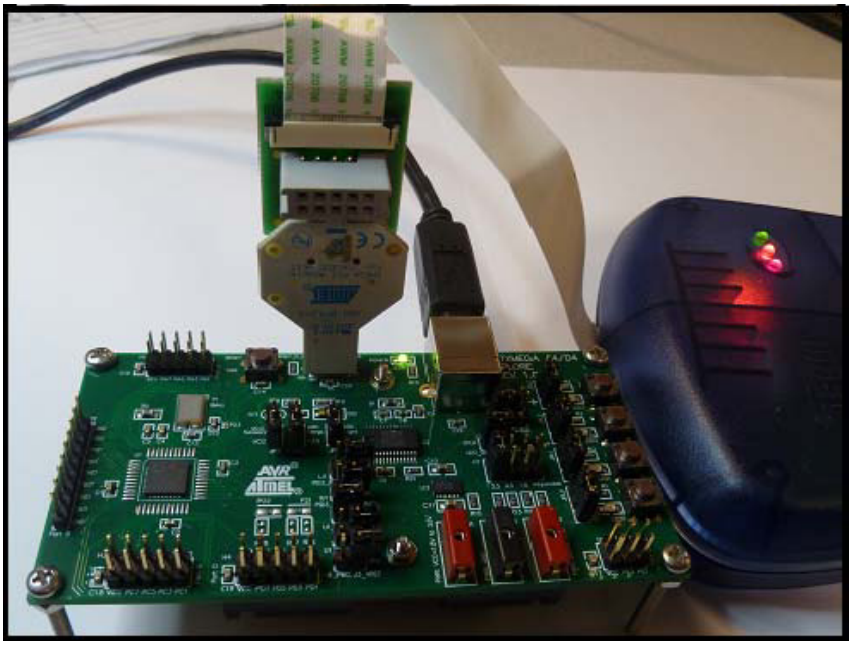
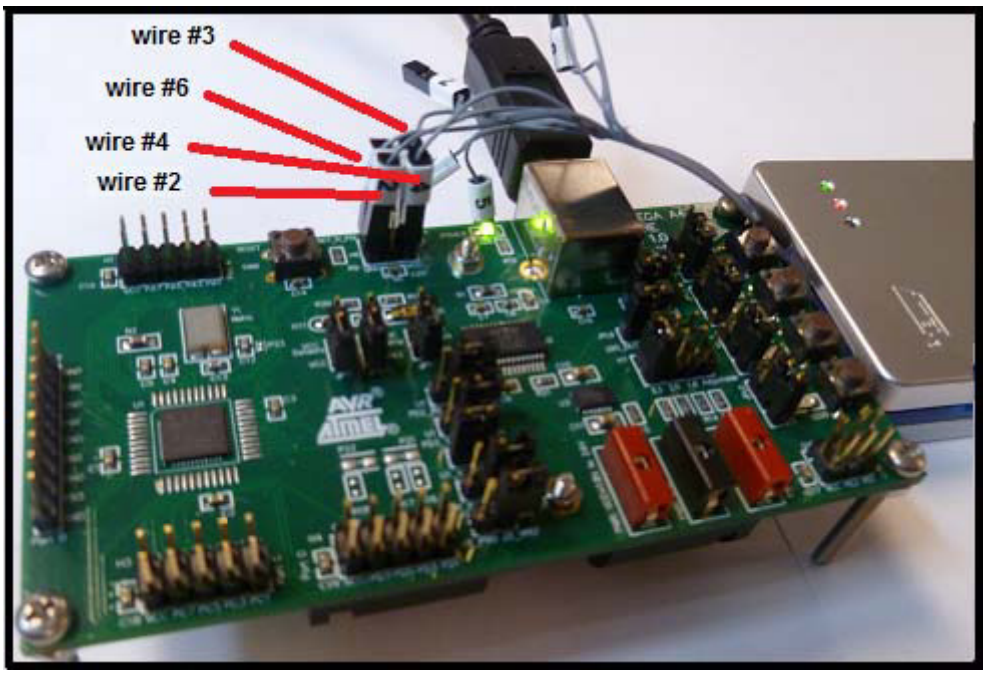


図3-9. それのPDIｺﾈｸﾀでAtmel AVR JTAGICE 3を使用するPDIﾌﾟﾛｸﾞﾗﾐﾝｸﾞ/ﾃﾞﾊﾞｯｸﾞ用接続図

図3-10. それのﾌﾟﾛｸﾞﾗﾐﾝｸﾞ線でAtmel AVR JTAGICE 3を使用するPDIﾌﾟﾛｸﾞﾗﾐﾝｸﾞ/ﾃﾞﾊﾞｯｸﾞ用接続



3.6. UART-USB交換機経由の通信

XPLORE評価基板上のXMEGAﾏｲｸﾛ ｺﾝﾄﾛｰﾗのUARTﾎﾟｰﾄ接続は図3-11.で示されるようにFT232RL(U2)ﾃﾞﾊﾞｲｽのUARTﾎﾟｰﾄ ﾋﾟﾝに接続されるべきJP0とJP1のｼﾞｬﾝﾊﾟで構成設定することができます。

FT232RLの内部UARTは1開始ﾋﾞｯﾄ、8ﾃﾞｰﾀ ﾋﾞｯﾄ、1停止ﾋﾞｯﾄ、ﾊﾟﾘﾃｨなしを使用する9600ﾎﾞｰでの通信に形態設定され得ます。

FT232RLがUSBﾊﾞｽ線経由でPCに接続される時に、XMEGAから送信されたﾃﾞｰﾀは仮想COMﾎﾟｰﾄ(例えば、COM11など)に渡されます。これはﾃﾞｽｸﾄｯﾌﾟPCに於いて、送信されたﾃﾞｰﾀを受け取るのにﾊｲﾊﾟｰ ﾀｰﾐﾅﾙのような端末ﾌﾟﾛｸﾞﾗﾑの使用が可能なことを意味します。

同様に、PCのCOMﾎﾟｰﾄから送信されたﾃﾞｰﾀは同じUSB模倣動作交換機を通してXMEGAのUARTﾎﾟｰﾄ ﾋﾟﾝに渡されます。詳細についてはXPLORE開始の手引きを参照してください。FT232RLの仮想COMﾎﾟｰﾄ ﾄﾞﾗｲﾊﾞのﾀﾞｳﾝﾛｰﾄﾞ情報はこの資料の参照章で示されます。

図3-11. UART通信用JP0とJP1の設定

注: 図3-11.はUART通信を通してXMEGAをFT232RLﾃﾞﾊﾞｲｽに接続するのに必要とされるｼﾞｬﾝﾊﾟ設定を示します。

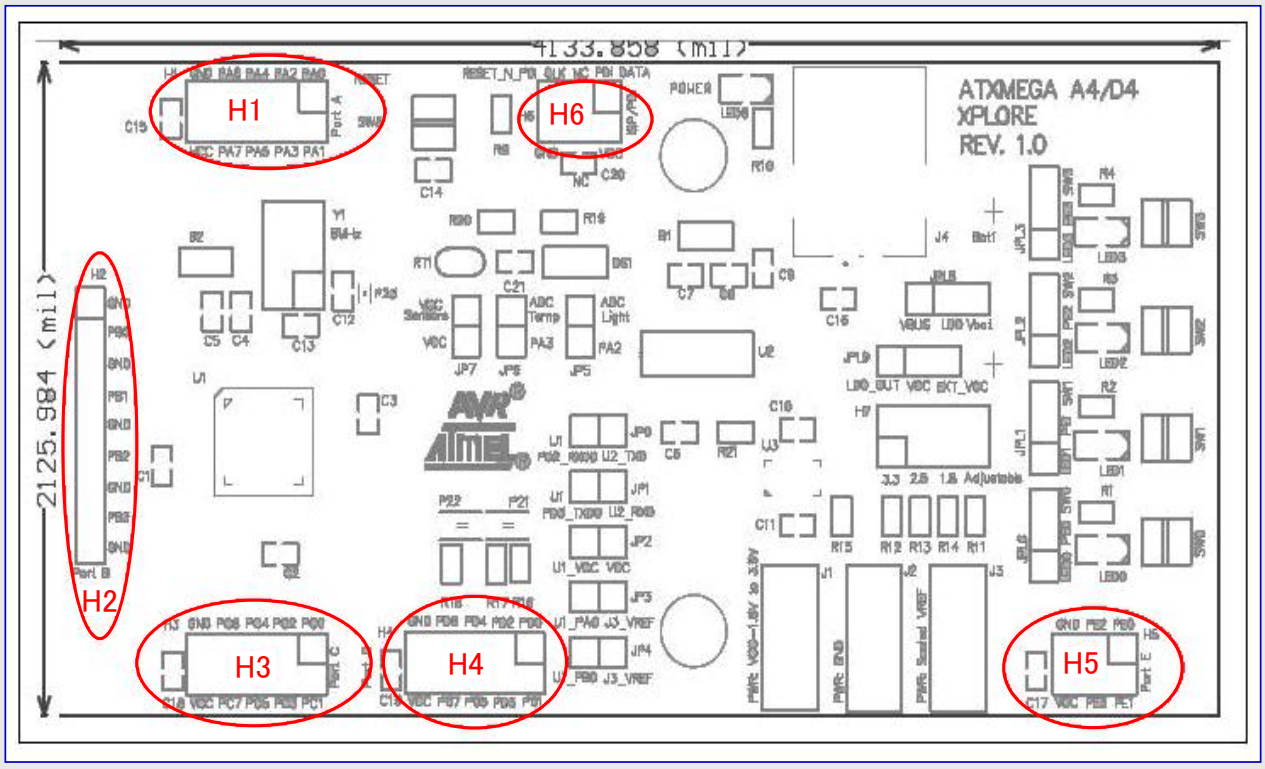
XMEGAだけに対して環線戻しUART接続を構成設定するために、JP0とJP2のｼﾞｬﾝﾊﾟを取り去り、その後に(JP0の左側の)PD3(U1のﾎﾟｰﾄDからのTXD0)を(JP1の左側の)PD2(U1のﾎﾟｰﾄDからのRXD0)に接続することができます。

4. コネクタ

XPLORE評価基板は3つの10ﾋﾟﾝ(5×2, 2.54mm)ﾍｯﾀﾞ、2つの6ﾋﾟﾝ ﾍｯﾀﾞ、1つの9ﾋﾟﾝ(9×1, 2.54mm)ﾍｯﾀﾞを含みます。これら6ﾋﾟﾝ ﾍｯﾀﾞの1つ(H6)はPDI ISPﾌﾟﾛｸﾞﾗﾐﾝｸﾞに使用されます。他のﾍｯﾀﾞ(H1,H2,H3,H4.H5)はXMEGAﾏｲｸﾛ ｺﾝﾄﾛｰﾗからの予備のｱﾅﾛｸﾞとﾃﾞｼﾞﾀﾙのﾋﾟﾝをｱｸｾｽするためのI/O拡張ﾍｯﾀﾞとして使用されます。

H1,H3,H4,H5ﾍｯﾀﾞの1番ﾋﾟﾝ位置は図4-1.で示されるように、常に小さな四角領域を持つﾍｯﾀﾞの左上隅に置かれます。同様に、H2ﾍｯﾀﾞの1番ﾋﾟﾝ位置は図4-1.で示されるように、小さな四角領域での最初のﾋﾟﾝです。?

図4-1. ﾍｯﾀﾞ位置図



4.1. ﾌﾟﾛｸﾞﾗﾐﾝｸﾞ ﾍｯﾀﾞ

XMEGAﾏｲｸﾛ ｺﾝﾄﾛｰﾗはXPLORE評価基板上のISPﾍｯﾀﾞ(H6)にAtmel AVR JTAGICE mkⅡ/3のような外部ﾌﾟﾛｸﾞﾗﾐﾝｸﾞ/ﾃﾞﾊﾞｯｸﾞ ﾂｰﾙを接続することによってﾌﾟﾛｸﾞﾗﾐﾝｸﾞとﾃﾞﾊﾞｯｸﾞを行うことができます。それのｱﾀﾞﾌﾟﾀ基板と共にJTAGICE mkⅡは図3-7.、図3-8.、図3-9.、図3-10.で示されるように、それの4つの異なる色の線(赤線=PDI_DATA、紫線=VTG/VCC(U1_VCC_IN網)、緑線=PDI_CLK、白線=GND)でXPLORE評価ｷｯﾄ基板上のPDI ISPﾍｯﾀﾞ(H6:1番ﾋﾟﾝ=PDI_DATA、2番ﾋﾟﾝ=VTG(U1_VCC_IN)、5番ﾋﾟﾝ=PDI_CLK、6番ﾋﾟﾝ=GND)に接続することができます。他のﾌﾟﾛｸﾞﾗﾐﾝｸﾞ/ﾃﾞﾊﾞｯｸﾞについてはﾌﾟﾛｸﾞﾗﾐﾝｸﾞ/ﾃﾞﾊﾞｯｸﾞ使用者の手引きを参照してください。

図3-8.、図3-9.、図3-10.はXPLORE基板上のXMEGAに対するいくつかの簡単なﾌﾟﾛｸﾞﾗﾐﾝｸﾞ/ﾃﾞﾊﾞｯｸﾞの接続も提供します。

表4-1.はH6ﾍｯﾀﾞに対するﾋﾟﾝ配置とﾌﾟﾛｸﾞﾗﾐﾝｸﾞ/ﾃﾞﾊﾞｯｸﾞ接続とAVR JTAGICE mkⅡからのﾌﾟﾛｸﾞﾗﾐﾝｸﾞ線接続を示します。

表4-1. H6(PDI ISP)ﾍｯﾀﾞ用のﾋﾟﾝ配置と接続

H6(3×2)ﾍｯﾀﾞ ﾋﾟﾝ番号	XMEGA PDIﾋﾟﾝ	ｱﾀﾞﾌﾟﾀからの線の色
1	PDI_DATA	赤線
2	VCC (VTG - U1_VCC_IN)	紫線
3	N.C. (注1)	
4	N.C. (注1)	
5	PDI_CLK	緑線
6	GND	白線

注1: N.C.は接続なしを意味します。

注2: H6:PDI ISPﾍｯﾀﾞの1番ﾋﾟﾝは図4-1.で右上隅に配置されます。

4.2. I/O拡張ﾍｯﾀﾞ

XMEGAﾏｲｸﾛ ｺﾝﾄﾛｰﾗのｱﾅﾛｸﾞ(ADC)ﾎﾟｰﾄAは"XMEGAﾎﾟｰﾄA"ﾋﾟﾝ ﾍｯﾀﾞ(H1)で利用可能です。これはXMEGAの内部のA/D変換器(ADC)とｱﾅﾛｸﾞ比較器(AC)へ外部信号接続を使用者に許します。XMEGAのﾎﾟｰﾄAはAREFﾋﾟﾝ機能も提供します。

XMEGAのﾃﾞﾊﾞｲｽ ﾋﾟﾝ機能についてのより多くの詳細に関してはﾃﾞﾊﾞｲｽのﾃﾞｰﾀｼｰﾄを参照してください。

表4-2.はXPLORE基板上のH1ﾍｯﾀﾞについての詳細を示します。

表4-2. H1ﾍｯﾀﾞ用のﾋﾟﾝ配置と接続

H1(5×2)ﾍｯﾀﾞ ﾋﾟﾝ番号	ﾍｯﾀﾞ ﾋﾟﾝ名	ﾋﾟﾝ接続の説明
1	PA0/ADC0/AREF	XMEGAのﾎﾟｰﾄAの0(PA0)またはADC0/AREFに接続されます。
2	PA1/ADC1	XMEGAのﾎﾟｰﾄAの1(PA1)またはADC1に接続されます。
3	PA2/ADC2	XMEGAのﾎﾟｰﾄAの2(PA2)またはADC2に接続されます。
4	PA3/ADC3	XMEGAのﾎﾟｰﾄAの3(PA3)またはADC3に接続されます。
5	PA4/ADC4	XMEGAのﾎﾟｰﾄAの4(PA4)またはADC4に接続されます。
6	PA5/ADC5	XMEGAのﾎﾟｰﾄAの5(PA5)またはADC5に接続されます。
7	PA6/ADC6	XMEGAのﾎﾟｰﾄAの6(PA6)またはADC6に接続されます。
8	PA7/ADC7	XMEGAのﾎﾟｰﾄAの7(PA7)またはADC7に接続されます。
9	GND	雑音分離(ﾃﾞｶｯﾌﾟ)ｺﾝﾃﾞﾝｻ経由でGND面に接続されます。
10	VCC	JPL9ﾍｯﾀﾞのVCC網に接続されます。

XMEGAﾏｲｸﾛ ｺﾝﾄﾛｰﾗのﾃﾞｼﾞﾀﾙ ﾎﾟｰﾄBは"XMEGAﾎﾟｰﾄB"ﾋﾟﾝ ﾍｯﾀﾞ(H2)で利用可能です。このﾍｯﾀﾞはXMEGAの各ﾎﾟｰﾄBに隣接するGNDﾋﾟﾝも含みます。ﾎﾟｰﾄBﾋﾟﾝはXMEGAのA/D変換器(ADC)周辺機能にも使用されます。

XMEGAのﾃﾞﾊﾞｲｽ ﾋﾟﾝ機能についてのより多くの詳細に関してはﾃﾞﾊﾞｲｽのﾃﾞｰﾀｼｰﾄを参照してください。

表4-3.はXPLORE基板上のH2ﾍｯﾀﾞについての詳細を示します。

表4-3. H2ﾍｯﾀﾞ用のﾋﾟﾝ配置と接続

H2(9×1)ﾍｯﾀﾞ ﾋﾟﾝ番号	ﾍｯﾀﾞ ﾋﾟﾝ名	ﾋﾟﾝ接続の説明
1	GND	GND面に接続されます。
2	PB0/AREF/ADC8	XMEGAのﾎﾟｰﾄBの0(PB0)またはAREFに接続されます。
3	GND	GND面に接続されます。
4	PB1/ADC9	XMEGAのﾎﾟｰﾄBの1(PB1)またはADC9に接続されます。
5	GND	GND面に接続されます。
6	PB2/ADC10	XMEGAのﾎﾟｰﾄBの2(PB2)またはADC10に接続されます。
7	GND	GND面に接続されます。
8	PB3/ADC11	XMEGAのﾎﾟｰﾄBの3(PB3)またはADC11に接続されます。
9	GND	GND面に接続されます。

XMEGAﾏｲｸﾛ ｺﾝﾄﾛｰﾗのﾃﾞｼﾞﾀﾙ ﾎﾟｰﾄCは"ﾎﾟｰﾄC"ﾋﾟﾝ ﾍｯﾀﾞ(H3)で利用可能です。このﾎﾟｰﾄは汎用入出力と様々な通信部署(TWIC, SPI,USARTC0,USARTC1,TCC1など)が特徴です。

XMEGAのﾃﾞﾊﾞｲｽ ﾋﾟﾝ機能についてのより多くの詳細に関してはﾃﾞﾊﾞｲｽのﾃﾞｰﾀｼｰﾄを参照してください。

表4-4.はXPLORE基板上のH3ﾍｯﾀﾞについての詳細を示します。

表4-4. H3ﾍｯﾀﾞ用のﾋﾟﾝ配置と接続

H3(5×2)ﾍｯﾀﾞ ﾋﾟﾝ番号	ﾍｯﾀﾞ ﾋﾟﾝ名	ﾋﾟﾝ接続の説明
1	PC0/SDA	XMEGAのﾎﾟｰﾄCの0(PC0)またはTWICのSDAﾋﾟﾝに接続されます。
2	PC1/SCL	XMEGAのﾎﾟｰﾄCの1(PC1)またはTWICのSCLﾋﾟﾝに接続されます。
3	PC2	XMEGAのﾎﾟｰﾄCの2(PC2)に接続されます。
4	PC3	XMEGAのﾎﾟｰﾄCの3(PC3)に接続されます。
5	PC4	XMEGAのﾎﾟｰﾄCの4(PC4)に接続されます。
6	PC5	XMEGAのﾎﾟｰﾄCの5(PC5)に接続されます。
7	PC6	XMEGAのﾎﾟｰﾄCの6(PC6)に接続されます。
8	PC7	XMEGAのﾎﾟｰﾄCの7(PC7)に接続されます。
9	GND	雑音分離(ﾃﾞｶｯﾌﾟ)ｺﾝﾃﾞﾝｻ経由でGND面に接続されます。
10	VCC	JPL9ﾍｯﾀﾞのVCC網に接続されます。

XMEGAﾏｲｸﾛ ｺﾝﾄﾛｰﾗの別のﾃﾞｼﾞﾀﾙ ﾎﾟｰﾄDは"ﾎﾟｰﾄD"ﾋﾟﾝ ﾍｯﾀﾞ(H4)で利用可能です。このﾎﾟｰﾄは汎用入出力と様々な通信部署(USARTD0,USARTD1,SPIDなど)が特徴です。

XMEGAのﾃﾞﾊﾞｲｽ ﾋﾟﾝ機能についてのより多くの詳細に関してはﾃﾞﾊﾞｲｽのﾃﾞｰﾀｼｰﾄを参照してください。

表4-5.はXPLORE基板上のH4ﾍｯﾀﾞについての詳細を示します。

表4-5. H4ﾍｯﾀﾞ用のﾋﾟﾝ配置と接続

H4(5×2)ﾍｯﾀﾞ ﾋﾟﾝ番号	ﾍｯﾀﾞ ﾋﾟﾝ名	ﾋﾟﾝ接続の説明
1	PD0	XMEGAのﾎﾟｰﾄDの0(PD0)に接続されます。
2	PD1	XMEGAのﾎﾟｰﾄDの1(PD1)に接続されます。
3	PD2/RXD0	XMEGAのﾎﾟｰﾄDの2(PD2)またはUSARTD0のRXD0に接続されます。
4	PD3/TXD0	XMEGAのﾎﾟｰﾄDの3(PD3)またはUSARTD0のTXD0に接続されます。
5	PD4	XMEGAのﾎﾟｰﾄDの4(PD4)に接続されます。
6	PD5	XMEGAのﾎﾟｰﾄDの5(PD5)に接続されます。
7	PD6	XMEGAのﾎﾟｰﾄDの6(PD6)に接続されます。
8	PD7	XMEGAのﾎﾟｰﾄDの7(PD7)に接続されます。
9	GND	雑音分離(ﾃﾞｶｯﾌﾟ)ｺﾝﾃﾞﾝｻ経由でGND面に接続されます。
10	VCC	JPL9ﾍｯﾀﾞのVCC網に接続されます。

XMEGAﾏｲｸﾛ ｺﾝﾄﾛｰﾗの別のﾃﾞｼﾞﾀﾙ ﾎﾟｰﾄEは"ﾎﾟｰﾄE"ﾋﾟﾝ ﾍｯﾀﾞ(H5)で利用可能です。このﾎﾟｰﾄは汎用入出力と様々な通信部署(TWIE,USARTE0など)が特徴です。

XMEGAのﾃﾞﾊﾞｲｽ ﾋﾟﾝ機能についてのより多くの詳細に関してはﾃﾞﾊﾞｲｽのﾃﾞｰﾀｼｰﾄを参照してください。

表4-6.はXPLORE基板上のH5ﾍｯﾀﾞについての詳細を示します。

表4-6. H5ﾍｯﾀﾞ用のﾋﾟﾝ配置と接続

H5(3×2)ﾍｯﾀﾞ ﾋﾟﾝ番号	ﾍｯﾀﾞ ﾋﾟﾝ名	ﾋﾟﾝ接続の説明
1	PE0	XMEGAのﾎﾟｰﾄEの0(PE0)に接続されます。
2	PE1	XMEGAのﾎﾟｰﾄEの1(PE1)に接続されます。
3	PE2	XMEGAのﾎﾟｰﾄEの2(PE2)に接続されます。
4	PE3	XMEGAのﾎﾟｰﾄEの3(PE3)に接続されます。
5	GND	雑音分離(ﾃﾞｶｯﾌﾟ)ｺﾝﾃﾞﾝｻ経由でGND面に接続されます。
6	VCC	JPL9ﾍｯﾀﾞのVCC網に接続されます。

5. その他の入出力

5.1. 選択可能な入力ｽｲｯﾁ釦

XPLORE評価基板は選択可能な4つのﾏｲｸﾛ ｽｲｯﾁ釦が装備されます。XMEGAﾏｲｸﾛ ｺﾝﾄﾛｰﾗのﾎﾟｰﾄE(PE0,PE1,PE2,PE3)からのI/O接続は表5-1.で示されるようにJPL0,JPL1,JPL2,JPL3のﾍｯﾀﾞからの4つのｼﾞｬﾝﾊﾟの構成設定によってそれら4つの押し釦(SW0,SW1,SW2,SW3)の各々に接続することができます。使用者はそれらを入力信号として使用するのに、それら4つのﾏｲｸﾛ ｽｲｯﾁ釦へ他のどのI/Oﾎﾟｰﾄ ﾍｯﾀﾞ(ﾎﾟｰﾄA、ﾎﾟｰﾄB、ﾎﾟｰﾄC、ﾎﾟｰﾄD)からもｼﾞｬﾝﾊﾟ線を構成設定することもできます。

釦押下を検出できるには、ﾌｧｰﾑｳｪｱは入出力ﾋﾟﾝを内部ﾌﾟﾙｱｯﾌﾟ付きの入力に設定して、それがLowかを周期的に調べなければなりません。充分高速に行われる時に、人間の目はLEDでどんな変化も見えません。

表5-1. JPL0/1/2/3ﾍｯﾀﾞでのﾎﾟｰﾄEへのｽｲｯﾁ釦接続

JPLn(3×1)ﾍｯﾀﾞ名	ｽｲｯﾁ釦用ｼﾞｬﾝﾊﾟ設定	ｼﾞｬﾝﾊﾟ設定の説明
JPL0	JPL0の右側にｼﾞｬﾝﾊﾟ設定	XMEGAのﾎﾟｰﾄEの0(PE0)を入力ｽｲｯﾁ釦SW0へ接続します。
JPL1	JPL1の右側にｼﾞｬﾝﾊﾟ設定	XMEGAのﾎﾟｰﾄEの1(PE1)を入力ｽｲｯﾁ釦SW1へ接続します。
JPL2	JPL2の右側にｼﾞｬﾝﾊﾟ設定	XMEGAのﾎﾟｰﾄEの2(PE2)を入力ｽｲｯﾁ釦SW2へ接続します。
JPL3	JPL3の右側にｼﾞｬﾝﾊﾟ設定	XMEGAのﾎﾟｰﾄEの3(PE3)を入力ｽｲｯﾁ釦SW3へ接続します。

注: JPL0は図3-1.で示され、JPL1はJPL0の傍に置かれ、JPL2はJPL1の傍に置かれ、そしてJPL3はJPL2の傍に置かれます。これはｽｲｯﾁ釦(SW0,SW1,SW2,SW3)の位置に対しても同様です。

5.2. 選択可能な出力LED

XPLORE基板は選択可能な4つの標準黄LEDを持ちます。XMEGAﾃﾞﾊﾞｲｽのﾎﾟｰﾄE(PE0,PE1,PE2,PE3)からのI/O接続は表5-2.で示されるようにJPL0,JPL1,JPL2,JPL3のﾍｯﾀﾞからの4つのｼﾞｬﾝﾊﾟの構成設定によって、それら4つのLED(LED0,LED1,LED2,LED3)の各々に接続することができます。使用者はそれらを出力表示信号として使用するのに、それら4つの出力LEDに他のどのI/Oﾎﾟｰﾄ ﾍｯﾀﾞ(ﾎﾟｰﾄA、ﾎﾟｰﾄB、ﾎﾟｰﾄC、ﾎﾟｰﾄD)からもｼﾞｬﾝﾊﾟ線を構成設定することもできます。

それらのLEDのどれかをONに切り替える時はその入出力ﾋﾟﾝをLow出力に設定してください。LEDをOFFに切り替える時はその入出力ﾋﾟﾝをHigh出力に設定するか、またはﾌﾟﾙｱｯﾌﾟ付きの入力として形態設定してください。

表5-2. JPL0/1/2/3ﾍｯﾀﾞでのﾎﾟｰﾄEへのLED接続

JPLn(3×1)ﾍｯﾀﾞ名	LED用ｼﾞｬﾝﾊﾟ設定	ｼﾞｬﾝﾊﾟ設定の説明
JPL0	JPL0の左側にｼﾞｬﾝﾊﾟ設定	XMEGAのﾎﾟｰﾄEの0(PE0)を出力LED0へ接続します。
JPL1	JPL1の左側にｼﾞｬﾝﾊﾟ設定	XMEGAのﾎﾟｰﾄEの1(PE1)を出力LED1へ接続します。
JPL2	JPL2の左側にｼﾞｬﾝﾊﾟ設定	XMEGAのﾎﾟｰﾄEの2(PE2)を出力LED2へ接続します。
JPL3	JPL3の左側にｼﾞｬﾝﾊﾟ設定	XMEGAのﾎﾟｰﾄEの3(PE3)を出力LED3へ接続します。

注: JPL0は図3-1.で示され、JPL1はJPL0の傍に置かれ、JPL2はJPL1の傍に置かれ、そしてJPL3はJPL2の傍に置かれます。これはLED(LED0,LED1,LED2,LED3)の位置に対しても同様です。

5.3. ｱﾅﾛｸﾞ入出力

分圧回路を持つ光感知器(TEMT6000)と温度感知器(NCP18WF104J03RB)は図5-1.で示されるようにXMEGAのADC2とADC3に接続されます。

これらのｱﾅﾛｸﾞ回路を持つ基板上の感知器部品はJP5,JP6,JP7のｼﾞｬﾝﾊﾟの構成設定によってXMEGAのADC用のｱﾅﾛｸﾞ入力元として使用することができます。電力供給ﾊﾞﾅﾅ ｼﾞｬｯｸのVrefからの外部基準電圧供給は各々、JP3とJP4のｼﾞｬﾝﾊﾟ ﾍｯﾀﾞを通してXMEGAﾃﾞﾊﾞｲｽのPA0/VrefまたはPB0/Vrefに接続することもできます。

図5-2.はXMEGAﾏｲｸﾛ ｺﾝﾄﾛｰﾗのADC用ｱﾅﾛｸﾞ入力元としてこれらの外部感知器を使用するように構成設定されるのに必要とされるｼﾞｬﾝﾊﾟを示します。

表5-3.はそれらのｼﾞｬﾝﾊﾟ設定の詳細も示します。

図5-1. XPLORE基板での光感知器と温度感知器の接続

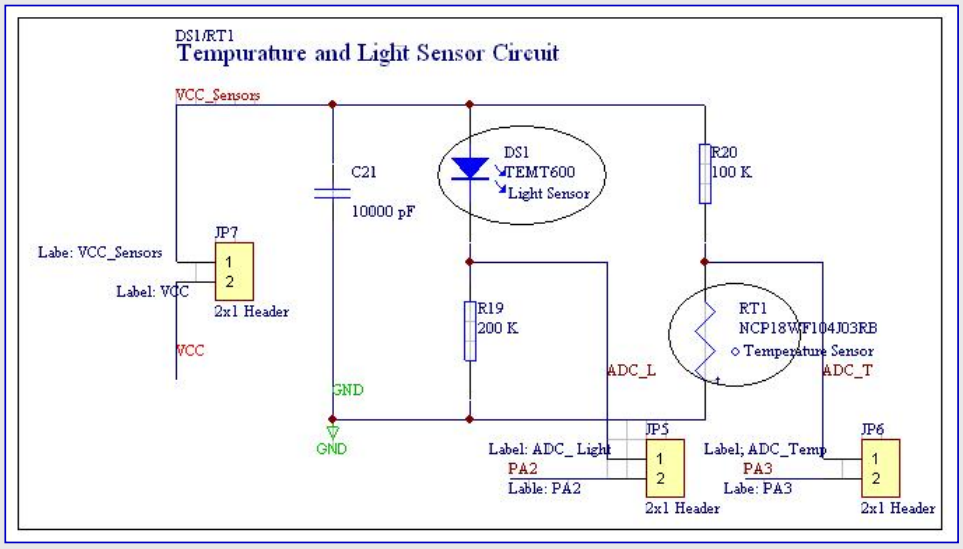


図5-2. JP5,JP6,JP7ｼﾞｬﾝﾊﾟ設定

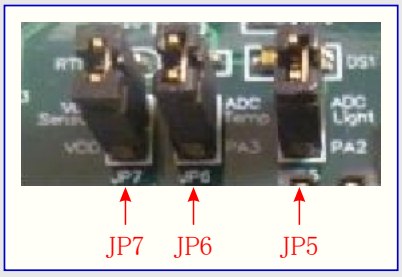


表5-3. JP5,JP6,JP7ｼﾞｬﾝﾊﾟ設定説明

JPn(2×1)ﾍｯﾀﾞ名	ｼﾞｬﾝﾊﾟ設定	注釈
JP5	ADC_L(DS1)とADC2(U1)	JP5ｼﾞｬﾝﾊﾟ設定はXMEGA(U1)のADC2ﾋﾟﾝを光感知器(DS1)のADC_Lに接続します。
JP6	ADC_T(RT1)とADC3(U1)	JP6ｼﾞｬﾝﾊﾟ設定はXMEGA(U1)のADC3ﾋﾟﾝを温度感知器(RT1)のADC_Tに接続します。
JP7	VCC(JPL8)とVCC_Sensors	JP7ｼﾞｬﾝﾊﾟ設定はJPL8ﾍｯﾀﾞからのVCC網をVCC_Sensors(光感知器(DS1)と温度感知器(RT1)の電力供給ﾋﾟﾝ)に接続します。

5.4. 外部8MHzクリスタル クロック

XPLORE評価基板はGND面に接続された雑音分離(デカップ)コンデンサの対を持つ外部8MHzクリスタル(Y1)を含みます。これはXMEGA設計に可能なクロック設計任意選択として外部クリスタル クロックの使用を許します。この外部クリスタル クロックは実際に一端をXTAL1(PR1)ピンへ接続し、別の一端はXMEGA(U1)のXTAL2(PR0)ピンに接続します。クリスタル(Y1)の位置は図3-1.で示されるようにXMEGAマイクロ コントローラのデバイス ピンの非常に近くに配置されます。

5.5. 感知器アダプタ カード

XPLORE評価基板は図5-3.で示されるように、"ATAVRSBPR1"-Pressure Oneのような感知器アダプタ カードの嵌め込みを使用者に許す、上手く設計されたヘッダ間距離を持つXMEGAマイクロ コントローラ用の入出力ポートA(H1)とポートC(H3)のヘッダを含みます。

入出力ポートCヘッダはATAVRSBPR1感知器アダプタ カードの圧力感知器へのTWIアクセスを許す、XMEGAのTWICからの2線インターフェース(TWI:Two-wire Interface)ピンを実際に含みます。ポートA(H1)ヘッダとポートC(H3)のヘッダに対する入出力ヘッダ定義は表5-4.で得られます。

XPLORE評価基板上のXMEGAの全ての入出力ポート ヘッダの1番ピン位置は図4-1.で示されるように小さな四角い領域で右上側隅に配置され、故に外部アダプタ カードはXPLORE評価基板上に置かれたAtmelロゴと比べて逆方向のアダプタ基板面のAtmelロゴを持つ図5-3.で示されるように接続されるべきです。

図5-3. 感知器アダプタ カード嵌め込み位置図

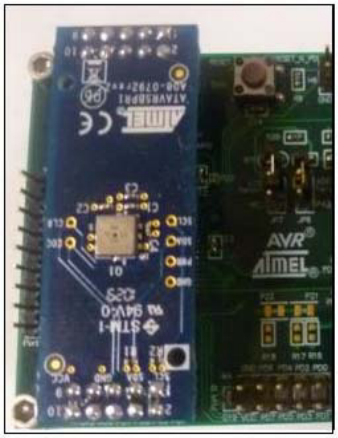


表5-4. XPLORE評価基板での感知器アダプタ カード接続

H3(5×2)ヘッダ ピン番号	感知器アダプタ基板信号名	ピン接続の説明
1	SDA	XMEGAのTWICのSDAピンを(H3ヘッダ経由で)感知器アダプタ基板上のBMP085のSDAピンに接続します。
2	SCL	XMEGAのTWICのSCLピンを(H3ヘッダ経由で)感知器アダプタ基板上のBMP085のSCLピンに接続します。
3	CLR (XCLR)	(H3ヘッダ経由で)XMEGAのPC2から感知器アダプタ基板上のBMP085のXCLRピンに接続します。
4	EDC (EDC)	(H3ヘッダ経由で)XMEGAのPC3から感知器アダプタ基板上のBMP085のEDCピンに接続します。
5	N.C.	接続なし
6	N.C.	接続なし
7	N.C.	接続なし
8	N.C.	接続なし
9	GND	XPLORE基板のGND面から感知器アダプタ カードのGND接続に接続します。
10	VCC (PWR)	感知器アダプタ カードの電力供給ピンへ接続します。

注: 感知器アダプタ基板上の他のヘッダが接続なし(N.C.ピン)なので、XPLORE基板のH1ヘッダから感知器アダプタ カードへのどの信号接続もありません。感知器アダプタ カードに対するヘッダ接続の詳細については参照の[9]を参照してください。

5.6. 外部VREF接続

XPLORE評価基板は外部DC電力供給からXMEGAﾏｲｸﾛ ｺﾝﾄﾛｰﾗのVREFﾋﾟﾝ(PA0/VREF(U1_PAD)または(PB0/VREF(U1_PB0))へ基準電圧(VREF)を供給するのに使用される赤い電力供給ﾊﾞﾅﾅ ｼﾞｬｯｸ(J3)を含みます。A/D変換器(ADC)に対して内部基準電圧が使用されない場合、XPLORE評価基板でDC電力供給から電圧を供給されるJ3(赤い電力供給ﾊﾞﾅﾅ ｼﾞｬｯｸ)とDC電力供給のGNDからも供給されるJ2(黒い電力供給ﾊﾞﾅﾅ ｼﾞｬｯｸ)でJP3とJP4のｼﾞｬﾝﾊﾟを設定することによって外部基準電圧を使用することができます。

図5-4.と図5-5.は各々、JP3とJP4の(2×1)ﾍｯﾀﾞでのVREFｼﾞｬﾝﾊﾟ設定を示します。

図5-4. JP3ｼﾞｬﾝﾊﾟ設定

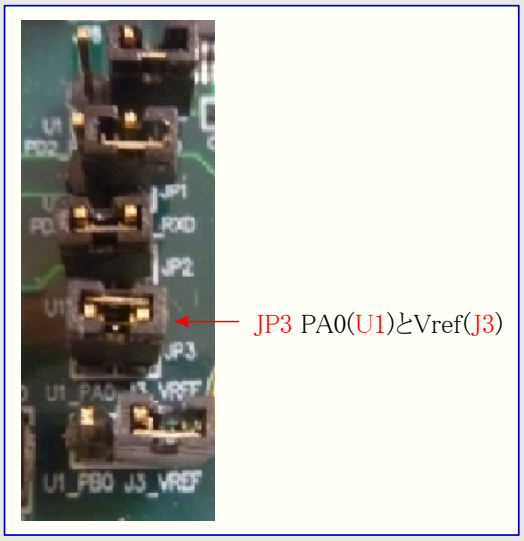


図5-5. JP4ｼﾞｬﾝﾊﾟ設定

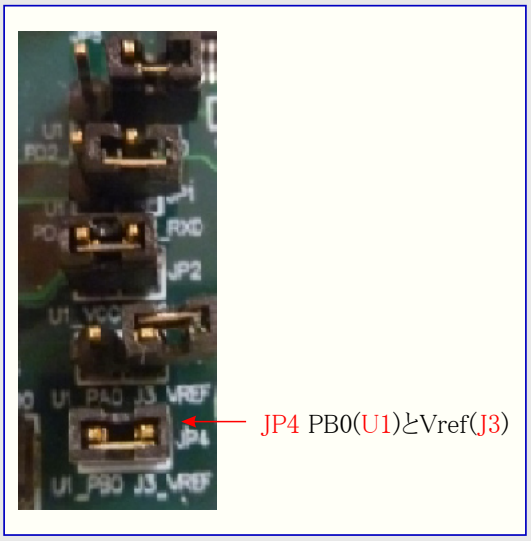


表5-5. JP3とJP4のｼﾞｬﾝﾊﾟ設定説明

JPn(2×1)ﾍｯﾀﾞ名	ｼﾞｬﾝﾊﾟ設定	注釈
JP3	PA0(U1_PA0)とVREF(J3_VREF)	JP3ｼﾞｬﾝﾊﾟ設定はXMEGA(U1)のPA0/Vrefﾋﾟﾝを J3(Vref-赤い電力供給ﾊﾞﾅﾅ ｼﾞｬｯｸ)のVREFに接続します。
JP4	PB0(U1_PB0)とVREF(J3_VREF)	JP4ｼﾞｬﾝﾊﾟ設定はXMEGA(U1)のPB0/Vrefﾋﾟﾝを J3(Vref-赤い電力供給ﾊﾞﾅﾅ ｼﾞｬｯｸ)のVREFに接続します。

6. 改訂履歴

6.1. 改訂1.0

Atmel XPLORE評価基板改訂1.0は最初に公開された基板の改訂版です。

7. 参照

7.1. オンライン参照資料

[1] ATxmega32A4Uデバイス データシート：http://www.atmel.com/Images/doc8387.pdf

[2] ATxmega32A4デバイス データシート：http://www.atmel.com/dyn/resources/prod_documents/doc8069.pdf

[3] ATxmega32D4デバイス データシート：http://www.atmel.com/Images/doc8135.pdf

[4] Atmel XMEGA AUデバイス手引書：http://www.atmel.com/Images/doc8331.pdf

[5] Atmel XMEGA Aデバイス手引書：http://www.atmel.com/dyn/resources/prod_documents/doc8077.pdf

[6] Atmel XMEGA Dデバイス手引書：http://www.atmel.com/Images/doc8210.pdf

[7] FTDI(Future Technology International Ltd.) FT232RLデータシート：
http://www.ftdichip.com/Support/Documents/DataSheets/ICs/DS_FT232R.pdf

[8] LDO (Linear Technology) LT3022データシート：http://www.linear.com/product/LT3022

[9] Atmel AVR4201:Pressure One (Atmel ATAVRSBPR1)ハードウェア使用者の手引き：
http://www.atmel.com/dyn/resources/prod_documents/doc8355.pdf

7.2. 設計ソフトウェアと通信装置ドライバ

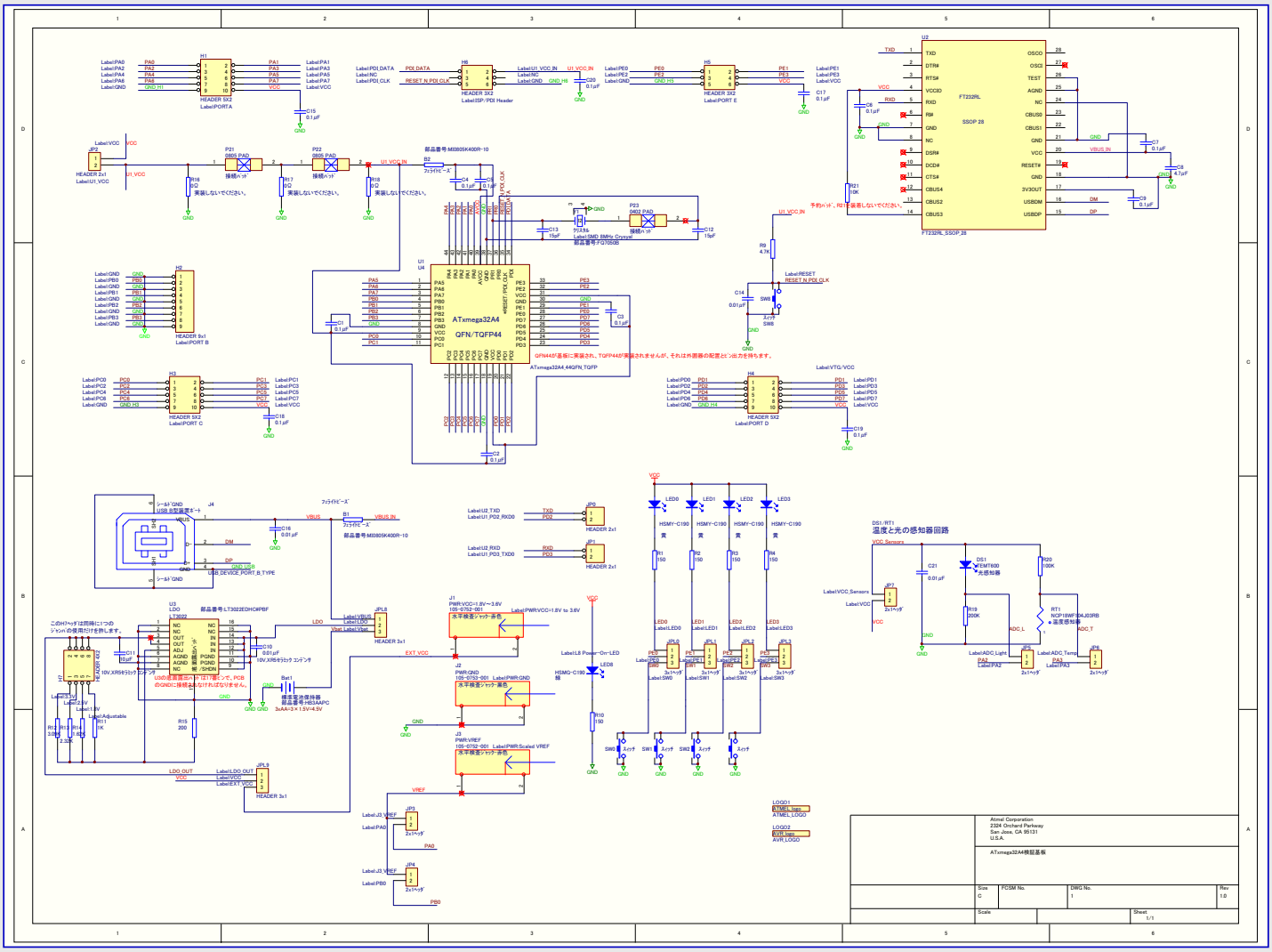
[1] Atmel Studioソフトウェア ダウンロード：http://www.atmel.com/tools/atmelstudio.aspx

[2] (PCへのUSB接続に使用される)FTDI FT2232仮想COMポートドライバ ダウンロード：http://www.ftdichip.com/Drivers/VCP.htm

7.3. XPLORE評価基板回路図

XPLORE評価基板の回路図は図7-1.で示されます。

図7-1. XPLORE評価基板回路図



8. 評価基板/ｷｯﾄ重要通知

この評価基板/ｷｯﾄは**工作、開発、実演を促進する、または評価目的だけ**の使用を意図されています。これは完成された製品ではなく、(基板/ｷｯﾄに於いて他の方法で注記されるかもしれないのを除き、)ﾘｻｲｸﾙ(WEEE)、FCC、CE、またはULの電磁適合性に関連する制限や指令なしで完成製品へ応用できる、含めることの何かまたは何れかの技術的または法律上の必要条件に(未だ)適合しないかもしれません。Atmelは販売者と更にその先の使用者単独の危険に於いて、全ての障害と共に何の保証もなく、"現状そのまま"でこの基板/ｷｯﾄを供給しました。使用者は商品の適切で安全な取り扱いのために全ての義務と責任を負います。また使用者は商品の使用や取り扱いから起こる全ての請求からAtmelを保護します。製品の開放構造のため、静電放電と他のどんな技術的または法的な利害関係に関して何れか若しくは全ての適切な予防処置を取るのは使用者の責任です。

上で述べる保障の範囲までを除き、使用者とAtmelは間接、特別、付帯的、または必然的な損害に関して互いに責任がないでしょう。

そのようなAtmelの製品やｻｰﾋﾞｽがあるかもしれない、または使用されることに於いて、どんな機械、処理、または組み合わせに関連または網羅するAtmelのどんな特許権や他の知的財産の下でも承諾は全く授けられません。

郵便住所: Atmel Corporation, 2325 Orchard Parkway, San Jose, CA 95131

Enabling Unlimited Possibilities®

Atmel Corporation
1600 Technology Drive
San Jose, CA 95110
USA
TEL (+1)(408) 441-0311
FAX (+1)(408) 487-2600
www.atmel.com

Atmel Asia Limited
Unit 01-5 & 16, 19F
BEA Tower, Millennium City 5
418 Kwun Tong Road
Kwun Tong, Kowloon
HONG KONG
TEL (+852) 2245-6100
FAX (+852) 2722-1369

Atmel Munich GmbH
Business Campus
Parking 4
D-85748 Garching b. Munich
GERMANY
TEL (+49) 89-31970-0
FAX (+49) 89-3194621

Atmel Japan G.K.
141-0032 東京都品川区
大崎1-6-4
新大崎勧業ﾋﾞﾙ 16F
ｱﾄﾒﾙ ｼﾞｬﾊﾟﾝ合同会社
TEL (+81)(3)-6417-0300
FAX (+81)(3)-6417-0370

© 2012 Atmel Corporation. 全権利予約済 / 改訂:42014A-AVR-07/2012

Atmel®、Atmelﾛｺﾞとそれらの組み合わせ、AVR®、AVR Studio®、Enabling Unlimited Possibilities®、XMEGA®とその他はAtmel Corporationの登録商標または商標またはその付属物です。他の用語と製品名は一般的に他の商標です。

お断り: 本資料内の情報はAtmel製品と関連して提供されています。本資料またはAtmel製品の販売と関連して承諾される何れの知的所有権も禁反言あるいはその逆によって明示的または暗示的に承諾されるものではありません。**Atmelのｳｪﾌﾞｻｲﾄに位置する販売の条件とAtmelの定義での詳しい説明を除いて、商品性、特定目的に関する適合性、または適法性の暗黙保証に制限せず、Atmelはそれらを含むその製品に関連する暗示的、明示的または法令による如何なる保証も否認し、何ら責任がないと認識します。たとえAtmelがそのような損害賠償の可能性を進言されたとしても、本資料を使用できない、または使用以外で発生する(情報の損失、事業中断、または利益と損失に関する制限なしの損害賠償を含み)直接、間接、必然、偶然、特別、または付随して起こる如何なる損害賠償に対しても決してAtmelに責任がないでしょう。**Atmelは本資料の内容の正確さまたは完全性に関して断言または保証を行わず、予告なしでいつでも製品内容と仕様の変更を行う権利を保留します。Atmelはここに含まれた情報を更新することに対してどんな公約も行いません。特に別の方法で提供されなければ、Atmel製品は車載応用に対して適当ではなく、使用されるべきではありません。Atmel製品は延命または生命維持を意図した応用での部品としての使用に対して意図、認定、または保証されません。

© *HERO* 2014.

本応用記述はAtmelのAVR1932応用記述(doc42014.pdf Rev.42014A-07/12)の翻訳日本語版です。日本語では不自然となる重複する形容表現は省略されている場合があります。日本語では難解となる表現は大幅に意訳されている部分もあります。必要に応じて一部加筆されています。頁割の変更により、原本より頁数が少なくなっています。

必要と思われる部分には( )内に英語表記や略称などを残す形で表記しています。

青字の部分はﾘﾝｸとなっています。一般的に赤字の0,1は論理0,1を表します。その他の赤字は重要な部分を表します。