

AVR300：ソフトウェアTWI主装置インターフェース

要点

- 割り込み不使用
- 標準と高速の動作を支援
- 7ビットと10ビットの両アドレス指定を支援
- AVRマイクロコントローラシステム全体を支援

序説

消費者、電気通信、電子工業での使用に関する簡単且つ費用効率的な内部ICバスの要求がTWIバスの開発へ導きました。今日、TWIバスは多数の周辺機能(IC)とマイクロコントローラで実装され、それは低速応用に於いて良い選択にします。

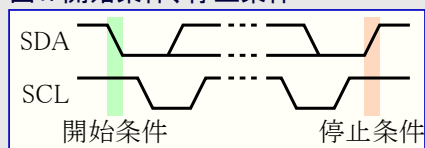
AVRマイクロコントローラシステムはTWI動作の専用ハードウェアを持ちませんが(訳補:原書執筆時点に於いてで、現在は多くのAVRがTWI専用ハードウェアを有しています)、柔軟な入出力と高い処理速度のため、効率的なソフトウェア単一主装置インターフェースを容易に実装することができます。

動作の理屈

TWIバスは1つのデータ(SDA)線と1つのクロック(SCL)線から成る2線同期直列インターフェースです。オープンドレイン/コレクタ出力を使うことにより、TWIバスはどの製造製法(CMOS、バイポーラ、その他)も支援します。

TWIバスはバスの制御を行う能力がある1つ以上の装置を接続することができる複数主装置バスです。バスに接続された主装置が1つだけのとき、これはバスの衝突と内部主装置アクセス(主装置の別の主装置アクセス)の処理を支援する必要がありません。主装置はSCLとSDAの両線を駆動することができ、一方従装置はSDA線でデータを出力することだけを許されます。

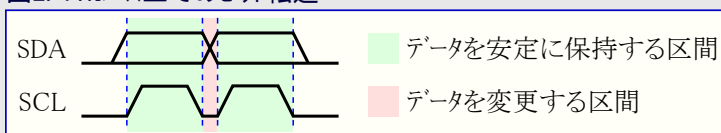
図1. 開始条件、停止条件



データ転送は常にバス主装置によって始められます。SCLがHighの間のSDAでのHighからLowへの遷移が**開始条件**(または**再送開始条件**)に定義されています。**開始条件**は常に(固有の)7ビット従装置アドレスとその後のデータ方向ビットが後続します。アドレス指定された従装置は1クロック周期の間、SDAをLowに保持することによって直ぐに応答します。主装置がどの応答も受信しなかった場合、その転送は終了されます。データ方向ビットに依存して、主装置または従装置は直ぐにSDA線へ8ビットのデータを送信します。そして受信する装置はデータに対して応答します。主装置によって**再送開始条件**と**停止条件**が発行される前に単一方向で複数バイトを転送することができます。転送は主装置が**停止条件**を発行する時に終了されます。**停止条件**はSCLがHighの間のSDAでのLowからHighへの遷移によって定義されます。

いくつかの他の機能が実行されてしまうまで、従装置がやって来るデータを処理することができない場合、主装置に待ち状態を強制するためにSCLをLowに保持することができます。

図2. TWIバス上でのビット転送



SDA線上のデータの変更は図2.で示されるようにSCLのLow区間の間でだけ許されます。これは**開始条件**と**停止条件**の定義の直接的な結果です。もっと詳細な説明とタイミング仕様は[1]で得られます(訳注:原書にて参照先なし)。



8ビット **AVR**[®]
マイクロコントローラ

応用記述

本書は一般の方々の便宜のため有志により作成されたもので、Atmel社とは無関係であることを御承知ください。しおりの**はじめ**にでの内容にご注意ください。

Rev. 0954B-05/02, 0954BJ3-04/21

データ転送

バス上の転送はバイト単位です。各バイトは受信部によって設定される応答ビットが後続します。従装置アドレスバイトは7ビットのアドレスと読み/書きビットを含みます。

図3. バイト転送形式

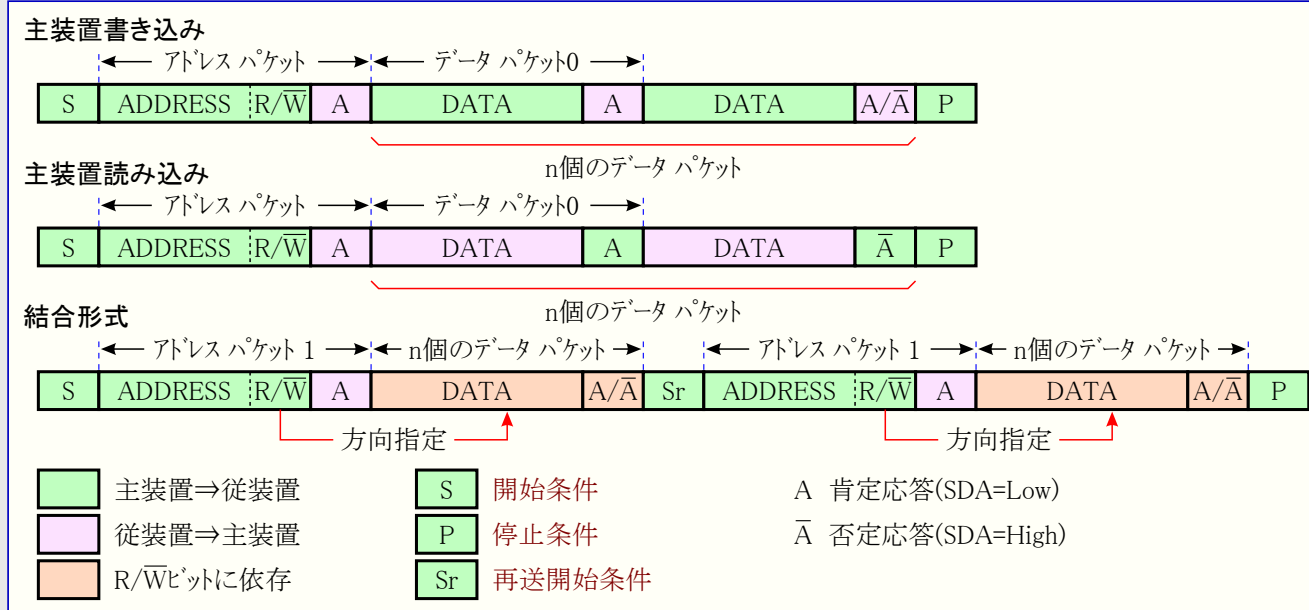


図3.は有効なデータ転送形式を示します。結合形式に於いて、複数のデータを(同じ従装置へ)どの方向でも送ることができます。データ方向の変更は再送開始条件を用いることによって行われます。主装置読み込み操作が最終バイト読み込みに応答しないことによって終了されなければならないことに注意してください。

接続

両TWI線(SDAとSCL)は従ってオープン ドレインまたはオープン コレクタ出力の双方向でなければなりません。各線はプルアップ抵抗経由で供給電圧へ接続されなければなりません。そして線を駆動する接続された装置が何もない時に線はHigh(論理1)で、1つ以上が線をLowに駆動する場合に論理0です。

図4. TWIバスへの物理的な接続

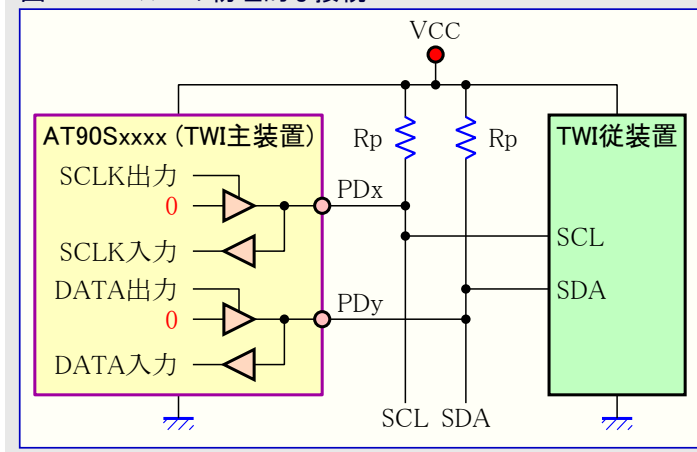


図4.はTWIバスへAVRマイクロ コントローラを接続する方法を示します。Rpの値はVCCとバス容量に依存します(代表的には4.7kΩ)。

実装

この応用記述で提供されるTWI主装置ルーチンによって使われる資源はポートD上のSCLとSDAに対する2つのピンだけです。TWIバスが同期なので、直列クロック線(SCL)に対するデューティサイクルと周期時間は重要ではありません。従ってプログラム量の増加を引き起こすルーチンの“微調整”は必要ありません。

この実装で使われる2つの形式の遅延、1/4周期遅延と半周期遅延があります。標準(100kHz)動作のTWIに対してこれらの遅延は $t_{quarter} > 2.5\mu s$ と $t_{half} > 5.0\mu s$ でなければなりません。高速(400kHz)動作に対するパラメータは $t_{quarter} > 0.6\mu s$ と $t_{half} > 1.3\mu s$ です。

遅延ルーチンには多くの可能な実装があります。全ての実装がMCUクロック周波数に依存します。全てのクロック速度に対して有効な版を生成することは不可能です。

以下の手順は最も効率的な遅延の実装を選ぶ方法を示します。

1. 両遅延に必要なクロック周期数を計算してください。

$$n = t \times f_{OSC} \quad ; t = t_{quarter} \text{ と } t_{half}, f_{OSC} = \text{MCUクロック周波}$$

2. 両遅延に関して以下の方法の1つを選ぶためにnを用いてください。

n	遅延方法
$n < 1$	遅延ルーチンへの全ての呼び出しを取り去ってください。
$1 < n < 2$	遅延ルーチンへの全ての呼び出しを1つの“NOP”命令に置き換えてください。
$2 < n < 3$	遅延ルーチンへの全ての呼び出しを1つの“RJMP 1”命令に置き換えてください。
$3 < n < 7$	遅延ルーチンは1つの“RET”命令だけから成るべきです。
$7 < n$	以下のルーチンを使ってください。 <pre> LDI TWI_delay, 1+(n-7)/3 ; 遅延計数器初期化 LOOP: DEC TWI_delay ; 遅延計数器減数(-1) BRNE LOOP ; 計数完了まで継続 ; RET ; 呼び出し元へ復帰 </pre> (このルーチンはプログラムコードで使われます。)

TWIサブルーチン

“TWI_init”

SCL線とSDA線を初期化します。プログラムコードの先頭に配置されているSCLPとSDAPの定数はポートDのピン番号を選びます。必要ならば、プログラムコードを変更することによってどのポートのどのピンも使うことが可能です。

コード量を減らすためにポートD全ての初期化をこのサブルーチンに置くことができます。

“TWI_start”

開始条件を生成して従装置アドレスを送ります。全ての転送はこのサブルーチンで始めなければなりません。転送が終了した時に“TWI_end”が呼び出されなければなりません。バスが開放されると(“TWI_end”が呼び出された後)、全てのレジスタは他の使用に関して自由にできます。

項目	値
コード量(語)	3
実行周期数	N/A
使用レジスタ	下位レジスタ=0, 上位レジスタ=3, 全体レジスタ変数=1

レジスタ	入力	内部	出力
R16	-	TWI_delay:遅延計数器	-
R17	-	TWI_data:送信緩衝部	-
R18	TWI_adr:従装置アドレスと転送方法(全体変数)	-	-

“TWI_rep_start”

再送開始条件を生成して従装置アドレスを送ります。再送開始条件はバイトが読み書きされてしまった後にだけ生成できます。

項目	値
コード量(語)	5
実行周期数	N/A
使用レジスタ	下位レジスタ=0, 上位レジスタ=3, 全体レジスタ変数=1

レジスタ	入力	内部	出力
R16	-	TWI_delay:遅延計数器	-
R17	-	TWI_data:送信緩衝部	-
R18	TWI_adr:従装置アドレスと転送方法(全体変数)	-	-

“TWI_write”

TWIバスにデータ(1バイト)を書き(送信)します。この関数はアドレスを送るのにも使われます。

項目	値
コード量(語)	16
実行周期数	N/A
使用レジスタ	下位レジスタ=0, 上位レジスタ=2, 全体レジスタ変数=0

レジスタ	入力	内部	出力
R16	-	TWIdelay:遅延計数器	-
R17	TWIdata:送信緩衝部	-	-

“TWI_get_ack”

従装置の応答を得ます。このサブルーチンが“TWI_write”ルーチンから独立している理由はもっと読み易いプログラムコードにするためです。

項目	値
コード量(語)	11
実行周期数	N/A
使用レジスタ	下位レジスタ=0, 上位レジスタ=1, 全体レジスタ変数=0

レジスタ	入力	内部	出力
R16	-	TWIdelay:遅延計数器	-

図5. “TWI_start”, “TWI_rep_start”, “TWI_write”, “TWI_get_ack”流れ図

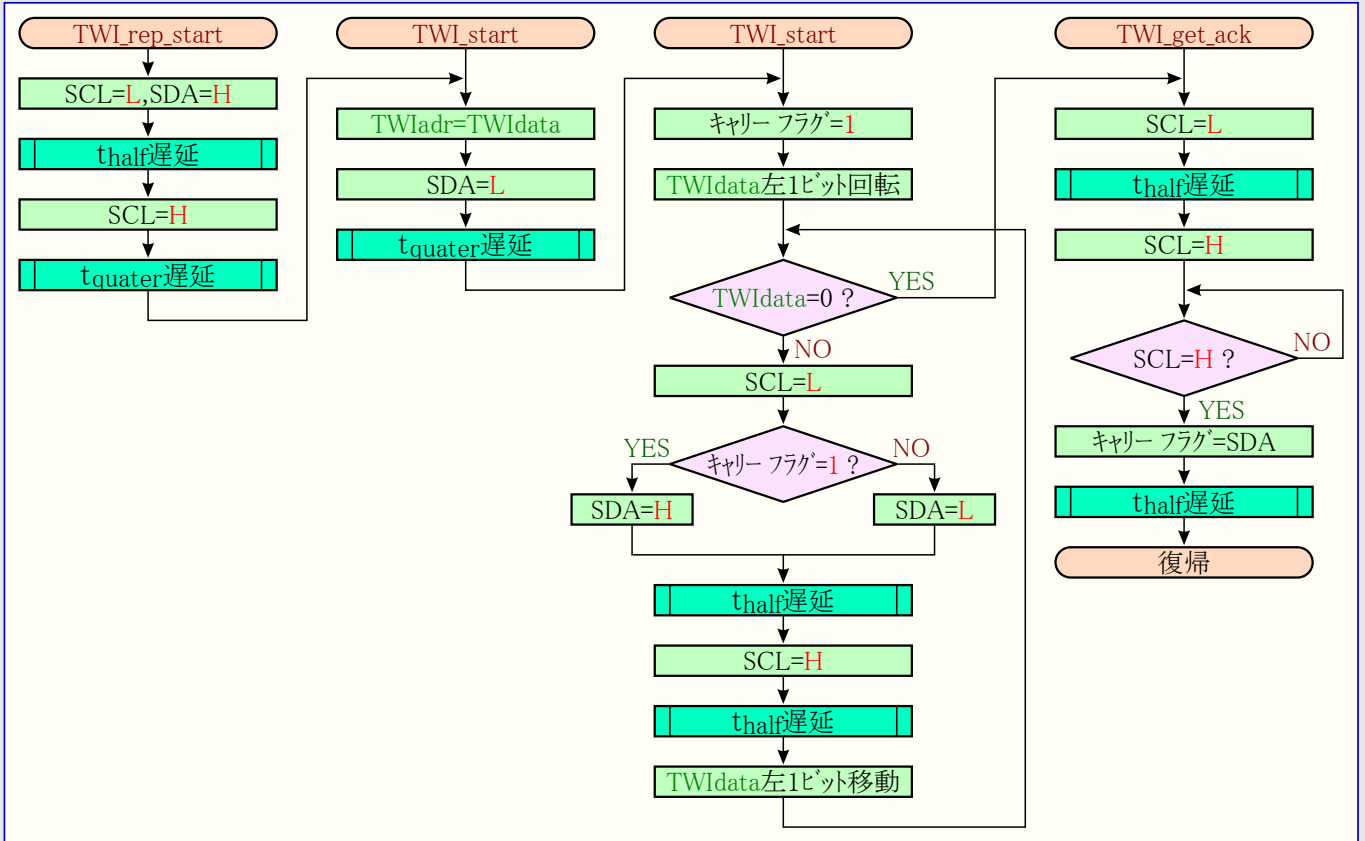


図5は“TWI_start”, “TWI_rep_start”, “TWI_write”, “TWI_get_ack”に関する流れ図を示します。これらのサブルーチンは量を減らすためにプログラムコードを共用します。

“TWI_read”

TWIバスからデータ(1バイト)読み(受信)します。

項目	値
コード量(語)	11
実行周期数	N/A
使用レジスタ	下位レジスタ=0, 上位レジスタ=3, 全体レジスタ変数=1

レジスタ	入力	内部	出力
R16	-	TWIdelay:遅延計数器	-
R17	-	-	TWIdata:受信データ
R19	-	TWIsstat:応答ビット(全体変数)	-

“TWI_put_ack”

キャリーフラグが設定(1)されているか否かに依存して応答ビットを出力します。“TWI_read”ルーチンからこのルーチンが独立していることは、応答が読み込み操作の結果に基づく場合、使用者にとって便利です。

項目	値
コード量(語)	12
実行周期数	N/A
使用レジスタ	下位レジスタ=0, 上位レジスタ=2, 全体レジスタ変数=1

レジスタ	入力	内部	出力
R16	-	TWIdelay:遅延計数器	-
R19	-	TWIsstat:応答ビット(全体変数)	-

図6. “TWI_read”, “TWI_put_ack”流れ図

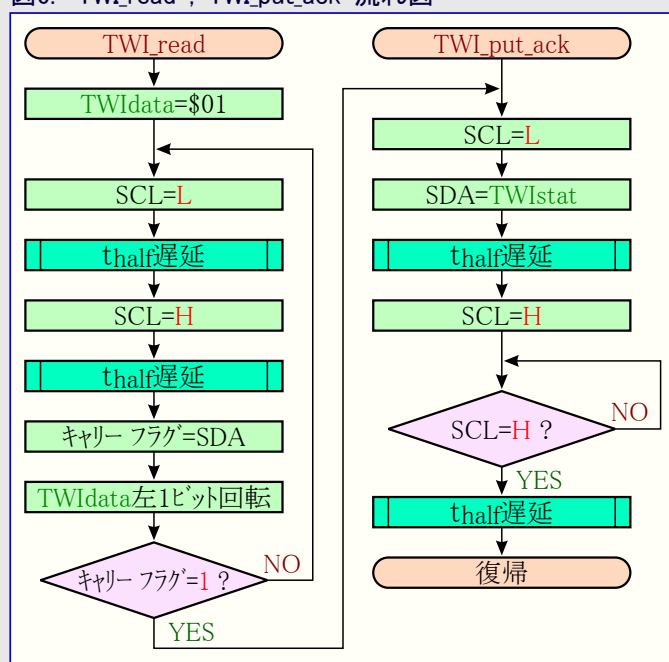


図6は“TWI_read”, “TWI_put_ack”に関する流れ図を示します。これらのサブルーチンは量を減らすためにプログラムコードを共用します。

“TWI_stop”

停止条件を生成します。転送が終了した時に“TWI_end”が呼び出されなければなりません。バスが開放になると(“TWI_end”が呼び出された後)、全てのレジスタは使用が自由です。

項目	値
コード量(語)	8
実行周期数	N/A
使用レジスタ	下位レジスタ=0, 上位レジスタ=1, 全体レジスタ変数=0

レジスタ	入力	内部	出力
R16	-	TWIdelay:遅延計数器	-
R17	-	-	-

図7. “TWI_stop”流れ図

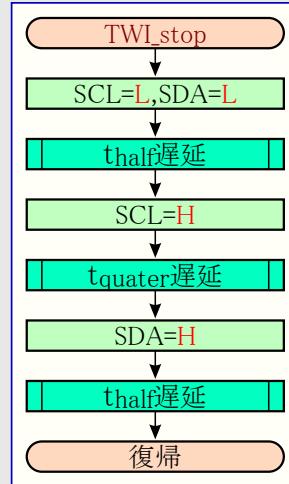


図7.は“TWI_stop”に関する流れ図を示します。

“TWI_do_transfer”

“TWI_do_transfer”ルーチンは便宜のためだけに実装されています。“TWI_read”と“TWI_write”のどちらのルーチンを呼び出すかを決めるのに最後に送られたアドレスビットの方向を使います。

心得と警告

プログラム内の主繰り返しは256バイトのSRAMへのデータの読み書きの例を示します。これはTWIルーチン使用法の簡単な実演です。代表的にSRAMの読み書きは関数呼び出しとして実装されますが、従装置実装とそれらのアクセス方法の広い多様性のため、この関数呼び出しの形式は使用者に任せます。

警告! TWIルーチンの順番を変更しないでください。殆どのルーチンは正しく動作するために他の特定のTWIルーチンが後続することを予定しています。

結び

この応用記述はどのAVRマイクロ コントローラ デバイスに於いても主装置TWIインターフェースを実装する方法を示します。そしてこれは資源の最小使用です。実装に於いて割り込みが使われないため、それらは他の応用に対して自由にできます。割り込み内でTWIインターフェースを使うことも可能です。



本社

Atmel Corporation

2325 Orchard Parkway
San Jose, CA 95131, USA
TEL 1(408) 441-0311
FAX 1(408) 487-2600

国外営業拠点

Atmel Asia

Unit 1-5 & 16, 19/F
BEA Tower, Millennium City 5
418 Kwun Tong Road
Kwun Tong, Kowloon
Hong Kong
TEL (852) 2245-6100
FAX (852) 2722-1369

Atmel Europe

Le Krebs
8, Rue Jean-Pierre Timbaud
BP 309
78054 Saint-Quentin-en-Yvelines
Cedex
France
TEL (33) 1-30-60-70-00
FAX (33) 1-30-60-71-11

Atmel Japan

104-0033 東京都中央区
新川1-24-8
東熱新川ビル 9F
アトメル ジャパン株式会社
TEL (81) 03-3523-3551
FAX (81) 03-3523-7581

製造拠点

Memory

2325 Orchard Parkway
San Jose, CA 95131, USA
TEL 1(408) 441-0311
FAX 1(408) 436-4314

Microcontrollers

2325 Orchard Parkway
San Jose, CA 95131, USA
TEL 1(408) 441-0311
FAX 1(408) 436-4314

La Chantrerie
BP 70602
44306 Nantes Cedex 3
France
TEL (33) 2-40-18-18-18
FAX (33) 2-40-18-19-60

ASIC/ASSP/Smart Cards

Zone Industrielle
13106 Rousset Cedex
France
TEL (33) 4-42-53-60-00
FAX (33) 4-42-53-60-01

1150 East Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906, USA
TEL 1(719) 576-3300
FAX 1(719) 540-1759

Scottish Enterprise Technology Park
Maxwell Building
East Kilbride G75 0QR
Scotland
TEL (44) 1355-803-000
FAX (44) 1355-242-743

RF/Automotive

Theresienstrasse 2
Postfach 3535
74025 Heilbronn
Germany
TEL (49) 71-31-67-0
FAX (49) 71-31-67-2340

1150 East Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906, USA
TEL 1(719) 576-3300
FAX 1(719) 540-1759

Biometrics

Avenue de Rochepleine
BP 123
38521 Saint-Egreve Cedex
France
TEL (33) 4-76-58-47-50
FAX (33) 4-76-58-47-60

文献請求

www.atmel.com/literature

© Atmel Corporation 2002.

Atmel製品は、ウェブサイト上にあるAtmelの定義、条件による標準保証で明示された内容以外の保証はありません。本製品は改良のため予告なく変更される場合があります。いかなる場合も、特許や知的技術のライセンスを与えるものではありません。Atmel製品は、生命維持装置の重要部品などのような使用を認めておりません。

本書中の®、™はAtmelの登録商標、商標です。

本書中の製品名などは、一般的に商標です。

© HERO 2021.

本応用記述はAtmelのAVR300応用記述(doc0954.pdf Rev.0954B-05/02)の翻訳日本語版です。日本語では不自然となる重複する形容表現は省略されている場合があります。日本語では難解となる表現は大幅に意識されている部分もあります。必要に応じて一部加筆されています。頁割の変更により、原本より頁数が少なくなっています。

必要と思われる部分には()内に英語表記や略称などを残す形で表記しています。

青字の部分はリンクとなっています。一般的に赤字の0,1は論理0,1を表します。その他の赤字は重要な部分を表します。