

# AVR305 : 簡潔な半二重ソフトウェアUART

## 要点

- 32語のコードのみ
- 1MHzクロック周波数で38400bpsまでのポーレート処理
- どのAVRデバイスでも動作
- 2つのポートピンだけが必要
- どのタイマ/カウンタも不使用

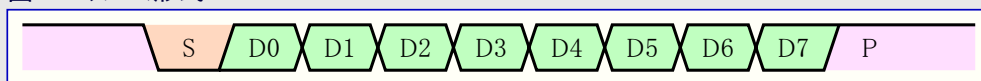
## 1. 序説

シリアル通信を利用する多くの応用に於いてソフトウェア通信処理は背面作業として実行されなければならない訳ではありません。この応用記述はAT90S1200で614400bpsまでの速度を処理する能力のポーリング式ソフトウェアUARTの実装方法を記述します。この実装は小さなコードが好まれる応用を意図しています。全てのビット遅延はソフトウェア遅延で、故にタイマ/カウンタは全く必要とされません。MCUは送受信の間に他のどんな作業も実行することができませんが、(送受信)操作完了時にMCUはプログラム実行を続けるために開放されます。

## 2. 動作の理屈

非同期直列通信ではクロック情報が全く伝達されません。データは一度に1ビットで連続的に送られます。アイドル状態では線が論理1に保たれます。データが転送される時、最初のビットは度々記号Sを与えられる、いわゆる開始ビットです。開始ビットは"0"で、線に於いて"1"から"0"への遷移を引き起こします。これは受信部によって検知することができ、データが来ることを合図します。後続する転送ビットはLSB先行のデータビットです。そして1つまたはより多くの停止ビット(P)が転送されます。停止ビットは論理"1"で、データバイトが後続する次の開始ビットが転送され得る前に、線をアイドル状態に戻して置きます。次の開始ビットを示す"1"から"0"への遷移が受信部によって検出できるように最低1停止ビットでなければなりません。図2-1.で示されるフレームは8つのデータビットと1つの停止ビットを持っています。時々、最終データビットと停止ビットの間にパリティビットが含まれ、数個の停止ビットで有り得ます。

図2-1. フレーム形式



データを正しく受信するために受信部は毎ビットの中央でデータ線を探取しなければなりません。ビット長は全ビットに対して等しくなくてはならず、故に受信部は線を探取する時を知ります。受信部は開始ビットの下降端によって送信部に同期されます。受信部は正しい時間でビット採取するために内部計時器を持たなければなりません。

ビット長は送受信部両方で同じでなければならず、いくつかの標準的な速度が秒毎のビット(bps)で定義されています。



8ビット AVR<sup>®</sup>  
マイクロコントローラ

## 応用記述

本書は一般の方々の便宜のため有志により作成されたもので、ATMEL社とは無関係であることを御承知ください。しおりのはじめにでの内容にご注意ください。

Rev. 0952C-09/05, 0952CJ2-02/14

### 3. 実装

#### 3.1. ビット長遅延 - "UART\_delay"

ビット間の遅延は遅延サブルーチンを2度呼び出すことによって生成されます(このサブルーチンが半ビット遅延を生成するため、「データ受信」をご覧ください)。非常に短い遅延が必要とされる場合(非常に速い速度での送受信時)、この遅延は"putchr"と"getchar"のルーチンの内側に実装されなければなりません。クロック周期での必要とする遅延長は次式を用いて計算することができます。

$$C = \frac{f_{CLCL}}{\text{ボーレート}}$$

ここでのCはクロック周期でのビット長で、f<sub>CLCL</sub>は水晶(システム)周波数です。

"putchr"と"getchar"の両方とも、ビットを送信または受信するのに9CPU周期を費やします。従って、各ビット間でC-9周期の遅延が生成されなければなりません。RCALLとRETの命令は合計7周期を必要とします。必要とする遅延を生成するためにサブルーチンが2度呼び出されるなら、遅延は次のようなd周期でなければなりません。

$$d = \frac{C-9}{2} - 7$$

遅延が以下で示されるように生成される場合、総実行時間は3×b+RCALLとRETに対する7周期です。

```

RCALL   UART_delay   ; 3: 遅延呼び出し
}
UART_delay: LDI     temp, b       ; 1: 遅延計数器初期化
UART_delay1: DEC    temp         ; 1: 遅延計数器減数(-1)
BRNE    UART_delay1 ; 2(条件一致),1(条件不一致): 計数完了(=0)まで継続
RET     ; 4: 呼び出し元へ復帰
    
```

変数bは次式によって得られます。

$$b = \frac{\frac{C-9}{2} - 7}{3} = \frac{C-23}{6}$$

2度遅延を呼び出すことで実際に生成される遅延は以下です。

$$d = (3 \times b - 7) \times 2 + 9 = 6 \times b + 23$$

これから、遅延の最小と最大はd<sub>min</sub>=29とd<sub>max</sub>=1559周期です。或るビット速度と周波数に対するCとbの値が表3-1.で示されます。

表3-1. "UART\_delay"サブルーチン性能表

項目	値
コード量(語)	4
実行周期数	最小7、最大772 (含むRET)
使用レジスタ	下位レジスタ=0, 上位レジスタ=0, 全体レジスタ変数=1

表3-1. "UART\_delay"使用レジスタ

レジスタ	入力	内部	出力
R17	-	temp:計数器変数	-

### 3.2. データ送信 - "putchar"

"putchar"サブルーチンはTxbyteレジスタに格納されたバイトを送信します。データビットはキャリーフラグ内にシフトされます。停止ビットを生成する最も簡単な方法は送信されるバイト内にシフトされた0が1として解釈されるようにすることです。シフトされる前にデータバイトが反転された場合、キャリーフラグ内の"0"は線上に"1"を生じなければならず、そしてキャリーフラグ内の"1"は線上に"0"を生じます。データバイト内に0がシフトされると、それらは1として扱われます。このようにしてどんな停止ビット数もただ送信ループを繰り返すことによって生成することができます。開始ビットはデータがシフト出力される前にキャリーフラグを設定(1)することによって生成されます。

表3-3. "putchar"サブルーチン性能表

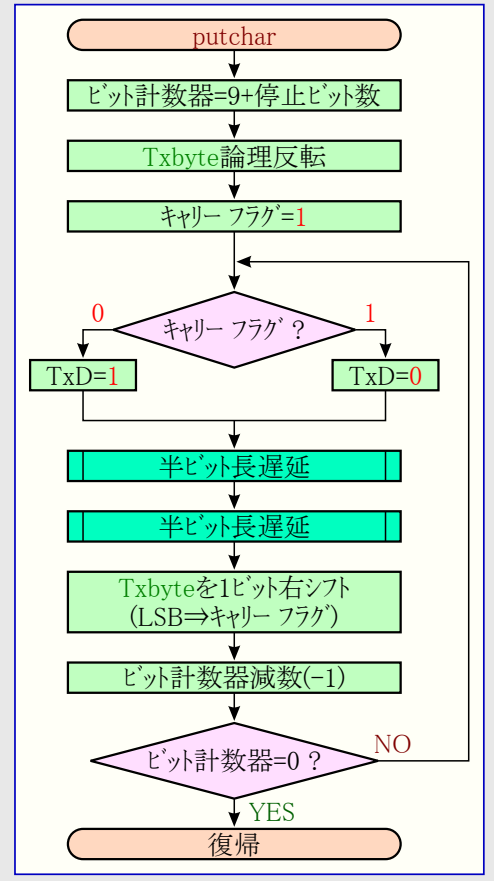
項目	値
コード量(語)	14
実行周期数	ビット速度に依存
使用レジスタ	下位レジスタ=0, 上位レジスタ=0, 全体レジスタ変数=2

表3-4. "putchar"使用レジスタ

レジスタ	入力	内部	出力
R16	-	bitcnt:送信ビット計数器	-
R18	Txbyte:送信バイト値	-	-

データ送信の方法は図3-1.で示されます。

図3-1. "putchar"サブルーチン



### 3.3. データ受信 - "getchar"

最初にルーチンは(遷移ではなく)論理"0"を持ちます。開始ビットが検出されると、1.5ビット遅延が生成されます。これは遅延サブルーチンを3回呼び出すことで実行されます。そして1ビット間隔で採取を始めます。RxDピンの論理値に従ってキャリーフラグが設定(1)または解除(0)されます。受信データビットが8未満の場合にキャリーフラグが受信バイト内にシフトされます。そうでなければ、ルーチンはRxbyte内の受信バイトと共に戻ります。

ルーチンは最終データビット後に1ビット長待機し、停止ビットの中央で終了します。これはルーチンが受信完了直後に再び呼び出された場合に誤った開始ビットの検出を防ぐために行われます。

表3-5. "getchar"サブルーチン性能表

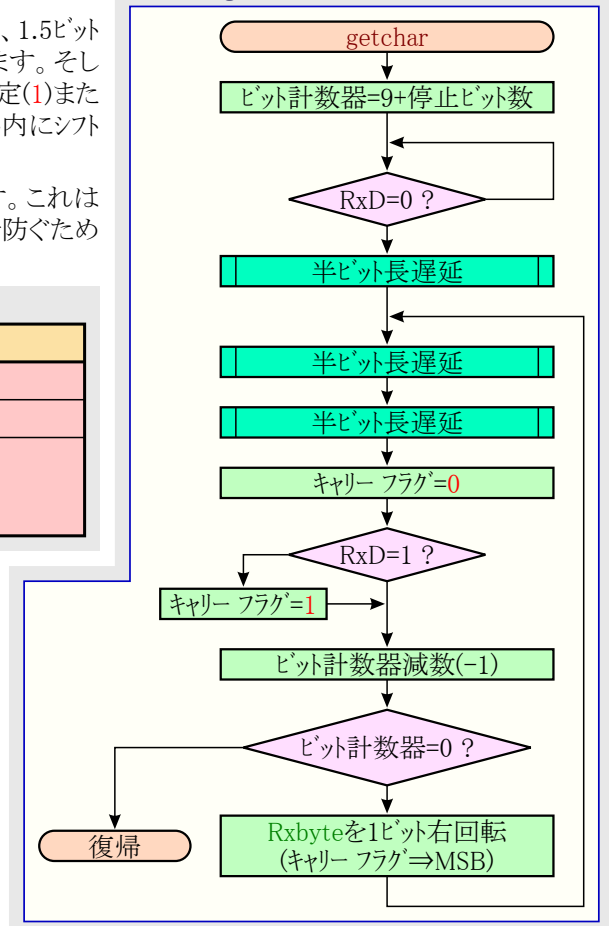
項目	値
コード量(語)	14
実行周期数	バイト受信まで待機
使用レジスタ	下位レジスタ=0, 上位レジスタ=0, 全体レジスタ変数=2

表3-6. "getchar"使用レジスタ

レジスタ	入力	内部	出力
R16	-	bitcnt:送信ビット計数器	-
R18	-	-	Rxbyte:送信バイト値

データ受信の方法は図3-2.で示されます。

図3-2. "getchar"サブルーチン



## 4. 例プログラム

例プログラムは“`getchar`”で文字を受信し、“`putchar`”でそれを送り返します。

表4-1. 全体性能表

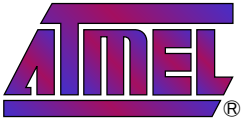
項目	値
コード量(語)	32 : UARTルーチンのみ 40 : 応用記述全体
使用レジスタ	下位レジスタ=0, 上位レジスタ=4
使用割り込み	なし
使用周辺機能	PD0,PD1 (どの2ピンでも使用可能)

表4-2. ホールレート表

1MHz				1.8432MHz				2MHz				2.4576MHz			
ホールレート	必要 周期数	b値	誤差 (%)	ホールレート	必要 周期数	b値	誤差 (%)	ホールレート	必要 周期数	b値	誤差 (%)	ホールレート	必要 周期数	b値	誤差 (%)
2400	417	66	0.6	2400	768	124	0.1	2400	833	135	0.0	2400	1024	167	0.1
4800	208	31	0.3	4800	384	60	0.3	4800	417	66	0.6	4800	512	82	0.6
9600	104	14	2.7	9600	192	28	0.3	9600	208	31	0.3	9600	256	39	0.4
14400	69	8	2.2	14400	128	18	2.3	14400	139	19	1.4	14400	171	25	1.4
19200	52	5	1.8	19200	96	12	1.0	19200	104	14	2.7	19200	128	18	2.3
28800	35	2	0.8	28800	64	7	1.6	28800	69	8	2.2	28800	85	10	2.7
57600	-	-	-	57600	32	2	9.4	57600	35	2	0.8	57600	43	3	3.9
115200	-	-	-	115200	-	-	-	115200	-	-	-	115200	-	-	-
3.276MHz				3.6864MHz				4MHz				4.608MHz			
ホールレート	必要 周期数	b値	誤差 (%)	ホールレート	必要 周期数	b値	誤差 (%)	ホールレート	必要 周期数	b値	誤差 (%)	ホールレート	必要 周期数	b値	誤差 (%)
2400	1365	224	0.1	2400	1536	252	0.1	2400	1667	274	0.0	2400	1920	316	0.1
4800	683	110	0.0	4800	768	124	0.1	4800	833	135	0.0	4800	960	156	0.1
9600	341	53	0.1	9600	384	60	0.3	9600	417	66	0.6	9600	480	76	0.2
14400	228	34	0.2	14400	256	39	0.4	14400	278	42	1.0	14400	320	50	0.9
19200	171	25	1.4	19200	192	28	0.5	19200	208	31	0.3	19200	240	36	0.4
28800	114	15	0.7	28800	128	18	2.3	28800	139	19	1.4	28800	160	23	0.6
57600	57	6	3.7	57600	64	7	1.6	57600	69	8	2.2	57600	80	10	3.8
115200	28	1	2.0	115200	32	2	9.4	115200	35	2	0.8	115200	40	3	2.5
7.3728MHz				8MHz				9.216MHz				11.059MHz			
ホールレート	必要 周期数	b値	誤差 (%)	ホールレート	必要 周期数	b値	誤差 (%)	ホールレート	必要 周期数	b値	誤差 (%)	ホールレート	必要 周期数	b値	誤差 (%)
2400	3072	508	0.0	2400	3333	552	0.0	2400	3840	636	0.0	2400	4608	764	0.0
4800	1536	252	0.1	4800	1667	274	0.0	4800	1920	316	0.1	4800	2304	380	0.0
9600	768	124	0.1	9600	833	135	0.0	9600	960	156	0.1	9600	1152	188	0.1
14400	512	82	0.6	14400	556	89	0.3	14400	640	103	0.2	14400	768	124	0.1
19200	384	60	0.3	19200	417	66	0.6	19200	480	76	0.2	19200	576	92	0.2
28800	256	39	0.4	28800	278	42	1.0	28800	320	50	0.9	28800	384	60	0.3
57600	128	18	2.3	57600	139	19	1.4	57600	160	23	0.6	57600	192	28	0.5
115200	64	7	1.6	115200	69	8	2.2	115200	80	10	3.8	115200	96	12	1.0
14.746MHz				16MHz											
ホールレート	必要 周期数	b値	誤差 (%)	ホールレート	必要 周期数	b値	誤差 (%)								
2400	6144	1020	0.0	2400	6667	1107	0.0								
4800	3072	508	0.0	4800	3333	552	0.0								
9600	1536	252	0.1	9600	1667	274	0.0								
14400	1024	167	0.1	14400	1111	181	0.2								
19200	768	124	0.1	19200	833	135	0.0								
28800	512	82	0.6	28800	556	89	0.3								
57600	256	39	0.4	57600	278	42	1.0								
115200	128	18	2.3	115200	139	19	1.4								

注: • 誤差欄の赤字に関して、誤差が3%を越えるホールレートは通信異常にさせそうです。

• b値欄の赤字に関して、提供された遅延ルーチンは8ビットレジスタ使用時に255よりも大きなb値に対して有効な結果を生成しません。



## 本社

### *Atmel Corporation*

2325 Orchard Parkway  
San Jose, CA 95131, USA  
TEL 1(408) 441-0311  
FAX 1(408) 487-2600

## 国外営業拠点

### *Atmel Asia*

Unit 1-5 & 16, 19/F  
BEA Tower, Millennium City 5  
418 Kwun Tong Road  
Kwun Tong, Kowloon  
Hong Kong  
TEL (852) 2245-6100  
FAX (852) 2722-1369

### *Atmel Europe*

Le Krebs  
8, Rue Jean-Pierre Timbaud  
BP 309  
78054 Saint-Quentin-en-Yvelines  
Cedex  
France  
TEL (33) 1-30-60-70-00  
FAX (33) 1-30-60-71-11

### *Atmel Japan*

104-0033 東京都中央区  
新川1-24-8  
東熱新川ビル 9F  
アトメル ジャパン株式会社  
TEL (81) 03-3523-3551  
FAX (81) 03-3523-7581

## 製造拠点

### *Memory*

2325 Orchard Parkway  
San Jose, CA 95131, USA  
TEL 1(408) 441-0311  
FAX 1(408) 436-4314

### *Microcontrollers*

2325 Orchard Parkway  
San Jose, CA 95131, USA  
TEL 1(408) 441-0311  
FAX 1(408) 436-4314

La Chantrerie  
BP 70602  
44306 Nantes Cedex 3  
France  
TEL (33) 2-40-18-18-18  
FAX (33) 2-40-18-19-60

### *ASIC/ASSP/Smart Cards*

Zone Industrielle  
13106 Rousset Cedex  
France  
TEL (33) 4-42-53-60-00  
FAX (33) 4-42-53-60-01

1150 East Cheyenne Mtn. Blvd.  
Colorado Springs, CO 80906, USA  
TEL 1(719) 576-3300  
FAX 1(719) 540-1759

Scottish Enterprise Technology Park  
Maxwell Building  
East Kilbride G75 0QR  
Scotland  
TEL (44) 1355-803-000  
FAX (44) 1355-242-743

### *RF/Automotive*

Theresienstrasse 2  
Postfach 3535  
74025 Heilbronn  
Germany  
TEL (49) 71-31-67-0  
FAX (49) 71-31-67-2340

1150 East Cheyenne Mtn. Blvd.  
Colorado Springs, CO 80906, USA  
TEL 1(719) 576-3300  
FAX 1(719) 540-1759

### *Biometrics*

Avenue de Rochepleine  
BP 123  
38521 Saint-Egreve Cedex  
France  
TEL (33) 4-76-58-47-50  
FAX (33) 4-76-58-47-60

## 文献請求

[www.atmel.com/literature](http://www.atmel.com/literature)

## © Atmel Corporation 2005.

ATMEL製品は、ウェブサイト上にあるATMELの定義、条件による標準保証で明示された内容以外の保証はありません。本製品は改良のため予告なく変更される場合があります。いかなる場合も、特許や知的技術のライセンスを与えるものではありません。ATMEL製品は、生命維持装置の重要部品などのような使用を認めておりません。

本書中の®、™はATMELの登録商標、商標です。

本書中の製品名などは、一般的に商標です。

## © HERO 2014.

本応用記述はATMELのAVR305応用記述(doc0952.pdf Rev.0952C-09/05)の翻訳日本語版です。日本語では不自然となる重複する形容表現は省略されている場合があります。日本語では難解となる表現は大幅に意識されている部分もあります。必要に応じて一部加筆されています。頁割の変更により、原本より頁数が少なくなっています。

必要と思われる部分には( )内に英語表記や略称などを残す形で表記しています。

青字の部分はリンクとなっています。一般的に赤字の0,1は論理0,1を表します。その他の赤字は重要な部分を表します。