



目 次

はじる	本書の注意点 USB仕様の基礎知識 ビット速度の考察	3 3 4 5 6
<u>n-</u> ŀ*		5 6 6
77–I	dyrア概説 USB送受信 送受信に於けるCRC UART/USART受信割り込み処理 ・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・	
付録	ラベル対応表	9

2

はじめに

本書はAVR309応用記述に基づいて作成または改造する場合の参考技術情報です。基本的にAVR309応用記述とUSB2.0仕様書間の関係を側面から補足します。

応用記述内にはファームウェアで必要とする最低限のUSB情報と本応用に対する供給者機能(関数)情報が記述されています。この応用 記述はATmega8版を基に記載されていますので、AT90S3213版では利用できない機能も含まれています。AT90S3213版はフラッシュメ モリ容量の制限のため、いくつかの供給者機能が削除されています。

応用記述内にも記載されていますが、特にAT90S2313は保証範囲外での動作(12MHz/3.3V)になります。然しながら、電気的特性で 規定される動作周波数範囲は、同項目で規定される他の条件(例えば温度範囲)内全域にわたる保証範囲であるため、使用者が通 常に動作させる条件下では、かなり緩和されます。例えば、通常使用時に於いて、使用者が居続けられる温度範囲であれば、上限 動作周波数は電気的特性での上限を越えます。従って、一般的に、本応用(12MHz/3.3V)でのAT90S2313は問題なく動作するで しょう。より厳しい条件下で動作させる場合は、応用記述内にも記載されるように、AT90S2313に代わりATtiny2313、ATmega8に代わ りATmega48/88/168の使用が望まれます。

ATmega48/88/168を使う場合、USARTレジスタが拡張I/O領域に配置されているため、本ソース内で使っている標準I/O領域用命令が 利用できません。これらはデータシートの「コート'例について」記述のようにLDS,STS命令を基にした命令で書き換える必要があります。こ の書き換えにより、特にビット操作命令は実行クロック周期が2から5に増加します。更にこの操作用の一時レジスタを必要としますので、場 所によってはそのための退避/復帰が必要になるかもしれません。この影響で同期パターン検出機会が減少し、再送が増え、状態に よっては通信異常となるかもしれません。「UART/USART受信割り込み処理」を参照してください。

この場合の対処として、クロック周波数の増加が考えられます。本応用のクロック周波数は12MHzですが、例えばこれを15MHzにします。 USB通信の1ビット時間は12MHzで8クロック周期ですが、15MHzでは10クロック周期になり、この問題が緩和されます。但し、クロック周波数 を15MHzにする場合、ATmega48/88/168の安全動作領域とするには動作電圧を3.6V以上にしなければなりません。けれども、USB 信号規約から3.6Vを越えることはできませんので、必然的に3.6Vで動作させることになります。「ビット速度の考察」と「ハート・ウェアの注意 点」の「動作電圧」を参照してください。

本書の注意点

本書内のラベル名("~:"で表記)は日本語版ソースでの名称です。本書の記述はソースの説明に対して必要最低限のものです。USB仕 様関係の詳細については添付のUSBspcs.PDFをご覧ください。

本書内の青文字で示されるリンクは同梱のAVR309.PDFとUSBspcs.PDFも参照しますので、これらのPDFファイルを本書と同一のファルダ に置いてください。





USB仕様の基礎知識

本応用では「ビット速度の考察」で記述されるように、USB2.0規約のLow-Speed(1.5Mbps)動作だけが支援可能です。従って本応用を 利用するには基本的にUSB2.0規約のLow-Speed動作に関する部分を理解する必要があります。とは言え、本応用では最小限の ファームウェアでの実現を行なうために、最低実装部分である制御(Control)転送だけを使うので、Low-Speed動作に関する部分全てを理 解する必要はありません。この状態での通信方法は以下のようになります。

■ USB規約では必ずホストからの要求により装置が応答する形式で、装置が一方的に送信を行うことはありません。Low-Speed装置での最小送受信単位はパケットです。パケットには次の3種類があり、連続するこの3種類が1つの処理単位(Transaction)を構成します。

指示票(Token) ・・・・・・・・・ 次のデータ(Data)種別を規定
データ(Data) ・・・・・・・・・・ 指示票の指定による要求内容やデータ内容
ハンドシェーク(Handshake) ・・・・・ 上記要求内容やデータ内容に対する(可否)応答

各パケットの構成は以下で示されます。以下の各要素末尾の単位記述のない()内は元データでのビット数です。ビット挿入(0挿入)が行なわれるため、パス上の信号では、このビット数かそれ以上のビット数になります。

① 指示票(Token)パケットは次の構成です。

SYNC (8) PID (8) アドレス (7) エンドボイント (4) CRC5 (5) EOP (3以上)

ハ[°]ケット種別(PID)はSETUP_PID, IN_PIDまたはOUT_PIDの何れかです。本応用では既定エントボイント0だけを扱うので、エントボイント 領域は無視されます。また受信時のCRC5検査も省略されています。

② データ(Data)パケットは次の構成です。

SYNC (8) PID (8) データ(最大8バイト) CRC16 (2バイト) EOP (3以上)

PIDはDATA0_PIDまたはDATA1_PIDです。CRC16は最大8バイトのデータ部のみが対象です。本応用では受信時のCRC16検査が 省略されています。

③ ハントジェーク(Handshake)ハ°ケットは次の構成です。

SYNC (8) PID (8) EOP (3以上)

PIDはACK_PID, NAK_PIDまたはSTALL_PIDの何れかです。

■ 制御(Control)転送は次の3段階で実行されます。

① 設定(Setup)段階 ··· SETUP_PIDの指示票パケットで始まる処理単位(Transaction)

② データ(Data)段階 ・・・・ 設定(Setup)段階の内容によりIN/OUT_PIDの指示票パケットで始まる処理単位(Transaction)

③ 状態(Status)段階 ··· 設定(Setup)段階の内容によりOUT/IN_PIDの指示票パケットで始まる処理単位(Transaction)

これら3段階で1つの転送になります。②のデータ(Data)段階は転送データ容量に応じて複数の処理単位(Transaction)に成り得、①の設定(Setup)段階内のデータ(Data)パケット内容(bmRequestTypeのビット7)に従ってIN_PIDまたはOUT_PIDになります。③の状態(Status)段階でのIN_PIDまたはOUT_PIDは、この②の方向と逆になります。1転送の例を次に示します。

■ 実データを装置からホストへ転送する場合

■ 実データをホストから装置へ転送する場合

	ホスト	装置		ホスト	装置
設定(Setup)段階	→ SETUP_PIDハ [°] ケット	\rightarrow	設定(Setup)段階	→ SETUP_PIDハ [°] ケット	\rightarrow
	→ DATA0_PIDパケット	\rightarrow		→ DATA0_PIDパケット	\rightarrow
	← ACK/NAK_PIDハ [°] ケッ	-> √		← ACK/NAK_PIDハ [°] ケッ	$\vdash \leftarrow$
データ(Data)段階	→ OUT_PIDハ [°] ケット	\rightarrow	データ(Data)段階	→ IN_PIDハ [°] ケット	\rightarrow
	→ DATA0/1_PIDハ [°] ケッ	$\vdash \rightarrow$		← DATA0/1_PIDハ [°] ケッ	\leftarrow
	← ACK/NAK_PIDハ [°] ケッ	-> √		→ ACK/NAK_PIDハ [°] ケッ	$\vdash \rightarrow$
状態(Status)段階	→ IN_PIDハ [°] ケット	\rightarrow	状態(Status)段階	→ OUT_PIDハ [°] ケット	\rightarrow
	← DATA1_PIDハ [°] ケット	\leftarrow		→ DATA1_PIDハ [°] ケット	\rightarrow
	→ ACK/NAK_PIDハ [°] ケッ	$\vdash \rightarrow$		← ACK/NAK_PIDハ [°] ケッ	$\vdash \leftarrow$

データ(Data)段階が複数処理単位(Transaction)で構成される場合、基本的にその転送に於けるデータの終了は実データが存在しない処理単位(Transaction)で示されます。これはその処理単位(Transaction)内のデータ(Data)段階(DATA0/1_PIDパケット)内の実データ部が存在しないことを意味します(即ちSYNC+DATA0/1_PID+CRC16+EOP形式)。

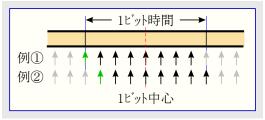
本応用では制御(Control)転送だけを使うので、この場合のDATA0/1_PIDは設定(Setup)段階でDATA0_PID、状態(Status)段階で DATA1_PIDが常に使われます。データ(Data)段階ではDATA1_PIDが使われますが、複数処理単位(Transaction)の場合にはその 処理単位(Transaction)毎に以降、DATA0_PIDとDATA1_PIDを交互に使います。

ビット速度の考察

基本的にマイクロコントローラでハート・ウェアの支援なしにソフトウェアのみでUSB動作の実装を考慮すると、少なくてもUSB通信の1ビット時間内で CPUは数クロック以上の命令実行が出来なければなりません。このクロック数がUSBバス上に送られてくる信号に対する同期化時の初期 誤差を決定します。例えばUSB通信の1ビット時間を8倍の速度で同期化採取する場合を考えます。

右の図は1ビット時間と採取間隔との両端での採取状況を示します。例①の場合は 緑位置の採取が丁度1ビット時間開始直後だった場合、例②はその位置が開始直 前で次の採取位置からの認識となった場合を表します。この2例が1ビット時間開始 認識に対する絶対的な初期誤差になります。この場合の初期誤差は1/8(12.5%)で す。

理想的なビット値採取は1ビット時間の中心であるできです。そのためには1ビット時間 に対する採取数が奇数倍でなければなりません。本例のように偶数倍の場合、中 心採取位置に対する誤差は初期誤差に加え、採取間隔の半分の時間に対する時 間誤差も考慮しなければなりません。



本応用ではソフトウェアのみでこの同期を行わなければなりませんので、これには次例のように最低、該当ポート ビットの検査命令と待機繰り返し用分岐命令が必要になります。

SYN1:	SBIS	PINB,0	; DATA-=1(DATA+=0)でスキップ
	RJMP	SYN1	; DATA-=1(DATA+=0)まで待機

このループは3クロック周期で1周し、この1周が採取間隔になります。本応用はシステムクロックが12MHzですので1.5Mbpsの1ビット時間は8シ ステムクロックになります。従って初期誤差は3/8になり、これが最大初期誤差です。逆に考えると、USBの1ビット時間がCPUの3システムク ロック以下では同期化が不可能であると言えます。けれども、この誤差は必ず実際の変化点に対して内部的な遅れになります。このた め、変化点検出からビット中央までのクロック数を-1することで最大初期誤差を2/8(-2/8~+1/8)にできます。

上記は送受信側での基準周波数が完全に一致している場合です。実際には若干の誤差が存在します。この誤差は信号上での各 エッジ毎に再同期処理を行わなければ、ビット数の増加に伴い、誤差が累積して行きます。従って或る時点の概略誤差は次式で表さ れます。

誤差=初期誤差+同期後のビット数×送信側/受信側での基準周波数誤差

一般的なUSB制御ICなどのようにハートウェアで処理する形態の場合は、信号上での各エッジ毎に再同期処理が行われます。規約での「ビット挿入」処理により、最長エッジ間隔は7ビット時間になりますので、上記の累積計算でのビット数は最大でも7になり、誤差の無限的な累積を防止しています。しかし、ソフトウェアのみで処理を行う場合、再同期処理用の端検出とビット値採取を同時に行わなければならないことになりますので、本応用では実現不可能です。従ってソフトウェアのみで処理を行う場合はEOPまでの全ビットに対して上式が適用され、誤差が累積しますので、長ビット列通信に問題があることが判ります。

送信時は単にUSBの1ビット時間間隔で送信するだけですので、これらは受信に対する考慮です。

これらを念頭に置いた上での考察を試みます。

USB(USB2.0)規約には以下の転送速度種別があります。

■ High-Speed 480Mbps ■ Full-Speed 12Mbps ■ Low-Speed 1.5Mbps

ソフトウェアのみでの処理を考えた場合、High-Speedは勿論無理で、Full-Speedの場合も何らかのハードウェア機能の支援なしには不可能なことが判ります。Low-Speedの場合は可能性があります。本応用ではCPUクロックを12MHzとして、これを実現しています。USBの1ビットは12MHz÷1.5MHzでCPUの8実行クロックに相当します。従って最大初期誤差は上記から2/8ビット時間になります。

送信側/受信側での基準周波数誤差の累積問題については、短ビット列通信しか行わないことで対処します。元々Low-Speed装置に あっては長ビット列通信となる転送種別は基本的に存在しません。本応用では必須の標準制御要求転送と供給者定義の供給者制御 要求転送のみを用います。これらの転送での連続する最長ビット列は(ビット挿入後)109ビットになります。従って送信側/受信側での基 準周波数誤差は109ビット目で2/8ビット時間以内と言う条件になります。これはCPUクロックを元にすると、2÷(109×8)=約0.23%になり、 これは一般的なクリスタル発振子の精度であれば満足するでしょう。

しかし、ここで注意しなければならないのはUSB仕様でのホスト側の許容誤差です。現実には存在しないと思いますが、仮にLow-spee d適合のみのホストが存在した場合、その許容誤差は1.5%ですので、既に通信の可能性は著しく低いと言えます。同様にUSB1.1まで のホストではFull-speed適合での許容誤差が0.25%のため、通信できたり、できなかったりになる可能性があります。USB2.0のホストは High-speed適合での許容誤差が0.05%なので、例え実際にはLow-sppedでの通信であったとしても、これに準じた許容誤差が期待 できますので、おそらくは問題なく通信可能と思われます。





プログラム構造の考察

これまでの記述から連続するビット列(パケット)はビット採取の正確さが要求されるため、他の割り込みなしで、それ専用に動作しなけれ ばならない事が判ります。加えて基本的に1処理単位(Transaction)内は速やかに処理されなければなりませんので、指示票(Token) に対する何らかの応答までは連続的に処理する必要があります。本応用では同期領域(SYNC)の遷移点でINT0を起動することで受 信を開始し、その割り込み処理内でこれらを一括処理しています。

RS232受信割り込みを使っているため、この割り込み処理中にUSBのSYNC送信が開始されるかもしれません。その場合の最悪状態 はUSBホストでの再送になります。この場合、USB転送に対してRS232受信割り込み間隔が充分に長いため、殆ど実害は起こりません が、基本的にINT0以外の割り込みは、短周期での使用ができないと考えるべきです。

このINT0割り込み処理が本応用での中核になります。けれども連続する時間以外でも処理可能なものは平タスクで処理することによって、直接的なUSB処理に対するCPU占有を緩和し、他への応用可能範囲の拡大を図っています。例えば制御要求の解析や対応するデータの準備などが平タスクで処理されます。これらの結果、最終的にINT0割り込み処理で実行される最長時間がUSB処理以外の応用に対する制限条件になります。

最大INT0割り込み処理時間については各ソース ファイル内の「最大処理クロック数と処理時間」を参考に算出します。各ルーチン題目に(最 大処理クロック数:最大処理時間)形式で、そのルーチンでの最大処理クロック数と最大処理時間を記載してあります。またルーチンの呼び出し /分岐の要所にはコメント行右端に(最大処理クロック数)形式で、その呼び出し/分岐命令以降の最大処理クロック数を記載してあります。こ れらの値が物理的に可能な最大値であることに注意してください。即ち本来、正常動作ならば起こらない場合も含む最大値であり、 あくまでも最悪条件計算用であり、一般的にはこれらの値より少ない値となる部分も含まれていることをご承知ください。

本応用はRS232変換器としての応用です。この場合、上記の最大INTO割り込み処理時間がRS232転送速度の上限値を制限します。 INTO割り込み発生直後にUART/USARTで1文字受信が完了すると、UARTの場合は次の1文字受信完了時に、USARTの場合は次 からの2文字目受信完了時に、UART/USARTの緩衝部溢れが発生し、受信値を失ってしまいます。UARTとUSART間の違いはUAR Tが単一緩衝、USARTが二重緩衝であることの差です。従って本応用でのRS232最大転送速度は概ねUARTの場合が57600bps、 USARTの場合が115200bps程度になります。例えば57600bps、8データビット、パリティなし、1停止ビットの場合、1文字は10ビットで構成さ れます。従って1文字に対するCPUクロック数は12MHz÷(57600bps÷10)=約2083クロックになります。最大INTO割り込み処理時間は概 ね2000クロック程度ですので、UARTの場合は57600bpsまで可能と言えます。USARTの場合は二重緩衝のため、この2倍、即ち115200 bpsまで可能と言えます。但し、USBホストからのRS232受信データ取得要求間隔が本事例でのRS232受信緩衝部容量分の時間を上回 らないとの条件付きです。またRS232送信間隔はUSBホストからのRS232データ送信要求間隔に依存しますので、必ずしも隙間無く連続 的な送信が可能とは限りません。

本応用以外の応用を実装する場合の要点を次に示します。

- 基本的にUSBのINT0割り込みを阻害する割り込みは使えません。
- ■応用は平タスク内でUSB関連処理以外の空きCPU時間で処理可能でなければなりません。
- ■応用は最長INT0割り込み時間を許容できなければなりません。

ハードウェアの注意点

以下は正常且つ安定な動作を行なうための留意点です。

動作電圧

CPUの動作電圧はCPUがUSB信号線を直接駆動するため、USB信号規約によって制限されます。基本的に3.3V中心で最大3.6Vで す。これはバス上での規定ですので、直接CPU電源電圧を示すものではありません。負荷によって一般的にポートの出力電圧は若干 中心電圧側の電圧になるため、電源電圧幅一杯に振れることはありません。従ってCPU電源電圧はこの規定より若干高めにできま す。

CPUの安定動作のためには可能な限り高い電圧が望まれます。然しながらUSBバスからの最低供給電圧が4.40Vなので、使う3端子 電圧調整器はこれを(低降下型などで)満足しなければなりません。

クロック周波数誤差

CPUはクリスタル発振でなければなりません。セラミック振動子では偶然を除いて正常に動作しないでしょう。これは本応用が同期パターン (SYNC)でのみ同期動作を行い、以降再同期動作を行なえないので、絶対誤差が非常に重要となるためです。また、同様の理由で USB2.0ホストとの使用が望まれます。USB1.1までのホストでの動作は微妙です。

加えて温度特性にも注意してください。本応用は電源投入直後にUSB通信が行なわれるため、温度特性上、非常に不利です。これ は電源投入直後がデバイスにとって一番温度変化が大きいからです。従って絶対誤差が微妙な場合、初回電源投入時のみ認識、ま たは暫く通電後に接続すると認識などの症状になる可能性があります。

これらの詳細に関しては「ビット速度の考察」をご覧ください。

AVR309補足

ファームウェア概説

本応用は基本的にUSB送受信部、要求処理部とUART/USART受信部に大別されます。要求処理部はUSB受信での要求が起点になりますので、その延長と考えても差し支えありません。UART/USART受信部は割り込み処理で、これがUSB同期のINT0割り込みに関係するため、本応用ではかなり重要な部分です。

USB送受信

USB受信パケットは"USBF:"内に下位バイト側から格納されますが、以下の点に注意してください。

- ・SYNCは格納されず、PIDから格納されます。
- ・ハイト内のビット順が逆順(MSBが本来のLSB)で格納されます。

・PID判定が先行し、その後に端数ビット格納/後処理("MVRB:")が行われます。

端数ビット格納後、生受信緩衝部("USBF:")から平タスクで使う受信緩衝部("URBF:")へ受信データを移動します。これは応用記述内で も記載されるように、処理速度の関係で高速応答が必要な部分までを割り込み処理内で行い、それ以降を平タスクで行うためで、これ によって"URBF:"内の受信パケット処理中に"USBF:"内で新規パケットの受信が行えます。

"USBF:"から"URBF:"への移動("MVRB:")では以下の点に注意してください。

- SOPは"USBF:"内に含まれませんので、"URBF:"先頭に定数として書かれます。従って"USBF:"先頭からは"URBF:"+1位置からの 移動になります。
- ・受信バイ数("URBC:")はSOPを含みますので、転送は"USBF:"内の実データバイ数+1になります。
- ・移動後もビット逆順に変更はありません。

INTO割り込み処理内のPID(PIDとアドレス)判定に注意してください。これらはNRZI復号、ビット挿入削除前に判定されます。従って、単に上記のビット逆順だけでなく、NRZI化、ビット挿入後のPID値やアドレス値で比較する必要があります。更にPIDはDATA-側で受信しているため、SYNCの(バス上の)最終ビット値が0、従ってPIDに先行するビット値が0になります。このため、比較するPID値は規約で表記される値に対して、前記の処置に加えて(NRZI化に対応するために)論理反転も必要になります。PID値に関する対処は予め.EQU定義で処置後の値を定義しています。アドレス値については処置後の値(つまり受信したまま)を比較対象とすることで対応します。このためホストからのUSBアドレス指定時、アドレス値は直前のPID値に応じてSETUP/IN(PIDのMSB=0)用とOUT(PIDのMSB側=111)用の2種類の比較値が以降の処理用に作成されます("SADR:")。

"URBF:"内の受信パケットは平タスク上で以下の順で元データに復元されます。

① NRZI復号("DNRZI:")

② バイト内ビット順反転(正順復帰,"RVBITB:")

③ (0)ビット挿入削除("BSX:")

上記処理完了後、"URBF:"内はSYNCからCRC16までの元データになります。

ホストからの要求は設定(Setup)段階で指示票(Token)パケットがSETUP_PIDの時のデータ(Data)パケットで決まります。このデータ(Data)パケットは8パイトの制御情報を示し、必須の標準要求と任意の供給者要求を使用します。これらはAVR309.PDF内の表1,2,3.で示されます。

本応用での受信処理が処理単位(Transaction)ではなくパケット単位なため、各段階を識別するために状態番号("UJNO")を設定する ことで対処しています。例えば、この処置を行わない場合、DATA0_PIDのパケットを受信した時に、それが設定(Setup)段階の(制御用) データ(Data)パケットか、データ(Data)段階の(OUT_PIDの次の)データ(Data)パケットか、状態(Status)段階の(IN_PIDの次の)データ(Data)パケット かが判別できなくなります。

INT0割り込み処理内で標準または供給者要求のデータ(Data)パケットを受信すると、平タスクでそれに対する実処理を開始させるために 平タスク用の状態番号("MJNO")を更新します。平タスクではその要求を解析し、対応する処理(準備)を行いますが、これは2段階で行 われます。これは次の理由に依ります。

本装置からの送信データはホストからのIN_PIDに対応して(Low-Speed規定により)8パイド単位毎に送信されます。これらのデータ元はその 要求に対応して、フラッシュメモリ、SRAM、EEPROM、I/Oが在り得ます。このため、8パイトを越えるデータの場合、データ(Data)段階に於い て複数の処理単位(Transaction)で送信されることになります。従って送出データを準備する段階と各処理単位(Transaction)での IN_PIDに対応して実際に送信する段階との2段階で構成されなければなりません。実際の送信は、このIN_PIDを含むパケット受信直後 にINT0割り込み処理内で行われます。よって平タスクの処理としては、要求解析/初回送出データ準備と次回送出データ準備の2状態が 必要になります。最初に要求解析/送出データ準備状態になり、以降は次回送出データ準備が続き、最後にアイトル状態になります。

送出データ準備は8バイト単位データを送信緩衝部("UTBF:")に用意するところまでを実行します。ここで"UTBF:"内データは(0)ビット挿入 処理が行われます。INT0割り込み処理内の実送信では、この用意されている"UTBF:"内データをNRZI符号化しながらUSBバスへ送信 します。

送受信共、1.5Mbpsを守るために8クロック周期(@12MHz)間隔の入出力を維持しなければなりません。詳細については「ビット速度の考察」をご覧ください。





送受信に於けるCRC

本応用はホスト機能を持ちませんのでCRC5の送信はありません。CRC5受信時の処理は省略されています。またデータ パケットに於ける CRC16受信時の処理も省略されています。従って行われているのはデータ パケット送信に於けるCRC16付加処理だけです。

本応用の実装方法は添付USBspcs.pdfの付録-A:CRC内の「**n-ト'ウェアCRC16計算回路**」をエミュレートする形で行われています。 "GCRC1:"で剰余レジスタ(TMP1:TMP0)を初期化(=全1)し、以降で実データ部に対する剰余値を求めています。"GCRC3:"からの3行が ビット入力と χ^{16} のEOR値(BITCのLSB)取得、次の2行が剰余レジスタのビット移動(ビットクロック ↑ 相当)、その次の「CBR TMP0, 0b00000 01」は注意しなければなりません。これは剰余レジスタ最下位ビット(χ^{0})値の仮設定です。本来、直前のビット移動でTMP0のLSBにはビット入力と χ^{16} のEOR値(BITCのLSB)が入らなければならないのですが、以降の処理の都合でビット移動直後は不定となっています。こ こでの仮設定により、以降の「BRCC GCRC4」でCF=0(即ちBITCのLSB=0)の場合、この仮設定が本設定となり、CF=1(即ちBITCの LSB=1)の場合はCRC16P値とEORすることによって1に再設定され、結果的にTMP0のLSBにはビット入力と χ^{16} のEOR値(BITCのLSB) が設定されることになります。

結果となる剰余レジスタ値の論理反転とビット位置反転処理は"ACRC16:"内で行われます。

UART/USART受信割り込み処理

本割り込み処理はINT0割り込みによるUSBパケットの初期同期処理への影響を極力少なくするようにしなければなりません。INT0割り込みが直ぐに実行されず、保留状態になる可能性は割り込みが禁止されている場合です。

本応用に於いて、この状態はUART/USART割り込み処理ルーチンだけです。割り込みが実行されると、全割り込み許可(I)ビットが自動的にクリア(0)され、全割り込みが禁止となるため、UART/USART受信割り込み処理では、可能な限り早く全割り込み許可(I)ビットをセット(1)して、INTO割り込みを許可しなければなりません。けれども単純にこれを行なう(例えばSEI命令)と、UART/USARTが2ハイト以上の受信データを保持している場合、この割り込み処理ルーチン内で、更にUART/USART受信割り込みが実行されてしまいます。これを可能とするには、本処理ルーチンを再入可能な形式で記述しなければならず、処理が複雑になるため、本応用には不適切です。

この問題を避けるため、全割り込みを許可するのに先立ち、UART/USARTの受信割り込みを禁止(RXCIE=0)します。同様の理由により、本処理ルーチンの最後で受信割り込みを許可(RXCIE=1)する場合、その前に全割り込みを禁止します。

結果的に、これらの処置によるINT0割り込み禁止時間とINT0割り込み処理のビット同期検出までの時間の合計が、概ねSYNCの6ビット目の前半までの時間以下でなければなりません。現状の、この合計時間は概ね3ビット時間です。

■ AVR309補足

付録. 原書と日本語版とのラベル名対応一覧

以下はATmega8版原書を基準にした日本語版との使用シンボル名対応一覧です。記述順は原書での出現順です。AT90S2313版は 一部を除き、基本的に同一シンボル名を使っているので、本一覧を参考にしてください。

■ 先頭.DEF..EQU定義部(注: ATmega8版のみ)

UCR UBRR EEAR USR E2END RAMEND128 inputport outputport USBdirection DATAplus DATAminus USBpinmask USBpinmaskDplus USBpinmaskDminus TSOPPort **TSOPpullupPort TSOPPin** SOPbyte nSOPbyte nNRZISOPbyte BaseState SetupState InState OutState SOFState DataState AddressChangeState DoNone DoReceiveOutData DoReceiveSetupData DoPrepareOutContinuousBuffer DoReadySendAnswer MAXUSBBYTES NumberOfFirstBits NoFirstBitsTimerOffset InitBaudRate InputBufferBegin InputShiftBufferBegin MyInAddressSRAM MyOutAddressSRAM OutputBufferBegin AckBufferBegin NakBufferBegin ConfigByte AnswerArray StackBegin MAXRS232LENGTH RS232BufferBegin RS232BufferEnd RS232ReadPosPtr RS232WritePosPtr RS232LengthPosPtr RS232Reserved RS232FIFOBegin

RS232BufferFull backupbitcount RAMread backupSREGTimer

固有名使用により消滅(注) 固有名使用により消滅(注) 固有名使用により消滅(注) 固有名使用により消滅(注) EEEP 定義法変更により消滅 固有名使用により消滅 固有名使用により消滅 固有名使用により消滅 直接数値記述により消滅 直接数値記述により消滅 直接数値記述により消滅 元来未使用のため削除 元来未使用のため削除 固有名使用により消滅 固有名使用により消滅 直接数値記述により消滅 SYNCbyte nSYNCbyte nNRZISYNCbyte 直接数値記述により消滅 UBSZ 元来未使用のため削除 元来未使用のため削除 RSIBR URBF USBF IASV OASV 定義法変更により消滅 AKBF NKBF CFLG ADWK STKP-1 RBSZ 定義法変更により消滅 基本的にRSBF+RBSZで記述 RSRP RSWP RSBC 元来未使用のため .BYTE領域として確保 RSBF 元来未使用のため削除 BCSV MEMF

SSVU

backupSREG ACC lastBitstufNumber OutBitStuffNumber BitStuffInOut TotalBytesToSend TransmitPart InputBufferLength OutputBufferLength MyOutAddress MyInAddress ActionFlag temp3 temp2 temp1 temp0 bitcount ByteCount inputbuf shiftbuf State RS232BufptrX RS232BufptrXH USBBufptrY ROMBufptrZ	SSVI TMP4 LJBP TRBC BSFF TBYC TPKC URBC UTBC OADR IADR MJNO TMP3 TMP3 TMP3 TMP2 TMP1 TMP0 BITC BYTC INPD SHFT UJNO XL XH YL ZL
, USER_FNC_NUMBER	直接数値記述により消滅
■ プログラム内ラベル URXCaddr FIFOBufferNoOverflow UARTBufferOverflow NoUARTBufferOverflow NoIncRS232BufferFull reset Main CheckUSBReset WaitForUSBReset ProcPrepareOutContinuousBuffer ProcReceiveSetupData INT0Handler CheckchangeMinus CheckchangePlus DetectSOPEnd Increment1 Increment0 EndInt0Handler EndInt0HandlerPOP EndInt0HandlerPOP2 USBBeginPacket USBloopBegin USBloop1_6 USBloop0 USBloopEnd	URXINT URXI1 URXI1 URXI2 URXI3 URXI4 START MAIN MAIN1 MAIN2 COTJ SUPJ INT0I SYN1 SYN2 SYN3 PC参照として無効なため削除 SYN4 INT0R INT0R1 INT0R2 PKRX PC参照として無効なため削除 PKRX1 PC参照として無効なため削除 PKRX1 PC参照として無効なため削除 PC参照として無効なため削除
TestIOPacket TestSetupPacket TestOutPacket TestInPacket	PC参照として無効なため削除 PC参照として無効なため削除 ANL1 ANL2





TestDataPacket	ANL3
Data0Packet	ANL4
NoMyPacked	ANL5
AnswerToInRequest	PKIN
ReceiveSetupData	PKSU
ReceiveOutData	PKOT
NoReadySend	PKNA
SetMyNewUSBAddress	XADR
FinishReceiving	MVRB
ShiftRemainingBits	MVRB1
NoRemainingBits	MVRB2
MoveDataBuffer	MVRB3
USBReset	USBRST
SendPreparedUSBAnswer	PKTXPC
SendUSBAnswer	PKTXP
SendUSBBuffer	PKTX
SendUSBAnswerLoop	PKTX1
SendUSBAnswerByteLoop	PKTX2
NoXORSend	PKTX3
NoXORSendLSB	PC参照として無効なため削除
SendUSBAnswerBitstuffLoop	PKTX4
NoXORBitstuffSend	PKTX5
ZeroBitStuf	PKTX6
SendUSBWaitEOP	PKTX7
ToggleDATAPID	XDATAN
SendData0PID	XDATN1
ComposeZeroDATA1PIDAnswer	MKZD1
ComposeZeroAnswer	MKZD
InitACKBufffer	MKACK
SendACK	SDACK
InitNAKBufffer	MKNAK
SendNAK	SDNAK
ComposeSTALL	MKSTL
DecodeNRZI	DNRZI
NRZIloop	DNRZI1
BitStuff	BSX
BitStuffRepeat	BSX1
SumAllBits	BSX2
BitStuffLoop	BSX3
BitStuffByteLoop	BSX4
IncrementBitstuff	BSX5
NoBitcountCorrect	BSXA1
CorrectOutBuffer	BSXAI
CorrectBufferEnd	BSXA2
DontShiftBuffer	BSX6
EndBitStuff	BSXB
DecrementLength	BSXBD
IncrementLength	BSXBI
NoChangeByteCount	BSXR
ShiftInsertBuffer	INSB
HalfInsertPosuvMask	INSB1
ShiftInsertBufferLoop	INSB2
NoEndShiftInsertBuffer	INSB3
ShiftDeleteBuffer	DELB
ShiftDeleteBufferLoop	DELB1
HalfDeletePosuvMask	DELB2
DoneMask	DELB3
MirrorInBufferBytes	RVBITB
MirrorBufferBytes	RVBIT
MirrorBufferloop	RVBIT1
MirrorBufferByteLoop	RVBIT2
CheckCRCIn	CRCK
AddCRCOut	ACRC16
CheckCRC	GCRC16
ComputeDATACRC	GCRC1
CRC16Loop	GCRC2

CRC16LoopByte	GCRC3
CRC16NoXOR	GCRC4
CRC16End	GCRCR
LoadDescriptorFromROM	SFMD
LoadDescriptorFromROMZeroInsert	SFMZ
InsertingZero	SFMZ1
InsertingZeroEnd	SFMZ2
LoadDescriptorFromSRAM	SSMD
LoadDescriptorFromEEPROM	SEED
LoadXXXDescriptor	SXXD
FromROM	PC参照として無効なため削除
FromRAMorEEPROM	SXXD1
EndFromRAMROM	M2BE
PrepareUSBOutAnswer	PSUA
MakeOutBitStuff	TPIBS
PrepareUSBAnswer	PRQA
VendorRequest	VREQ
NoDoSetInfraBufferEmpty	VREQ2
NoDoGetInfraCode	VREQ3
NoDoSetDataPortDirection	VREQ4
NoDoGetDataPortDirection	VREQ5
NoDoSetOutDataPort	VREQ6
NoDoGetOutDataPort	VREQ7
NoDoGetInDataPort	VREQ8
NoDoEEPROMRead	VREQ9
NoDoEEPROMWrite	VREQ10
NoDoRS232Send	VREQ11
NoDoRS232Read	VREQ12
NoDoSetRS232Baud	VREQ13
NoDoGetRS232Baud	VREQ14
NoDoGetRS232Buffer	VREQ15
	-
NoDoSetRS232DataBits	VREQ16
NoDoGetRS232DataBits	VREQ17
NoDoSetRS232Parity	VREQ18
-	
NoDoGetRS232Parity	VREQ19
NoDoSetRS232StopBits	VREQ20
NoDoGetRS232StopBits	VREQU0
NoDoUserFunction0	
	VREQU1
NoDoUserFunction1	VREQU2
NoDoUserFunction2	VREQX
DoUserFunctionX	•
	UFNJ
DoUserFunction0	UF0J
DoUserFunction1	UF1J
DoUserFunction2	UF2J
DoSetInfraBufferEmpty	SIRBEJ
DoGetInfraCode	GIRCJ
DoSetDataPortDirection	0
	SDPDJ
DoGetDataPortDirection	GDPDJ
DoSetOutDataPort	SODPJ
DoGetOutDataPort	GODPJ
DoGetInDataPort	GIDPJ
DoGetIn	GXX1S
DoEEPROMRead	EERJ
	•
DoEEPROMWrite	EEWJ
WaitForEEPROMReady	EEWJ1
DoRS232Send	RSSJ
	0
WaitForRS232Send	RSSJ1
DoRS232Read	RSRJ
DoSetRS232Baud	SRSBRJ
DoGetRS232Baud	GRSBFJ
DoGetRS232Buffer	GRSBDJ
SomeRS232Send	GRSBJ1
AsRequiredGetRS232Buffer	GRSBJ2
NoShortGetRS232Buffer	GRSBJ3
ReadOverflow	GRSBJ4
ReadNoOverflow	GRSBJ5
NeaunoOvernow	GI/9D19



DoSetRS232DataBits Databits8or9Set RS232DataBitsLocal SUCSZ GetUCSRCtotemp1 SUCSRC Settemp1toUCSRC DoGetRS232DataBits DoSetRS232Parity **SRSPBJ** SetParityOut StableParity ParityErrorAnswer DoGetRS232Parity ParityIsStable RetGetParity DoSetRS232StopBits DoGetRS232StopBits OneZeroAnswer StandardRequest SREQ ComposeSET_ADDRESS S_AD ComposeSET CONFIGURATION S CF ComposeCLEAR_FEATURE ComposeSET FEATURE ComposeSET_INTERFACE ZeroStringAnswer ComposeGET_STATUS TwoZeroAnswer ComposeGET STATUS2 SZNP ComposeGET_CONFIGURATION ComposeGET INTERFACE G IF ComposeSYNCH_FRAME S_FM ComposeSET_DESCRIPTOR S DP ComposeGET_DESCRIPTOR G DP ComposeDeviceDescriptor G DDP ComposeConfigDescriptor G CDP ComposeEndXXXDescriptor HostConfigLength Length8Multiply ComposeStringDescriptor ComposeVendorString ComposeDevNameString ComposeLangIDString ZeroDATA1Answer SetMvNewUSBAddresses SADR NewAddressNo6ones NewAddressNo3ones SADR2 NRZIforAddress NRZIAD SetMvNewUSBAddressesLoop NRZIA1 NoXORBits NRZIA2 PrepareOutContinuousBuffer MDPK PrepareContinuousBuffer MDPC MDPC1 NextAnswerInBuffer ComposeNextAnswerPart MDPS Nad8Bytov MDPS1

■ 定数部

USBversion VendorUSBID DeviceUSBID DeviceVersion MaxUSBCurrent

DeviceDescriptor DeviceDescriptorEnd ConfigDescriptor ConfigDescriptorLength ConfigAnswerMinus1

InterfaceAnswer StatusAnswer ConfigDescriptorEnd LangIDStringDescriptor LangIDStringDescriptorEnd VendorStringDescriptor CopyRight CopyRightEnd VendorStringDescriptorEnd DevNameStringDescriptor **DevNameStringDescriptorEnd** IFMSG Z2MSG 定義法変更により消滅 LGMSG 定義法変更により消滅 VNMSG 元来未使用のため削除 元来未使用のため削除 定義法変更により消滅 DNMSG 定義法変更により消滅

USBver VendorID DeviceID DevVer MaxCurr

SRSDBJ

SRSDJ1

GUCSRC

GRSDBJ

SRSPJ1

SRSPJ2

SRSPJ3

GRSPBJ

GRSPJ1

GRSPJ2

SRSSB1

GRSSBJ

SZ1P

C FT

S FT

S_IF

SZS1

G_ST

SZ2P

G CF

G XDP

G XDP1

G XDP2

G_VSDP

G_DSDP G_LSDP

SZD1

SADR1

G_SDP

DVMSG 定義法変更により消滅 CFMSG 直接記述により消滅 CAMSG



