

序説

2線直列インターフェース(TWI)はPhilipsのI²C規約と互換です。電子機器に於ける集積回路間の簡単、強力且つ費用効率的な通信を与えるように開発されました。TWIの能力は同じバス上での128装置までのアドレス指定能力、調停、バスに多数の主装置を持つことの可能性を含みます。

Atmel[®] ATmega169, ATtiny26, ATtiny2313のようなデバイス上の多用途直列インターフェース(USI)部は専用の2線動作を持っています。USIは同期直列通信に対して必要とする基本的なハードウェア資源を提供します。最小限の制御ソフトウェアと組み合わせると、USIはソフトウェアだけに基く解決策よりも少ないコード空間とより速い転送を可能にします。

この応用記述は完全装備のドライバとこのドライバに対する使用例の形態でTWI主装置実装を記述します。ドライバは標準動作(<100kbps)と高速動作(<400kbps)の両方に応じて転送を処理します。例はAtmel START(開始)ウェブページ(<http://start.atmel.com/>)で得られます。

特徴

- TWI主装置用コード
- PhilipsのI²C規約に適合
- USI部使用
- 標準動作と高速動作を支援

目次

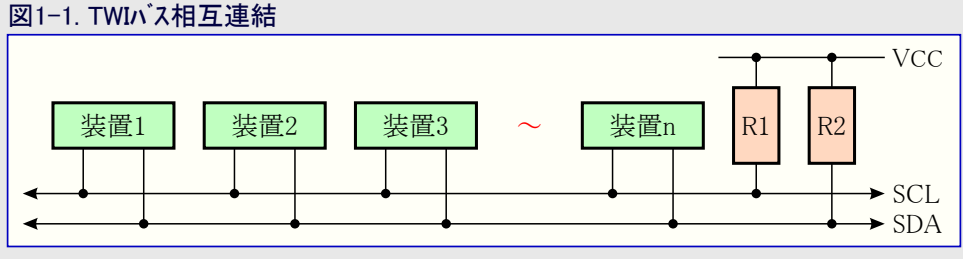
序説	1
特徴	1
1. 理屈	3
1.1. 2線直列インターフェース	3
1.2. 多用途直列インターフェース - USI	3
2. 実装	5
2.1. コード量	6
3. 改訂履歴	6

1. 理屈

この章はTWIインターフェースとUSI部署の短い説明を与えます。より多くの詳細情報についてはデータシートを参照してください。

1.1. 2線直列インターフェース

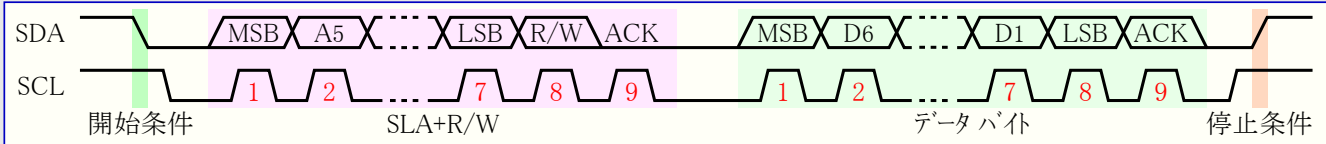
2線直列インターフェース(TWI)は代表的なマイクロコントローラ応用に対して理想的に適合します。TWI規約はクロック(SCL)用の1つとデータ(SDA)用の1つの2つの双方向バス線だけを使用して最大128の個別アドレス指定可能な装置の相互連絡をシステム設計者に許します。バスを実装するのに必要な外部ハードウェアはTWIバス線の各々に対する単一プルアップ抵抗だけです。バスに接続された全ての装置は個別のアドレスを持ち、バス衝突を解決する仕組みはTWI規約に内在しています。



TWIバスはバスを制御を行う能力のある1つ以上の装置を接続することができる複数主装置バスです。主装置だけがSCLとSDAの両線を駆動することができ、従装置はSDA線にデータを出すことだけを許されます。

データ転送は常にバス主装置によって始められます。SCLがHighの間のSDA線上のHighからLowへの遷移が開始条件(または再送開始条件)に定義されます。

図1-2. TWIのアドレスとデータの packets 形式



開始条件は常に(固有の)7ビット従装置アドレスとその後のデータ方向ビットが後続します。アドレス指定された従装置は1クロック周期の間、SDAをLowに保持することによって直ぐに応答します。主装置がどんな(肯定)応答も受信しなかった場合、その転送は終了されます。データ方向ビットに依存して、主装置または従装置は直ぐにSDA線へ8ビットのデータを送信します。そして受信する装置はデータに対して応答します。主装置によって再送開始条件や停止条件が発行される前に単一方向で複数バイトを転送することができます。転送は主装置が停止条件を発行する時に終了されます。停止条件はSCLがHighの間のSDAでのLowからHighへの遷移によって定義されます。

いくつかの他の機能が実行されてしまうまで、従装置がやって来るデータを処理することができない場合、主装置に待ち状態を強制するためにSCLをLowに保持することができます。

TWIバス上に送信される全てのデータパケットは9ビット長で、1バイトのデータと応答ビットから成ります。データ転送の間、主装置がクロックと開始条件、停止条件を生成し、一方受信部は受信に応答する責任があります。肯定応答(ACK)は第9SCL周期中に受信部がSDA線をLowに引っ張ることによって合図されます。受信部がSDA線をHighのままにするなら、否定応答(NACK)が合図されます。

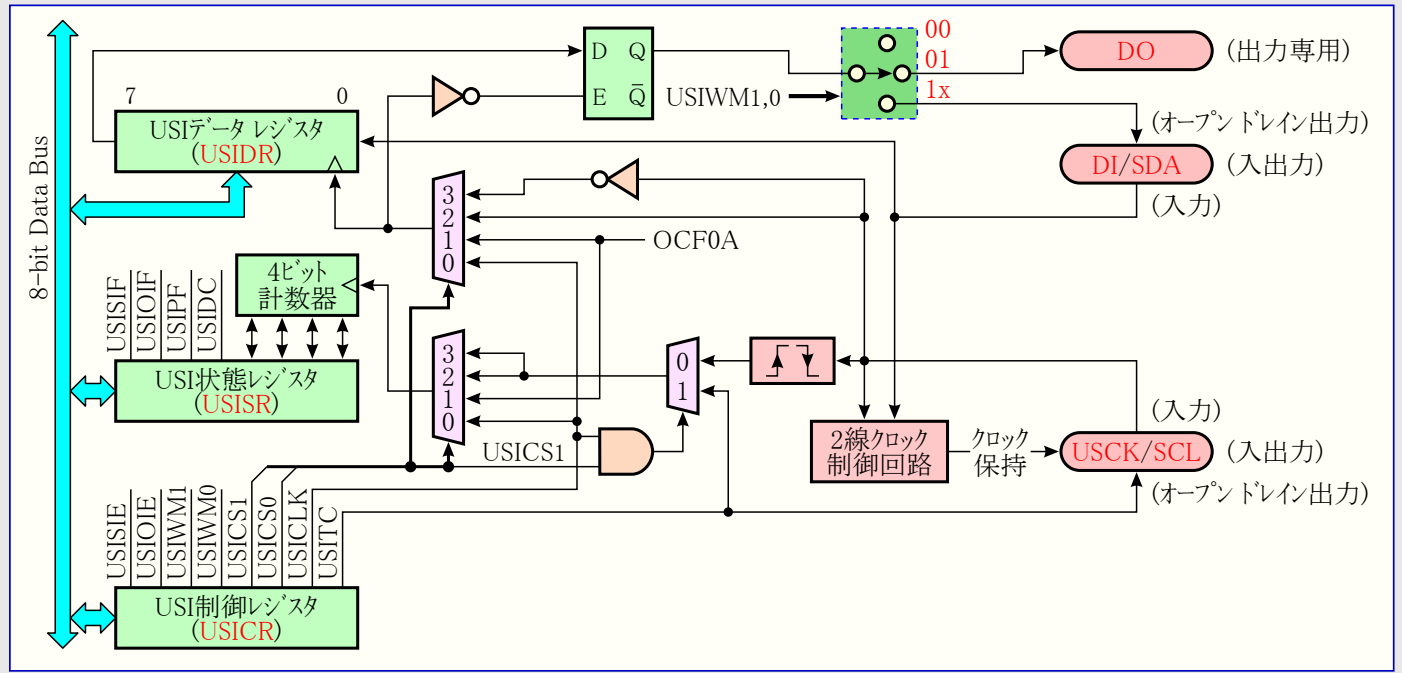
1.2. 多用途直列インターフェース - USI

多用途直列インターフェース(USI)は同期直列通信に関して必要とする基本的なハードウェア資源を提供します。最小限の制御ソフトウェアと組み合わせて、USIはソフトウェアだけに基く解決策よりも少ないコード空間とより速い転送を可能にします。プロセッサ負荷を最小にするために割り込みが含まれています。USIの主な機能は次の通りです。

- 2線同期データ転送
- 3線同期データ転送
- データ受信割り込み
- アイドル動作からの起動
- 2線動作で、パワーダウン動作を含む全休止形態からの起動
- 割り込み能力を持つ2線開始条件検出器

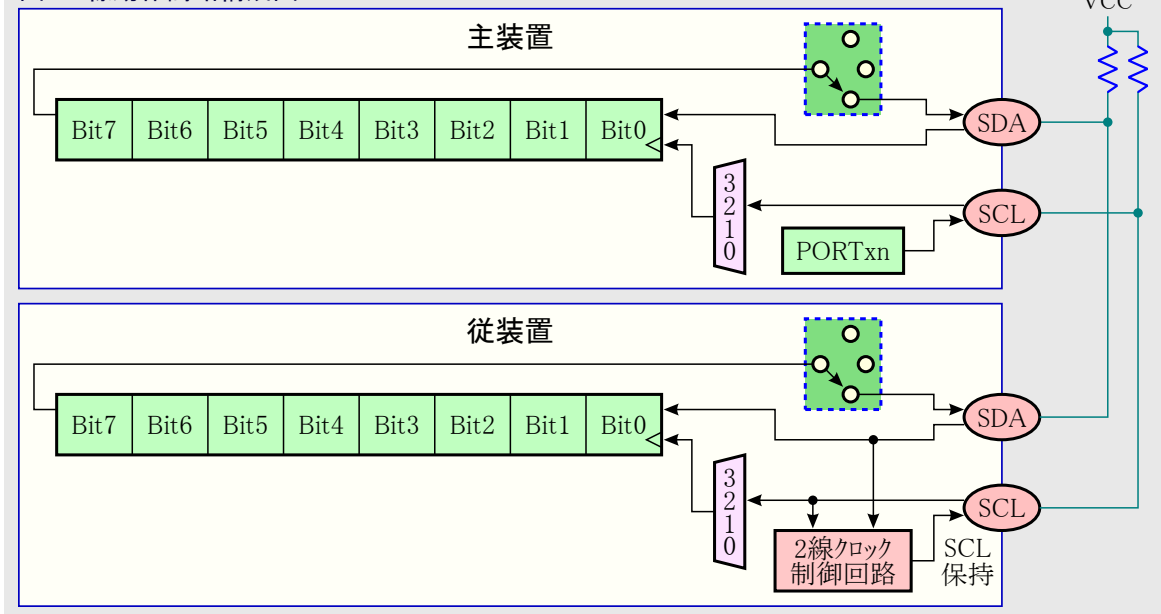
USIの2線動作はTWIバス規約に適合しますが、出力のスクーレート制限と入力雑音濾波がありません。

図1-3. 多用途直列インターフェース構成図



(訳補) 図中のOCF0Aは一例です。これはタイマ/カウンタ0溢れまたは比較一致で、デバイスによって異なります。

図4. 2線動作簡略構成図



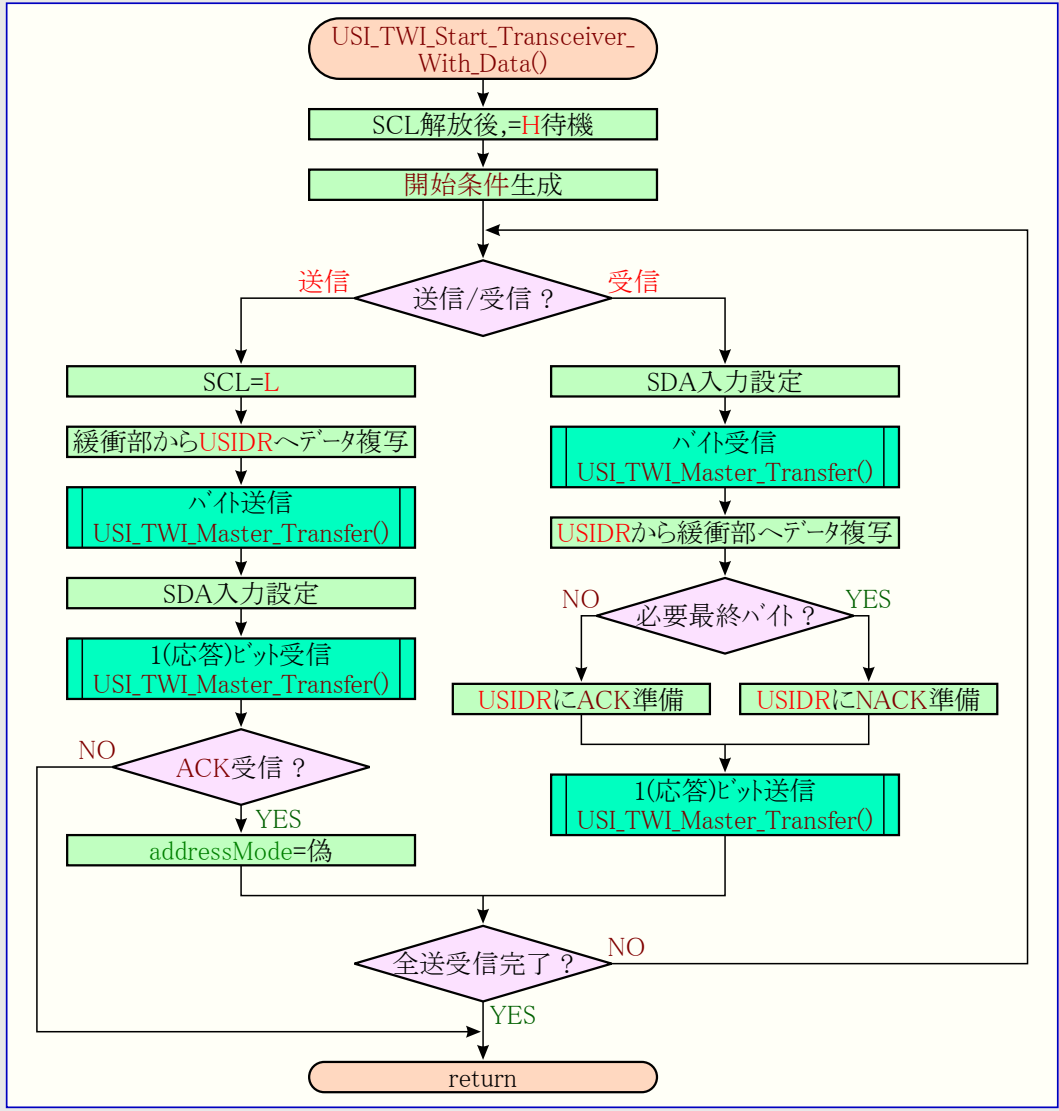
USIデータレジスタ(USIDR)は入ってくるデータと出て行くデータを含む8ビットのシフトレジスタです。このレジスタは緩衝を持たないので、データが失われないことを保証するためにデータは可能な限り早く読まなければなりません(訳補:デバイスによってはUSIBRを持ち、データが緩衝されます)。

USI状態レジスタ(USISR)は4ビットカウンタを含みます。直列レジスタ(USIDR)とこのカウンタは同じクロック元によって両方が同時にクロック駆動されます。これは受信または送信のビット数を計数し、そして転送完了時にフラグを設定、または代わりに割り込みを生成することをカウンタに許します。クロックはSCL(USCK)ピン、タイマ/カウンタ0比較一致(訳補:デバイスによっては溢れ)、またはソフトウェアからの3つの異なるクロック元を使用するように選択することができます。2線クロック制御部は2線バス上で開始条件、データ競合、停止条件が検出された時にフラグを生成します。

2. 実装

応用記述はTWI主装置の実装を記述します。ドライバは容易に主応用へ含めることができる自立型ドライバとして書かれています。このコードを例として使用、または自身の使用に独自化してください。定義と状態レジスタは応用記述ヘッダファイルで全て設定されています。ドライバはUSI部署と標準入出力ピン制御を使用します。計時器のような追加の資源や他の割り込み元は全く必要ありません。ドライバは例えば実行中に割り込み信号を受けても、正しいタイミングを保証します。けれども実行は順次、従って換言すると、全てのCPU資源が送信中に使用されます。

図2-1. 送受信部流れ図 (USI_TWIMaster_Transfer補助関数の流れ図は次図で得られます。)



ドライバはこれらの関数から成ります。

- USI_TWIMaster_Initialize
- USI_TWIMaster_Start_Transceiver_With_Data
- USI_TWIMaster_Transfer
- USI_TWIMaster_Stop
- USI_TWIMaster_Get_Stae_Info

USI_TWIMaster_Initialize関数はUSI部署をTWI動作に設定し、TWIバスをアイドル動作(開放)に設定します。

開始条件と再送開始条件はUSI_TWIMaster_Start_Transceiver_With_Data送受信関数に含まれます。関数の流れ図は上の図で得られます。同じ関数が送信と受信の両操作に使用されます。緩衝部内のバイト数と共に引数として転送緩衝部へのポイントを取ります。緩衝部内の先頭位置は常に従装置のアドレスと転送形式を決める読み/書き(R/W)ビットの両方を含まなければなりません。主装置が従装置からデータを求める場合、転送緩衝部は(設定(1)されたR/Wビットと共に)従装置アドレスだけを含み、データ量引数は要求バイト数を示します。送受信関数は受信したデータを転送緩衝部に置きます。

USI_TWI_Master_Transfer(右図参照)はUSI_TWI_Start_Transceiver_With_Data内から呼び出されます。

USI_TWI_Master_StopはUSI_TWI_Start_Transceiver_With_Data内から呼び出されます。

送受信関数の完了でSCL線をLowに引っ張ることによってTWIバスを保持します。送受信関数を再び走行することによって新規転送を直ちに始めることができます。

転送が失敗した場合に送受信関数は異常符号を生成します。この符号はヘッダファイルと下表で一覧にされます。送受信部が失敗を返す場合は保持されている異常状況を得るのにUSI_TWI_Get_State_Info関数を用いてください。

図2-2. 一般転送関数の流れ図
(この関数は前の図のUSI_TWI_Start_Transceiver_With_Dataによって使用されます。)

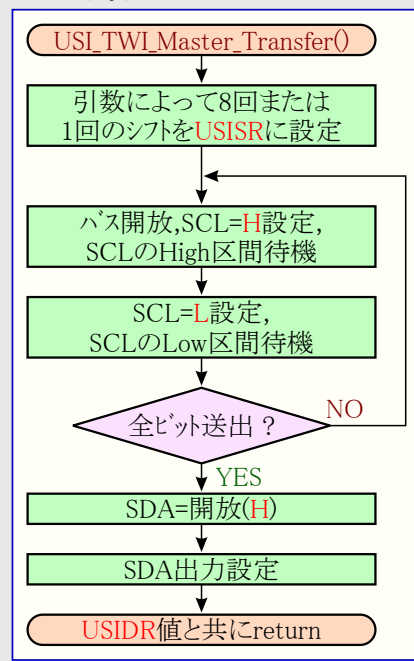


表2-1. 送受信関数から返される異常符号

異常符号定義名	値	説明
USI_TWI_NO_DATA	\$00	転送緩衝部空
USI_TWI_DATA_OUT_OF_BOUND	\$01	転送緩衝部がSRAM空間外
USI_TWI_UE_START_CON	\$02	予期せぬ(再送)開始条件
USI_TWI_UE_STOP_CON	\$03	予期せぬ停止条件
USI_TWI_DATA_COL	\$04	予期せぬデータ競合(調停)
USI_TWI_NO_ACK_ON_DATA	\$05	従装置が全データに無応答
USI_TWI_NO_ACK_ON_ADDRESS	\$06	従装置がアドレスに無応答
USI_TWI_MISSING_START_CON	\$07	生成した(再送)開始条件がバスで未検出
USI_TWI_MISSING_STOP_CON	\$08	生成した停止条件がバスで未検出

ドライバはアドレス、データ、ACK/NACKの送受信のような低位通信を処理します。アドレス設定、メッセージ解釈、データ準備のような高位操作は主応用によって処理されなければなりません。ドライバ使用法の小さな試供コードが含まれています。

この実装はTWIバス調停を支援しません。従ってこのドライバを使用する装置はバス上の唯一の主装置でなければなりません。TWI規格に従うため、127の全従装置をバス上で個別にアドレス指定することができます。バス調停がないのはUSI部署の制限ではなくて、ドライバに実装できますが、本応用記述に関してはその空間がありません。

ドライバは割り込みを使用せず、バスの動きを制御するための繰り返し(ループ)を用います。付加的な実行の制御と安全を追加するためにウォッチドッグタイマを使用することができます。これは応用を破壊することからのTWIバスの予期せぬ動きを防ぐことができます。全てのAVR®はチップ上にウォッチドッグタイマを持っています。ウォッチドッグタイマのより多くの情報については「AVR132:強化したウォッチドッグタイマの使用法」とデータシートを調べ上げてください。

ドライバは標準と高速の両動作のTWIタイミング用のコードを持ちます。ドライバのヘッダファイルで選んだ動作種別を設定してください。既定設定は高速動作です。

2.1. コード量

表2-2. IAR EWAVR3.10全最適化有効でのコード量

関数	量(バイト)
USI_TWI_Master_Initialize()	28
USI_TWI_Start_Transceiver_With_Data()	142
USI_TWI_Master_Transfer()	56
USI_TWI_Master_Stop()	24
USI_TWI_Get_State_Info()	6
(合計)	256

3. 改訂履歴

資料改訂	日付	注釈
2561A	不明	初版資料公開
2561B	2004年9月	更新
2561C	2013年12月	更新
2561C	2016年9月	新雛形

Atmel®, Atmelロゴとそれらの組み合わせ、Enabling Unlimited Possibilities®, AVR®とその他は米国及び他の国に於けるAtmel Corporationの登録商標または商標です。他の用語と製品名は一般的に他の商標です。

お断り: 本資料内の情報はAtmel製品と関連して提供されています。本資料またはAtmel製品の販売と関連して承諾される何れの知的所有権も禁反言あるいはその逆によって明示的または暗示的に承諾されるものではありません。Atmelのウェブサイトに表示する販売の条件とAtmelの定義での詳しい説明を除いて、商品性、特定目的に関する適合性、または適法性の暗黙保証に制限せず、Atmelはそれらを含むその製品に関連する暗示的、明示的または法令による如何なる保証も否認し、何ら責任がないと認識します。たとえAtmelがそのような損害賠償の可能性を進言されたとしても、本資料を使用できない、または使用以外で発生する(情報の損失、事業中断、または利益と損失に関する制限なしの損害賠償を含み)直接、間接、必然、偶然、特別、または付随して起こる如何なる損害賠償に対しても決してAtmelに責任がないでしょう。Atmelは本資料の内容の正確さまたは完全性に関して断言または保証を行わず、予告なしでいつでも製品内容と仕様の変更を行う権利を保留します。Atmelはここに含まれた情報を更新することに対してどんな公約も行いません。特に別の方法で提供されなければ、Atmel製品は車載応用に対して適当ではなく、使用されるべきではありません。Atmel製品は延命または生命維持を意図した応用での部品としての使用に対して意図、認定、または保証されません。

安全重視、軍用、車載応用のお断り: Atmel製品はAtmelが提供する特別に書かれた承諾を除き、そのような製品の機能不全が著しく人に危害を加えたり死に至らしめることがかなり予期されるどんな応用(“安全重視応用”)に対しても設計されず、またそれらとの接続にも使用されません。安全重視応用は限定なしで、生命維持装置とシステム、核施設と武器システムの操作用の装置やシステムを含みます。Atmelによって軍用等級として特に明確に示される以外、Atmel製品は軍用や航空宇宙の応用や環境のために設計も意図もされていません。Atmelによって車載等級として特に明確に示される以外、Atmel製品は車載応用での使用のために設計も意図もされていません。

© HERO 2016.

本応用記述はAtmelのAVR310応用記述(Rev.2561D-09/2016)の翻訳日本語版です。日本語では不自然となる重複する形容表現は省略されている場合があります。日本語では難解となる表現は大幅に意識されている部分もあります。必要に応じて一部加筆されています。頁割の変更により、原本より頁数が少なくなっています。

必要と思われる部分には()内に英語表記や略称などを残す形で表記しています。

青字の部分はリンクとなっています。一般的に赤字の0,1は論理0,1を表します。その他の赤字は重要な部分を表します。