

序説

2線直列インターフェース(TWI)はPhilipsのI²C規約と互換です。このバスは電子機器に於ける集積回路間の簡単、強力且つ費用効率的な通信を与えるように開発されました。TWIの能力は同じバス上での128装置までのアドレス指定能力、調停、バスに多数の主装置を持つことの可能性を含みます。

Atmel® ATmega169, ATtiny26, ATtiny2313のようなデバイス上の多用途直列インターフェース(USI)部は専用の2線動作を持ちます。USIは同期直列通信に対して必要とする基本的なハードウェア資源を提供します。最小限の制御ソフトウェアと組み合わせると、USIはソフトウェアだけに基く解決策よりも少ないコード空間とより速い転送を可能にします。プロセッサ負荷を最小とするために割り込みが含まれています。

この資料TWI従装置通信にUSIを使う方法を記述します。送受信用の通信ドライバに関するソースコードが提供されます。コードは送信部と受信部の組み合わせと両方のデータ緩衝処理で完成しています。

要点

- 送受信緩衝付きTWI従装置用Cコード
- PhilipsのI²C規約に適合
- 割り込み駆動、条件検出、送受信
- パワータウン動作を含む全休止形態からの起動復帰

(訳注) 本応用記述の現在の試供プログラムはC言語で書かれていますが、元々はアセンブリ言語で書かれていました。原書はこの元のアセンブリ言語プログラムを対象とした記述のままです。このため、上位に関しては基本的に一致しますが、下位(または細部)になるほど現在の試供プログラムと一致しなくなります。本書に於いては現状試供プログラムに適合させるべく、基本的に関係箇所を全て書き換えています。

本書は一般の方々の便宜のため有志により作成されたもので、Atmel社とは無関係であることを御承知ください。しおりの[はじめに]での内容にご注意ください。

目次

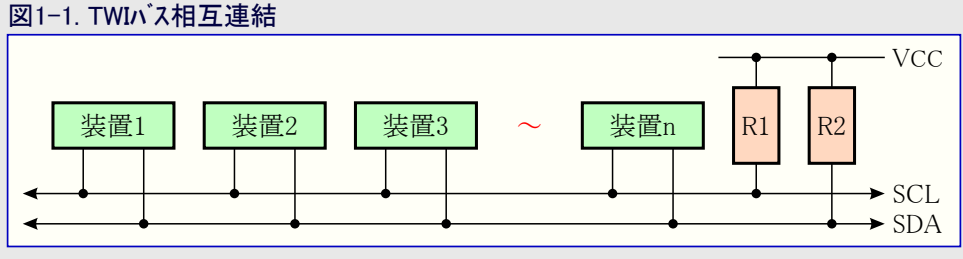
| | |
|--------------------------|---|
| 序説 | 1 |
| 要点 | 1 |
| 1. 理屈 | 3 |
| 1.1. 2線直列インターフェース | 3 |
| 1.2. 多用途直列インターフェース - USI | 3 |
| 2. 実装 | 5 |
| 2.1. アドレス動作 | 5 |
| 2.2. 主装置読み込み動作 | 5 |
| 2.3. 主装置書き込み動作 | 6 |
| 2.4. 休止形態 | 7 |
| 2.5. ソースコード | 7 |
| 3. 改訂履歴 | 7 |

1. 理屈

本章はTWIとUSIのインターフェースの短い説明を与えます。より多くの詳細情報についてはデータシートを参照してください。

1.1. 2線直列インターフェース

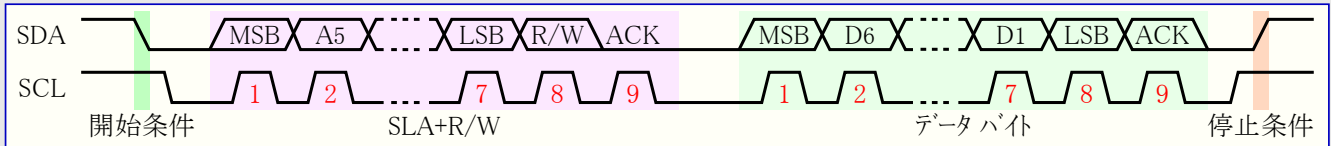
2線直列インターフェース(TWI)は代表的なマイクロコントローラ応用に対して理想的に適合します。TWI規約はクロック(SCL)用の1つとデータ(SDA)用の1つの2つの双方向バス線だけを使って最大128の個別アドレス指定可能な装置の相互連絡をシステム設計者に許します。バスを実装するのに必要な外部ハードウェアはTWIバス線の各々に対する単一プルアップ抵抗だけです。バスに接続された全ての装置は個別のアドレスを持ち、バス衝突を解決する仕組みはTWI規約に内在しています。



TWIバスはバスを制御を行う能力のある1つ以上の装置を接続することができる複数主装置バスです。主装置だけがSCLとSDAの両線を駆動することができ、従装置はSDA線にデータを出すことだけを許されます。

データ転送は常にバス主装置によって始められます。SCLがHighの間のSDA線上のHighからLowへの遷移が**開始条件**(または**再送開始条件**)に定義されます。

図1-2. TWIのアドレスとデータの packets 形式



開始条件は常に(固有の)7ビット従装置アドレスとその後のデータ方向ビットが後続します。アドレス指定された従装置は1クロック周期の間、SDAをLowに保持することによって直ぐに応答します。主装置がどんな(肯定)応答も受信しなかった場合、その転送は終了されます。データ方向ビットに依存して、主装置または従装置は直ぐにSDA線へ8ビットのデータを送信します。そして受信する装置はデータに対して応答します。主装置によって**再送開始条件**や**停止条件**が発行される前に単一方向で複数バイトを転送することができます。転送は主装置が**停止条件**を発行する時に終了されます。**停止条件**はSCLがHighの間のSDAでのLowからHighへの遷移によって定義されます。

いくつかの他の機能が実行されてしまうまで、従装置がやって来るデータを処理することができない場合、主装置に待ち状態を強制するためにSCLをLowに保持することができます。

TWIバス上に送信される全てのデータ packets は1バイトのデータと応答ビットから成る9ビット長です。データ転送の間、主装置がクロックと**開始条件**、**停止条件**を生成し、一方受信部は受信に応答する責任があります。**肯定応答(ACK)**は第9SCL周期中に受信部がSDA線をLowに引っ張ることによって合図されます。受信部がSDA線をHighのままにするなら、**否定応答(NACK)**が合図されます。

1.2. 多用途直列インターフェース - USI

多用途直列インターフェース(USI)は同期直列通信に関して必要とする基本的なハードウェア資源を提供します。最小限の制御ソフトウェアと組み合わせると、USIはソフトウェアだけに基く解決策よりも少ないコード空間とより速い転送を可能にします。プロセッサ負荷を最小にするために割り込みが含まれています。USIの主な機能は次のとおりです。

- 2線同期データ転送
- 3線同期データ転送
- データ受信割り込み
- アイドル動作からの起動
- 2線動作で、パワーダウン動作を含む全休止形態からの起動
- 割り込み能力を持つ2線**開始条件**検出器

USIの2線動作はTWIバス規約に適合しますが、出力のスlewレート制限と入力雑音濾波がありません。

図1-3. 多用途直列インターフェース構成図

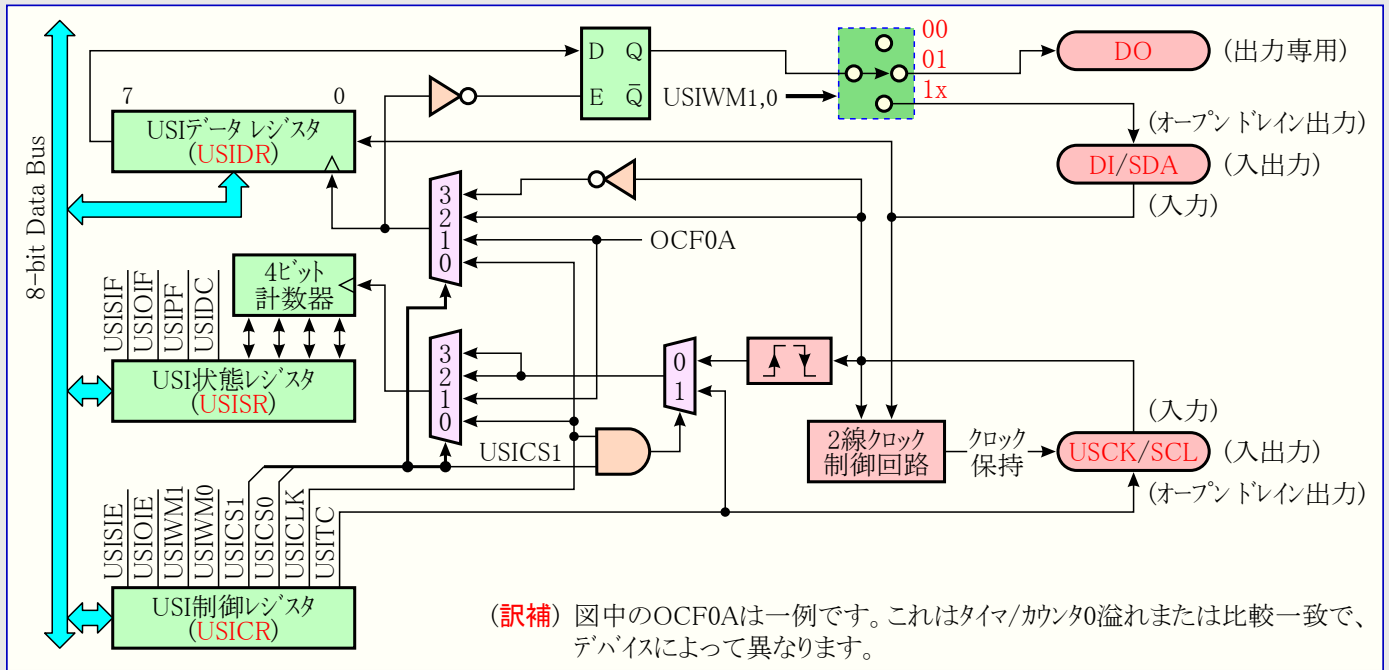
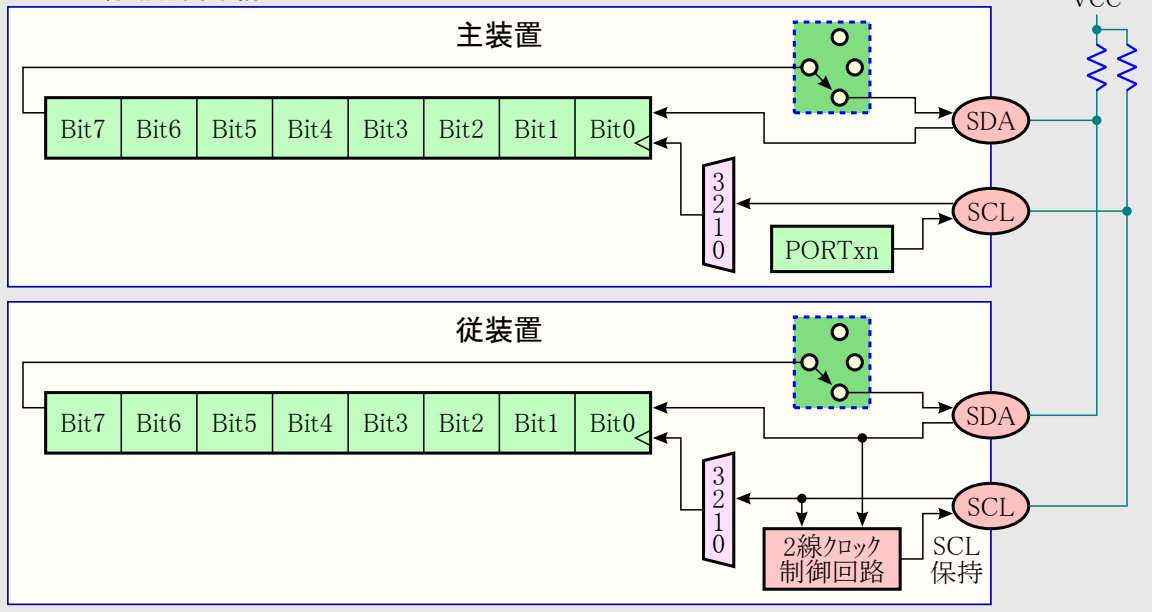


図1-4. 2線動作簡略構成図



USIデータレジスタ(USIDR)は入ってくるデータと出て行くデータを含む8ビットの移動レジスタです。このレジスタは緩衝を持たないので、データが失われないことを保証するためにデータは可能な限り早く読まなければなりません(訳補:デバイスによってはUSIBRを持ち、データが緩衝されます)。

USI状態レジスタ(USISR)は4ビット計数器を含みます。直列レジスタ(USIDR)とこの計数器は同じクロック元によって両方が同時にクロック駆動されます。これは受信または送信のビット数を計数し、そして転送完了時に割り込みを生成することを計数器に許します。クロックはSCL (USCK)ピン、タイマ/カウンタ0比較一致(訳補:デバイスによっては溢れ)、またはソフトウェアからの3つの異なるクロック元を使うように選ぶことができます。

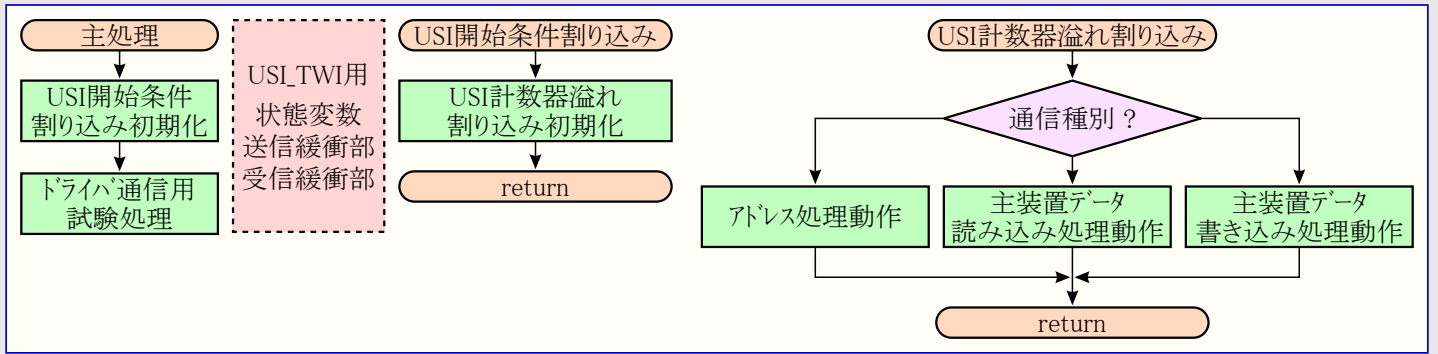
2線クロック制御部は2線バス上で開始条件が検出される時に割り込みを生成することができます。また、開始条件検出後や計数器溢れ後にクロック(SCL)ピンをLowに保持することによって待ち状態を生成することもできます。

2. 実装

応用記述はTWI従装置の実装を記述します。ドライバは容易に主応用へ含めることができる自立型ドライバとして書かれています。このコードを例として使用、または自身の使用に独自化してください。定義と状態レジスタは応用記述ヘッダファイルで全て設定されています。

ドライバのコードは割り込み駆動で、故に応用内の他の処理と“並行して動きます”。ドライバ初期化後、ドライバでの全ての通信は状態全体(レジスタ)変数と、送信と受信の緩衝部を通して行われます。通信緩衝部の容量はドライバヘッダファイルで変更することができます。

図2-1. USI_TWI概要流れ図



主コードはレジスタ変数と緩衝部を通してドライバで通信を行います。

ドライバはアドレス、データ、ACK/NACKの送受信のような低位通信を処理します。アドレス設定、メッセージ解釈、データ準備のような高位操作は主応用によって処理されなければなりません。

開始条件が検出されると、USI開始条件割り込みは最初の1群の受信を開始するようにUSI计数器溢れ割り込みを初期設定します。USI计数器溢れ割り込みは常に8ビット採取で起動するように設定されます。このようにして採取/送信の間、特定作業を他の応用で働くようにCPUを自由にできます。

USI開始条件とUSI计数器溢れの事象が活性時にSCL線を保持するため、割り込みが実行される時は重要ではありません。他の作業が割り込みの実行を妨げる場合、ドライバによって正しい動作が未だ保証されます。けれども、可能な限りTWI線での通信速度を高く保つために、このSCL時間は可能な限り素早く開放されるべきです。

開始条件事象の検出は常時許可されています。故に通信の流れのどの状態中でも、USI開始条件が検出された場合にドライバは受信をリセットします。

どのTWIメッセージも規格に従い、定義されていない長さを持ちます。送受信されるデータは緩衝部に保持される必要があります。緩衝部は1つの単一メッセージ内の全データバイトを含みます。緩衝部は次の転送前に読み/書きされなければなりません。

TWIアドレス管理は応用それ自身から制御されなければなりません。USI_TWI_Slave_Initialize関数は引数として新アドレスを取り、各メッセージ受信で照合するドライバ用にそれを格納します。

USI计数器溢れ割り込み移行時にあり得る3つの主な状態に取り込まれた6つの異なる状態があります。それら(の主状態)は“アドレス動作”、“主装置データ読み込み動作”、“主装置データ書き込み動作”です。状態はUSI_TWI_Overflow_State変数で内部的に制御されます。

試供プログラムは**開始条件**割り込みでメッセージ処理を始めますが、**停止条件**を無視しているためメッセージの終了を認識しません。従って主装置書き込み動作では基本的に固定長または垂れ流しでの利用に制限されます。これを避けるにはUSISRの**停止条件**検出フラグ(USIPF)を調べる必要があります。

2.1. アドレス動作

この動作は**開始条件**が検出された後で実行される初回USI计数器溢れ割り込みで設定されているだけです。データは既にUSIデータレジスタ内に採取されています。アドレスが認証されない場合、インターフェースは次の**開始条件**を待つために再初期化され、従ってメッセージの残りを破棄します。

それが“一斉呼び出し”の場合も通常のアドレス一致と同様に扱われます。これに基づいて取られるべきどの動きも主応用によって行われなければなりません。

動作方向種別はアドレス転送での8ビットから読まれ、従装置によってこのバイトに対する応答の前に、USI_TWI_Overflow_State変数に反映されます。主装置読み込み動作(R/W=1)の場合、割り込みを抜ける前に送信準備が行われます。次の8ビット送受信完了まで、この割り込み待ちになります。

2.2. 主装置読み込み動作

主装置読み込み動作は従装置がデータを主装置へ送らなければならないことを意味します。データは送信緩衝部から読まれてUSIデータレジスタに格納されます。

バイトが成功裏に移動出力されてしまうと、従装置は主装置からの応答(ACK:肯定応答、またはNACK:否定応答)を聴取します。主装置からのNACKはメッセージの終りとして解釈され、インターフェースをリセットする前に送信緩衝部を空として記します。

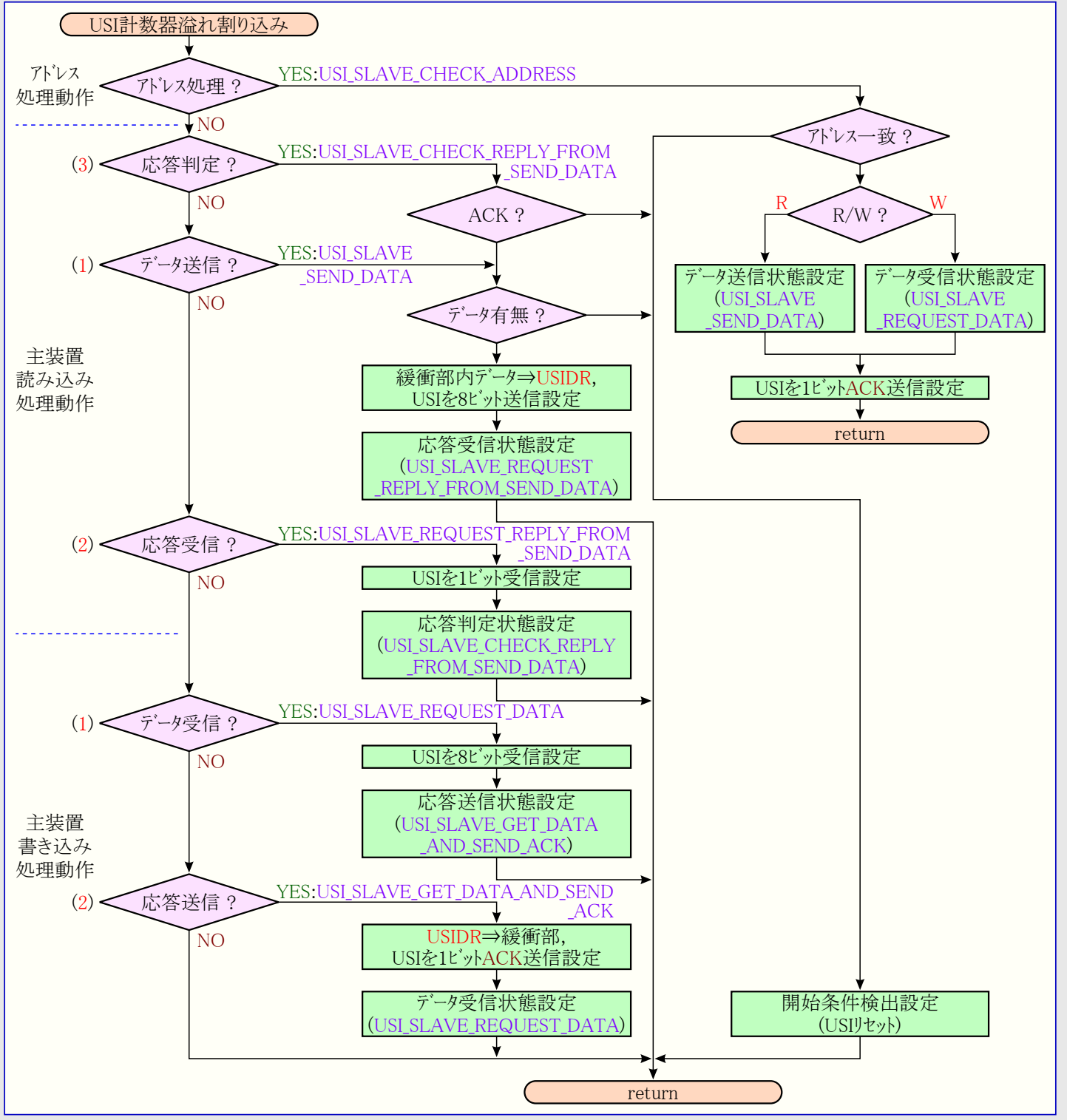
ACKを得るとき、緩衝部内の次のバイトがUSIデータレジスタに置かれます。その他諸々。

2.3. 主装置書き込み動作

主装置書き込み動作は主装置がデータを従装置へ送信するつもりであることを意味します。USIはSDA線上のバイトを採取するように初期設定されます。

バイトが成功裏に移動入力されてしまうと、従装置は主装置へACKを送ります。データを緩衝部内に格納後、USIを次バイト採取に設定して割り込みを抜け、そして転送が継続します。この(次回8ビット採取設定)ため、このルーチン内での主装置からの停止条件検出は困難です。これは最悪、次の開始条件割り込みで結果的に確定しますが、例えばACK送出後に外部割り込みなどを用いてSDA線の上昇端割り込みを起動し、その割り込み処理内でUSIPFを調べるなどの処理が有効でしょう。SDAピンでのピン変化割り込みがUSI許可時に無効化されるため、これは他のピンの割り込みで行わなければなりません。

図6. USI计数器溢れ割り込み内処理の流れ図



ここにデータ緩衝部処理は含まれません。割り込みは8ビットが採取された後、最初に呼び出されます。

これらの活動は以下の条件で終了され、どの転送もリセットされます。

- メッセージのアドレスが0以外且つ定義されたTWIアドレスでない場合。
- 従装置送信に於いて主装置がNACKを返す場合。
- 従装置ACK送信後に主装置が停止条件を送出する場合。(未実装)
- 主装置が開始条件を送出する場合。
- 主装置がデータを要求するけれども、送信緩衝部が空の場合。
- 主装置がデータを送るけれども、受信緩衝部が満杯の場合。(未実装)

主装置が送受信緩衝部の容量よりも多くの情報を要求する/送る場合、任意で更に緩衝制御を追加して同じ反応にすることもできます。この緩衝制御はドライバヘッダファイル内の定義の設定によって許可することができます。

2.4. 休止形態

USI開始条件(割り込み)はパワーダウン動作を含む全休止形態からAVR[®]を起すことができます。けれどもデバイスは完全にメッセージが送受信されてしまうまで活動動作に留まらなければなりません。

2.5. ソースコード

コード例はAtmel START(開始)用に使われています。これはAtmel Studio 7とIAR[™] IDEの両方用のAtmel STARTの入り口の”BROWSE EXAMPLES(例閲覧)”からダウンロードすることができます。ダウンロードした.atzipファイルをダブルクリックしてください。プロジェクトがAtmel Studio 7にインポートされるでしょう。IARでプロジェクトをインポートするには、”Atmel START in IAR(IARでのAtmel開始)”を参照し、Atmel Start Output in External Tools⇒IARを選んでください。

3. 改訂履歴

| 文書改訂 | 日付 | 注釈 |
|-------|---------|-------------------------|
| 2560A | 不明 | 初版文書公開 |
| 2560B | 不明 | 第2版 |
| 2560C | 2009年5月 | 第3版 |
| 2560D | 2016年8月 | 例ファームウェアをAtmel STARTへ移植 |

Atmel®、Atmelロゴとそれらの組み合わせ、Enabling Unlimited Possibilities®、AVR®とその他は米国及び他の国に於けるAtmel Corporationの登録商標または商標です。他の用語と製品名は一般的に他の商標です。

お断り: 本資料内の情報はAtmel製品と関連して提供されています。本資料またはAtmel製品の販売と関連して承諾される何れの知的所有権も禁反言あるいはその逆によって明示的または暗示的に承諾されるものではありません。Atmelのウェブサイトに表示する販売の条件とAtmelの定義での詳しい説明を除いて、商品性、特定目的に関する適合性、または適法性の暗黙保証に制限せず、Atmelはそれらを含むその製品に関連する暗示的、明示的または法令による如何なる保証も否認し、何ら責任がないと認識します。たとえAtmelがそのような損害賠償の可能性を進言されたとしても、本資料を使用できない、または使用以外で発生する(情報の損失、事業中断、または利益と損失に関する制限なしの損害賠償を含み)直接、間接、必然、偶然、特別、または付随して起こる如何なる損害賠償に対しても決してAtmelに責任がないでしょう。Atmelは本資料の内容の正確さまたは完全性に関して断言または保証を行わず、予告なしでいつでも製品内容と仕様の変更を行う権利を保留します。Atmelはここに含まれた情報を更新することに対してどんな公約も行いません。特に別の方法で提供されなければ、Atmel製品は車載応用に対して適当ではなく、使用されるべきではありません。Atmel製品は延命または生命維持を意図した応用での部品としての使用に対して意図、認定、または保証されません。

安全重視、軍用、車載応用のお断り: Atmel製品はAtmelが提供する特別に書かれた承諾を除き、そのような製品の機能不全が著しく人に危害を加えたり死に至らしめることがかなり予期されるどんな応用(“安全重視応用”)に対しても設計されず、またそれらとの接続にも使用されません。安全重視応用は限定なしで、生命維持装置とシステム、核施設と武器システムの操作の装置やシステムを含みます。Atmelによって軍用等級として特に明確に示される以外、Atmel製品は軍用や航空宇宙の応用や環境のために設計も意図もされていません。Atmelによって車載等級として特に明確に示される以外、Atmel製品は車載応用での使用のために設計も意図もされていません。

© HERO 2021.

本応用記述はAtmelのAVR312応用記述(Rev.2560D-08/2016)の翻訳日本語版です。日本語では不自然となる重複する形容表現は省略されている場合があります。日本語では難解となる表現は大幅に意訳されている部分もあります。必要に応じて一部加筆されています。頁割の変更により、原本より頁数が少なくなっています。

必要と思われる部分には()内に英語表記や略称などを残す形で表記しています。

青字の部分はリンクとなっています。一般的に赤字の0,1は論理0,1を表します。その他の赤字は重要な部分を表します。