

AVR317 : USART部の主装置SPI動作の使い方

要点

- 1つのデバイスで2つのSPIバスを許可
- ハードウェア緩衝されたSPI通信
- ホーリング通信例
- 割り込み制御通信例

序説

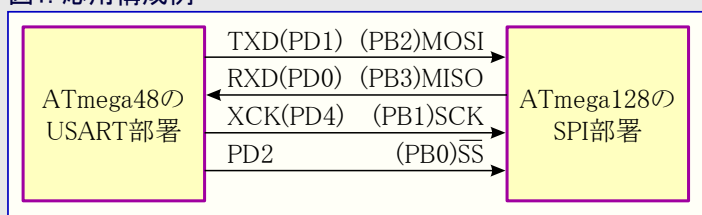
多数の応用に関して、1つの直列周辺インターフェース(SPI)部署は充分です。けれども、いくつかの応用は1つよりもっとSPI部署を必要とするかもしれません。これはATmega48のように主装置SPI動作を持つデバイスでこの機能を使用して達成することができます。

USARTの同期動作は既に通信を同期化するための外部クロック線を持ちますが、USART通信で使用される開始、停止、パリティのビットはSPI通信規格に適合しません。主装置SPI動作ではこれらの付加ビットが取り除かれて、結果としてデータビットだけが使用されます。従ってこの動作種別はSPI通信規格と完全に適合し、SPI主装置としてのUSART使用が可能です。

主装置SPI動作は通常のUART通信と同じ部署を使用し、従って受信と送信のバッファを使用します。これは標準のSPI部署で利用不能なハードウェアバッファされたSPI通信を可能にします。

この応用記述は主装置SPI動作でのUSARTの初期設定と使用に必要な段階を記述します。ホーリングと割り込み制御の両通信に対するコード例も提供します。USART、SPI部署、一般的なSPI通信の詳細説明はこの資料の範囲外です。読者はこの情報に関してデータシートを見るべきです。

図1. 応用構成例



動作の理屈

概要

序説で記述されるように、ATmega48のUSARTは主装置SPI動作(MSPIM)と呼ばれる追加の動作種別を持ちます。この動作ではデータビットだけをそのままにし、通信フレームから開始、停止、パリティのビットが取り除かれます。まさに同期動作でのように、MSPIMは主装置と従装置の同期に外部クロック線(XCK)を使用します。

例えUSARTが5~9ビットのデータと、主装置と従装置の両動作を支援しても、MSPIMの許可は自動的にUSARTを8データビットでの主装置動作に設定します。

MSPIMは同期動作でのUSARTのようにRXD, TXD, XCK線を使用します。これらの線は図1.で示されるように接続されるべきです。USARTホーレート(UBRR)レジスタもMSPIMと同期動作で同じ機能を持ちます。これはUBRR値に関する式と結果の通信速度(秒毎のビット数(bps))が下の式1.で同じであることを意味します。

$$\text{式1.} \quad bps = \frac{f_{osc}}{2 \times (UBRR - 1)} \Leftrightarrow UBRR = \frac{f_{osc}}{2 \times bps} - 1$$

SPI適合性

SPI主装置として、MSPIMはSPI部署と完全適合です。USARTのクロック極性と位相の設定を使用して4つ全てのSPI動作種別が利用可能です。データビット順もLSB先行またはMSB先行のどちらにも設定することができます。制御ビットは本来のSPI部署と機能的に等価です。

SPI前置分周器を使用して利用可能な全ての通信速度がUSARTで生成することができます。UBRRが前置分周器の代わりに使用され、従って通信速度のより細かな制御が可能です。



8ビット AVR[®]
マイクロコントローラ

応用記述

本書は一般の方々の便宜のため有志により作成されたもので、ATMEL社とは無関係であることを御承知ください。しおりのはじめにでの内容にご注意ください。

Rev. 2577A-09/04, 2577AJ1-02/14

初期設定

MSPIM選択に設定されなければならないUSART動作種別選択(UMSEL1,0)ビットを除いて、MSPIMは通常のUSART操作と同じように初期化されます。XCK入出力ピンは主装置クロック生成を許可するために出力として手動で形態設定されなければなりません。

XCK線がSPI動作設定に従って正しく初期化されるのを保証するために、送信部が許可される時にUBRRが0に設定されていることが重要です。送信部の許可後、正しい値を設定することができます。

受信部の許可が任意なことに注意してください。SPI送信部だけとしてMSPIMを使うことができます。やって来るデータビットは無視されて、RXDピンの機能はUSARTによって無効化されません。

バイト転送

MSPIM使用のバイト転送時、3つの状態フラグは次のように標準的なUSART操作と同じ機能を持ちます。

- ・ 受信完了(RXC)フラグはバイトが受信された時に設定(1)されます。
- ・ 送信完了(TXC)フラグはバイトが送信されて、UDR緩衝部内で送信されるのを待っているバイトがもうない時に設定(1)されます。
- ・ USARTデータレジスタ空(UDRE)フラグはUDR緩衝部、換言すると、UDRが送信されるべき次のバイトに対して準備可の時に設定(1)されます。

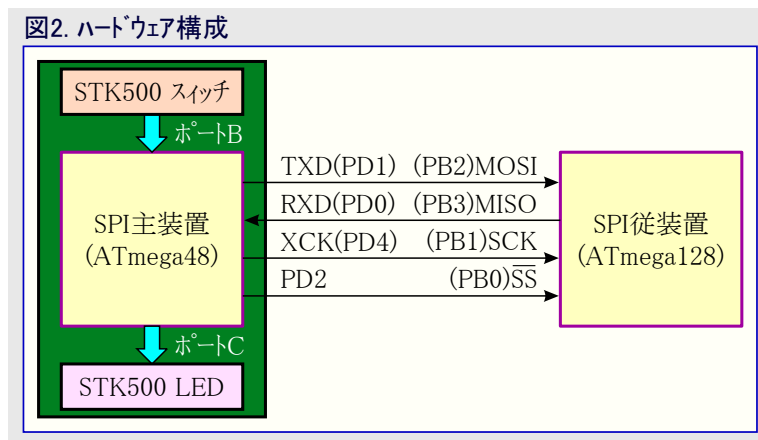
本来のSPI部署のSPIフラグに最も近く等価なのはTXCフラグです。けれども、USARTには送信緩衝部があり、TXCフラグを待つ必要はありません。次のバイトはUDREフラグが設定(1)されると直ぐにUDRへ書くことができます。従って送信緩衝部はバイト間の遅延なしに継続的な送信を達成するのに使用することができます。これは本来のSPI部署では不可能です。

受信部使用時、RXCフラグ(=1)を待ち、その後にUDRから受信したバイトを読んでください。次の転送を始めるのに先立って従装置に準備時間を与えることは主装置の責任であることに注意してください。

実装

この応用記述と共に手に入るコード例はMSPIMでUSARTを初期設定して使用方法を示します。2つの独立した例が含まれ、両方ともATmega48用に使われています。最初の例はUSARTフラグを調べるのにソフトウェアホッピングを用います。2つ目の例は循環緩衝と割り込み制御通信を用います。

この例はポートBに接続したスイッチとポートCに接続したLEDを持つSTK500スターキット用に設計されています。完全な構成が下の図2で示されます。



例を走りし得るには簡単なSPI従装置が必要です。従ってこの応用記述は小さなSPI従装置応用を含みます。例はATmega128用に使われていますが、SPIを持つどのAVRにも容易に移転することができます。SPI従装置はバイトを受信してそれを増加(+1)して、接続した主装置が次のSPI転送を開始する時にそれを送信します。SPI従装置の詳細説明はこの資料の範囲外です。詳細についてはSPI付きAVRのデータシートを参照してください。

ホーリング版

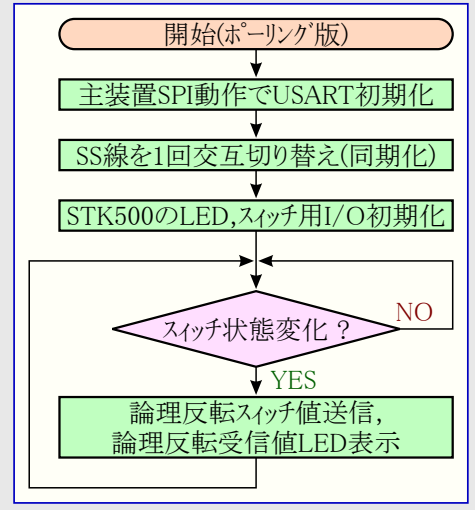
最初の例は非常に単純です。押下または開放されるスイッチを待ち、値を送信して受信した値をLEDに出力します。

注: STK500はスイッチ押下時に論理0(Low)を出力し、論理0(Low)適用時にLEDを点灯します。従ってスイッチの状態は値を送信する前に(論理)反転され、受信した値はLEDに出力する前に(論理)反転されます。これは論理1(High)がスイッチ押下とLED点灯を表すことがずっと直感的なために行われます。

主プログラムの流れ

主プログラムは最初にMSPIMでUSARTを初期化します。そして従装置のSPI部署を同期するために従装置のSS線を1度交互に切り換えます。最後にプログラムはスイッチの状態を送信して受信した値をLEDに出力する無限繰り返しへ移行します。流れ図は右の図3.で示されます。

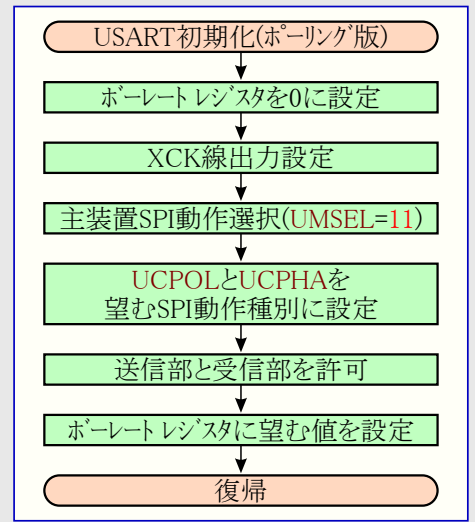
図3. ホーリング版 - 主プログラムの流れ



USART初期化

USART初期化サブルーチンはUSARTを主装置SPI動作へ形態設定するのに必要な操作を実行します。流れ図は右の図4.で示されます。

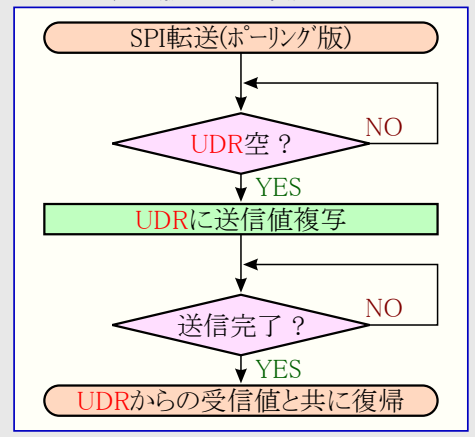
図4. ホーリング版 - USART初期化



バイト転送

転送サブルーチンはバス上のバイト転送を処理します。SPI通信が常にデータを転送するのでこれは転送と名付けられています。独立した送信と受信は不可能です。サブルーチンは転送を開始してその完了を待ち、そして受信した値を返します。流れ図は右の図5.で示されます。

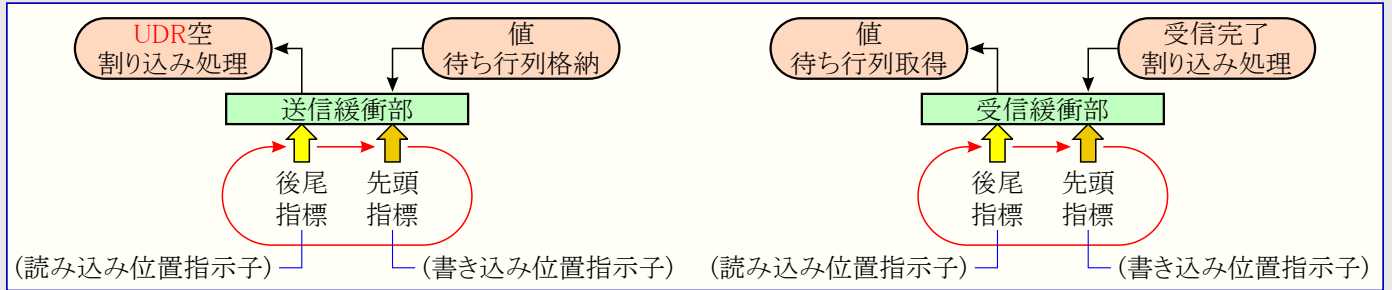
図5. ホーリング版 - バイト転送



割り込み制御版

2つ目の例は最初の例よりも少しだけもっと複雑です。これはRXCとUDREのフラグに対して割り込み処理を使用します。割り込み処理は2つの循環緩衝を通して主プログラムと通信します。1つの緩衝部は送信すべきデータの待ち行列に使用され、もう1つは受信したデータの待ち行列に使用されます。これは通信ドライバが背面で走行し、主プログラムはただ送信緩衝部を満たして受信緩衝部から読まなければならないことを意味します。緩衝構造は下の図6.で示されます。

図6. 送信と受信の循環緩衝



注: SPI通信が1つの動作で送信と受信を結合するため、バイトが送信緩衝部に置かれる毎にバイトが受信されて受信緩衝部に置かれることになります。これは最初にバイトが送信緩衝部に置かれる前にバイトが受信緩衝部に置かれなくても意味します。

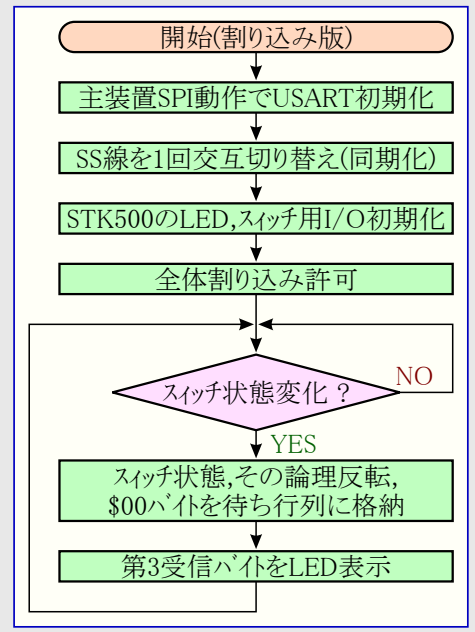
主プログラムの流れ

主プログラムは最初にUSARTを割り込み許可でMSPIMに初期化します。そして従装置のSPI部署を同期するために従装置のSS線が1度交互に切り換えられます。最後に無限繰り返しへ移行します。流れ図は右の図7.で示されます。

緩衝構造を実演するために、スイッチ状態変化時に送信用に3バイトが待ち行列にされます。背面のドライバは3回の転送を実行し、受信した3バイトを受信緩衝部に置きます。3バイトの最後がLEDに出力されます。この応用記述と共に手に入る従装置応用例の使用では、受信した第3バイトは送信した第2バイトを+1した値と等価です。

送信する3つの値はスイッチの状態、その(論理)反転、そして最後が\$00のバイトです。

図7. 割り込み版 - 主プログラムの流れ



USART初期化

割り込み制御版用のUSART初期化サブルーチンはポーリング版と殆ど同じです。RXCフラグが許可されることだけが例外です。けれども、UDRE割り込みはこのサブルーチンで許可されません。これは送信緩衝部内に送信すべきバイトがある時に待ち行列格納サブルーチンによって許可されます。流れ図は右の図8.で示されます。

図8. 割り込み版 - USART初期化

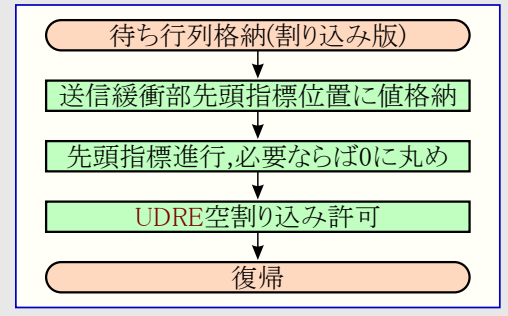


待ち行列値格納

主プログラムはバイト送信を欲する時にこのサブルーチン呼びます。これは送信緩衝部内にバイトを置き、UDRE割り込みを許可します。割り込み処理は送信緩衝部が空の時にUDRE割り込みを禁止します。流れ図は右の図9.で示されます。

注: 応用例は何の緩衝部溢れ制御も実行しませんが、設計者は必要ならば実際の設計に於いてそれを容易に実装することができます。

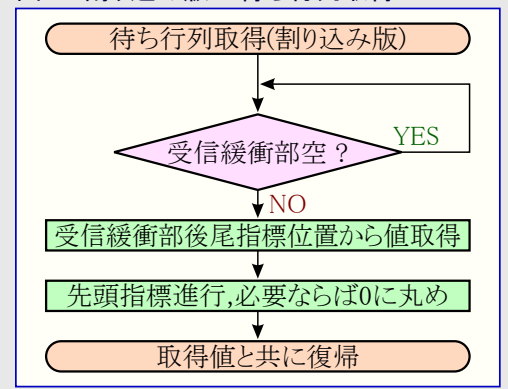
図8. 割り込み版 - 待ち行列格納



待ち行列値取得

主プログラムは受信されたバイトを読むことを欲する時にこのサブルーチン呼びます。これは受信緩衝部から最も古いバイトを取得してそれを返します。緩衝部が空の場合、受信されるバイトを待ちます。流れ図は右の図10.で示されます。

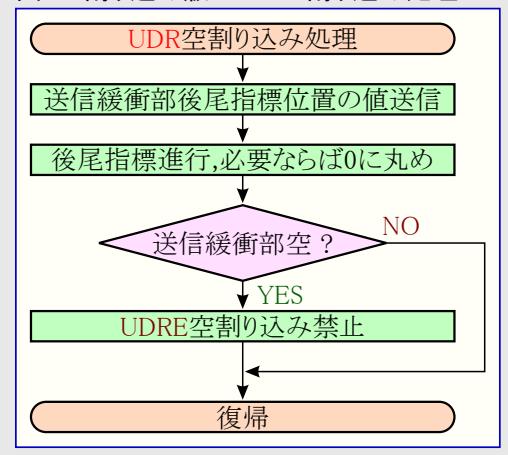
図10. 割り込み版 - 待ち行列取得



USARTデータレジスタ空割り込み処理

この割り込み処理はUSARTハードウェアがバイトをUDRから移して送信を開始する時に呼ばれます。そしてUDRには次バイト用の空き場所があります。割り込み処理は送信緩衝部から最も古いバイトをUDRに移します。緩衝部が空なら、UDRE割り込みが禁止されます。流れ図は右の図11.で示されます。

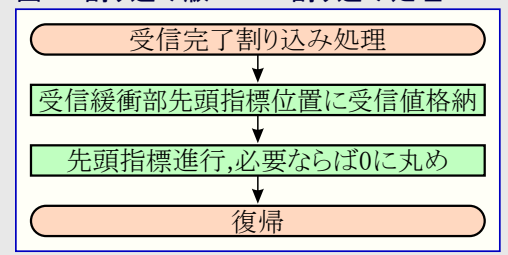
図11. 割り込み版 - UDRE割り込み処理



USART受信完了割り込み処理

この割り込み処理はUSARTがバイトを受信した時に呼ばれます。MSPIMではバイトが送信された時にこれが自動的に起きます。割り込み処理は何の溢れ制御のなしに受信した値を受信緩衝部内に置きます。流れ図は右の図12.で示されます。

図12. 割り込み版 - RXC割り込み処理



参考資料

• ATmega48/88/168データシート(改訂C)



本社

Atmel Corporation

2325 Orchard Parkway
San Jose, CA 95131, USA
TEL 1(408) 441-0311
FAX 1(408) 487-2600

国外営業拠点

Atmel Asia

Unit 1-5 & 16, 19/F
BEA Tower, Millennium City 5
418 Kwun Tong Road
Kwun Tong, Kowloon
Hong Kong
TEL (852) 2245-6100
FAX (852) 2722-1369

Atmel Europe

Le Krebs
8, Rue Jean-Pierre Timbaud
BP 309
78054 Saint-Quentin-en-Yvelines
Cedex
France
TEL (33) 1-30-60-70-00
FAX (33) 1-30-60-71-11

Atmel Japan

104-0033 東京都中央区
新川1-24-8
東熱新川ビル 9F
アトメル ジャパン株式会社
TEL (81) 03-3523-3551
FAX (81) 03-3523-7581

製造拠点

Memory

2325 Orchard Parkway
San Jose, CA 95131, USA
TEL 1(408) 441-0311
FAX 1(408) 436-4314

Microcontrollers

2325 Orchard Parkway
San Jose, CA 95131, USA
TEL 1(408) 441-0311
FAX 1(408) 436-4314

La Chantrerie
BP 70602
44306 Nantes Cedex 3
France
TEL (33) 2-40-18-18-18
FAX (33) 2-40-18-19-60

ASIC/ASSP/Smart Cards

Zone Industrielle
13106 Rousset Cedex
France
TEL (33) 4-42-53-60-00
FAX (33) 4-42-53-60-01

1150 East Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906, USA
TEL 1(719) 576-3300
FAX 1(719) 540-1759

Scottish Enterprise Technology Park
Maxwell Building
East Kilbride G75 0QR
Scotland
TEL (44) 1355-803-000
FAX (44) 1355-242-743

RF/Automotive

Theresienstrasse 2
Postfach 3535
74025 Heilbronn
Germany
TEL (49) 71-31-67-0
FAX (49) 71-31-67-2340

1150 East Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906, USA
TEL 1(719) 576-3300
FAX 1(719) 540-1759

Biometrics

Avenue de Rochepleine
BP 123
38521 Saint-Egreve Cedex
France
TEL (33) 4-76-58-47-50
FAX (33) 4-76-58-47-60

文献請求

www.atmel.com/literature

お断り: 本資料内の情報はATMEL製品と関連して提供されています。本資料またはATMEL製品の販売と関連して承諾される何れの知的所有権も禁反言あるいはその逆によって明示的または暗示的に承諾されるものではありません。ATMELのウェブサイトに表示する販売の条件とATMELの定義での詳しい説明を除いて、商品性、特定目的に関する適合性、または適法性の暗黙保証に制限せず、ATMELはそれらを含むその製品に関連する暗示的、明示的または法令による如何なる保証も否認し、何ら責任がないと認識します。たとえATMELがそのような損害賠償の可能性を進言されたとしても、本資料を使用できない、または使用以外で発生する(情報の損失、事業中断、または利益の損失に関する制限なしの損害賠償を含み)直接、間接、必然、偶然、特別、または付随して起こる如何なる損害賠償に対しても決してATMELに責任がないでしょう。ATMELは本資料の内容の正確さまたは完全性に関して断言または保証を行わず、予告なしでいつでも製品内容と仕様の変更を行う権利を保留します。ATMELはここに含まれた情報を更新することに対してどんな公約も行いません。特に別の方法で提供されなければ、ATMEL製品は車載応用に対して適当ではなく、使用されるべきではありません。ATMEL製品は延命または生命維持を意図した応用での部品としての使用に対して意図、認定、または保証されません。

© Atmel Corporation 2004. 全権利予約済 ATMEL®、ロゴとそれらの組み合わせ、AVR®とその他はATMEL Corporationの登録商標または商標またはその付属物です。他の用語と製品名は一般的に他の商標です。

© HERO 2014.

本応用記述はATMELのAVR317応用記述(doc2577.pdf Rev.2577A-09/04)の翻訳日本語版です。日本語では不自然となる重複する形容表現は省略されている場合があります。日本語では難解となる表現は大幅に意識されている部分もあります。必要に応じて一部加筆されています。頁割の変更により、原本より頁数が少なくなっています。

必要と思われる部分には()内に英語表記や略称などを残す形で表記しています。

青字の部分はリンクとなっています。一般的に赤字の0,1は論理0,1を表します。その他の赤字は重要な部分を表します。