

AVR454 : ATAVRSB100スマート電池開発基板 使用者の手引き

要点

- スマート電池制御器としてのATmega406の評価
- セル電圧シミュレータ
- 充放電電流シミュレータ
- 電流測定用18ビットクーロンカウンタA/D変換器
 - ・ 定常と累積の両動作形態
- セル電圧測定用12ビット電圧A/D変換器
- CPUから独立したハードウェアでの電池保護
 - ・ 深下電圧、過電流、回路短絡の保護
- SMBus通信インターフェース
- 低電力動作形態
- 内部温度感知器

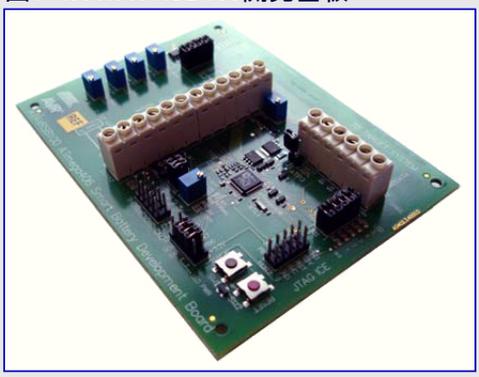
1. 序説

この資料はATAVRSB100(SB100)スマート電池開発基板を記述します。SB100はスマート電池応用のために設計されたAtmelのAVR ATmega406の評価用に設計されています。ATmega406は直列での2,3または4セルのLi-Ion電池パック用に設計されています。

この応用記述で記載されるハードウェアは代理店を通してAVAVRSB100として注文できます。

スマート電池用の評価ファームウェアはAtmelのウェブサイトからダウンロードすることができるAVR453応用記述として利用可能です。

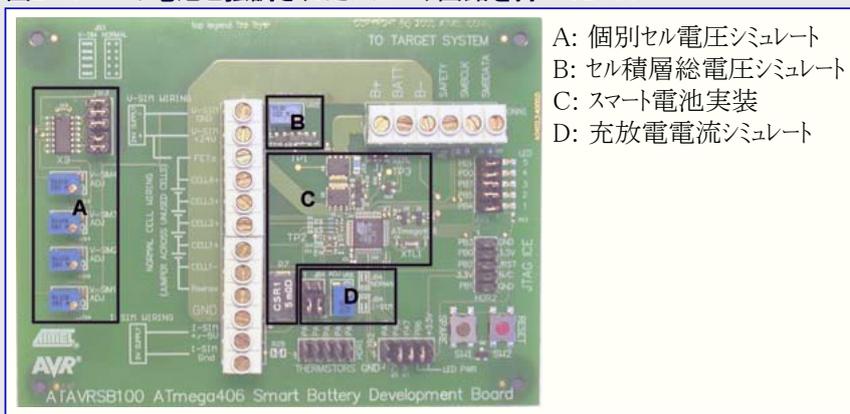
図1-1. ATAVRSB100開発基板



2. SB100ハードウェア

SB100はスマート電池実装に必要とされる回路とATmega406スマート電池設計能力実演用の回路の2つの主な領域から成ります。図2-1はSB100基板上的領域を示します。

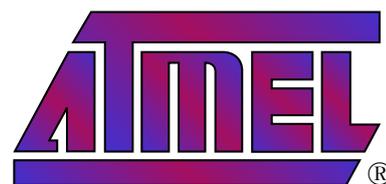
図2-1. スマート電池と強調されたシミュレータ回路を持つSB100



スマート電池機能を実演する回路に加え、実装書き込み、チップ上デバッグ、SMBus通信、電池セルの接続、その他諸々用に多数のコネクタが利用可能です。

ハードウェアの回路図、組立図、部品表がこの資料の最後で見つかります。目次は13頁で見つかります。

ATmega406はAVR453応用記述で記載される評価ソフトウェアで書き込まれて来ます。けれどもATMELのウェブサイトから最終改訂版のファームウェアをダウンロードすることが推奨されます。



8ビット AVR[®]
マイクロコントローラ

応用記述

本書は一般の方々の便宜のため有志により作成されたもので、Atmel社とは無関係であることを御承知ください。しおりのはじめにでの内容にご注意ください。

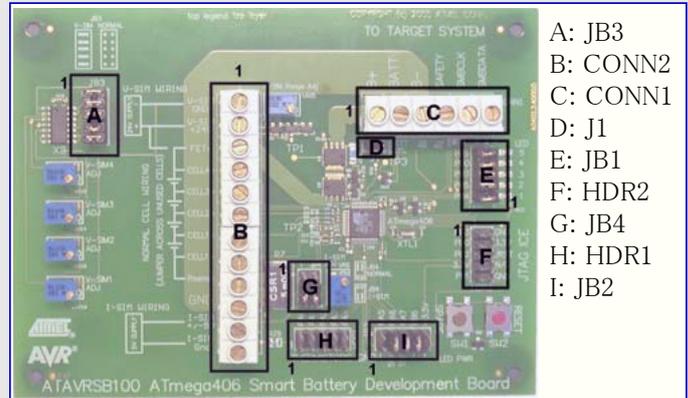
Rev. 2598C-06/06, 2598CJ2-01/21

警告! Li-Ion電池は不正に取り扱われた場合に安全上の問題を提起するかもしれないので、慎重に扱われなければなりません。スマート電池応用の開発はLi-Ion電池の正しい使用法と扱いに於いて熟練且つ見識のある人々によって行われることが重要です。

2.1. SB100の接続

SB100を使うにはSMBusホスト/充電部、電池パック(または電池パックシミュレート)、そして正しい構成設定で必要な多数のジャンパを接続する必要があります。更に、プログラミングとデバッグに関して、AtmelのJTAGICEmk IIの接続を必要とされます。ATmega406が実装直列プログラミングを支援しないことに注意してください。図2-2は強調された全コネクタと共にSB100を示します。様々なコネクタとジャンパ部は以下の項で詳細に記述されます。

図2-2. 強調されたコネクタとSB100



2.1.1. プログラミングとデバッグ (HDR2)

HDR2はATmega406のJTAGインターフェースへのアクセスを提供し、これはJTAGICEmk IIを用いたプログラミングとデバッグのために使われます。JTAGICEmk IIの使用はAVR StudioのオンラインヘルプとAtmelのウェブで記述されます。古いJTAGICEmk IIがこの基板で動かないことに注意してください。

エミュレータが必要とされないなら、これに提供される入出力信号は他の目的に使うことができます。

表2-1. HDR2 JTAGポート

ピン番号	名前	方向	使い方
1	PB3/TCK	入出力	JTAG TCK信号
2	GND	-	
3	PB0/TDO	入出力	JTAG TDO信号
4	VTref	出力	+3.3V基準電圧
5	PB2/TMS	入出力	JTAG TMS信号
6	/RESET	入力	リセット信号
7	Vsupply	出力	+3.3V
8	n.c.	-	
9	PB1/TDI	入出力	JTAG TDI信号
10	GND	-	

2.1.2. セルコネクタ(CONN2)と電流検出元(JB4)

CONN2は充放電電流用の電源とセル電圧シミュレータに加えて電池セルを接続するのに使われます。回路図については図3-1を参照してください。

表2-1. HDR2 JTAGポート

ピン番号	名前	方向	使い方
1	VSIM GND	入力	セル電圧シミュレータ電源(-)
2	VSIM POS	入力	セル電圧シミュレータ電源(最大+25V)
3	FETS	入出力	電力MOS-FETから。最も正のセル接続へ接続してください。
4	CELL4+	入出力	セル接続
5	CELL3+/4-	入出力	セル接続
6	CELL2+/3-	入出力	セル接続
7	CELL1+/2-	入出力	セル接続
8	CELL1-	入出力	セル接続
9	SENSEHI	入出力	検出抵抗High側
10	SENSELO	入出力	検出抵抗Low側
11	I-SIM+/-	入力	電流シミュレータ電源からの±5V
12	I-SIM GND	入力	電流シミュレータ電源からのGND

JB4はR7(高精度5mΩ電流検出抵抗)、またはVR6を含む電池パック電流シミュレータ回路のどちらからの入力をクーロンカウンタA/D変換器が受け取るのかを制御します。

表2-3. JB4:電池パック電流検出元

ピン番号	名前	方向	使い方
1	Rsense	-	電流検出抵抗のHigh側
2	GND	-	電流検出抵抗のLow側
3	SENSEHI	-	クーロンカウンタHigh入力
4	SENSELO	-	クーロンカウンタLow入力
5	I-SIM-OUT	-	電流シミュレータ出力電圧
6	GND	-	電流シミュレータGND

2.1.3. 電池セルのシミュレーション用配線

電池シミュレーション用のCONN2配線はジャンパ部J1、JB3、JB4に対して必要とされるジャンパ構成設定と共に図2-3.で示されます。正しい配線とジャンパ設定は基板のシルク スクリーンでも示されます。シミュレータ用の工場設定がスマート電池を正しく開始するのに低すぎる電圧を生じることに注意してください。

本項は必要な配線とジャンパ設定だけを示します。電池電圧と充放電電流シミュレーションの更なる詳細は2.4.項と2.5.項で与えられます。

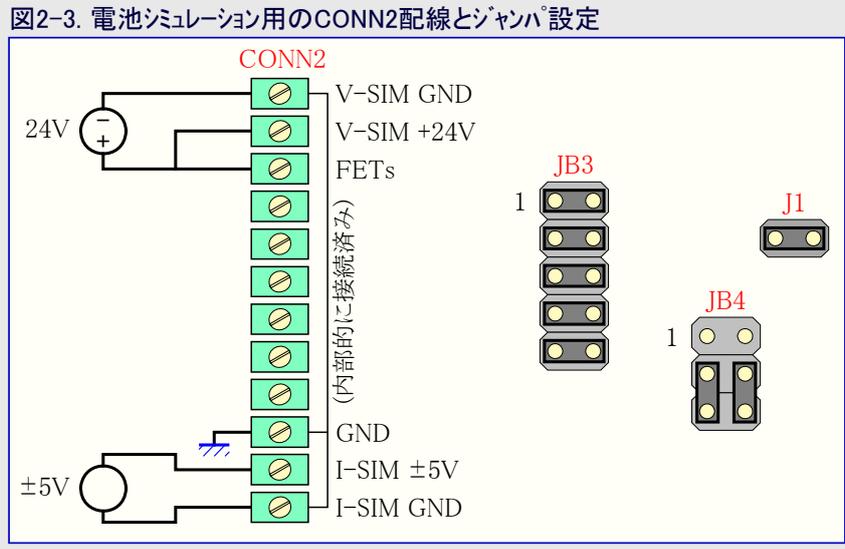


表2-4. JB3:セル電圧シミュレーション ジャンパ部

ピン番号	名前	方向	使い方
1	SIM-CELL4+	-	スマート電池にシミュレートしたセル4+を接続するにはこれら2つのピンを短絡してください。
2	CELL4+	-	
3	SIM-CELL3+	-	スマート電池にシミュレートしたセル3+を接続するにはこれら2つのピンを短絡してください。
4	CELL3+	-	
5	SIM-CELL2+	-	スマート電池にシミュレートしたセル2+を接続するにはこれら2つのピンを短絡してください。
6	CELL2+	-	
7	SIM-CELL1+	-	スマート電池にシミュレートしたセル1+を接続するにはこれら2つのピンを短絡してください。
8	CELL1+	-	
9	SIM-CELL1-	-	スマート電池にシミュレートしたセル1-を接続するにはこれら2つのピンを短絡してください。
10	CELL1-	-	

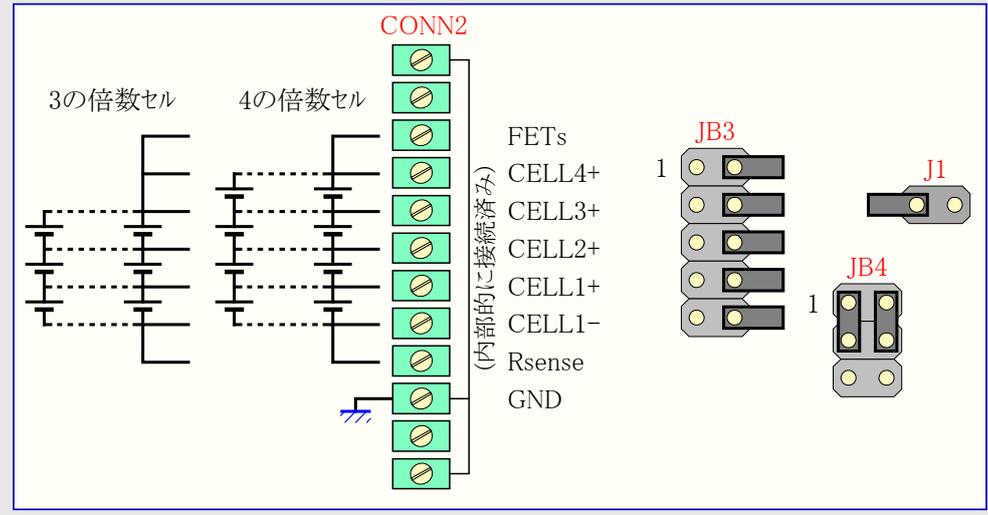
2.1.4. 本物のLi-Ion電池セル用配線

警告! 本物のセルの使用時、Li-Ionセルの使用に関連する潜在的な危険のため、決して系を無人のままにしないでください。指定された条件下でハードウェアとソフトウェアの両方が機能し、全て安全な系であることを確認するまで、セルへ高い充放電電流を印加しないでください。

通常セル配線はどのように記されたSB100基板上で示されます。ATmega406は2~4つで積み重ねられたLi-Ionセルを支援します。多数が必要とされるにつれ、並列で接続されるかもしれません。電流検出抵抗を許可するため、ジャンパは常にCELL1-(CONN2の8番ピン)を検出抵抗High(CONN2の9番ピン)に接続すべきです。セルは常に先端が下位側の位置に接続されるべきです。FET接続(CONN2の3番ピン)は最もHighのセル接続(CELL4+、CELL3+またはCELL2+のどれか)に繋がれるべきです。

本物のセル使用時、JB3から全てのジャンパが取り去られるべきです。加えて、検出抵抗はJB4の1-3と2-4のピンを短絡することによってクーロンカウンタA/D変換器(CCADC)入力へ接続されるべきです。これは電流シミュレータの使用を可能にし、一方単にJB4でのジャンパを3-5と4-6のピンに変更することによって本物のセルに接続されます。検出抵抗を迂回するためのCELL1-端子の再配線は必要ありませんが、必要とされるならば行えます。

図2-4. CONN2への電池接続



充電部が全く使われないなら、ATmega406をパワーオフ動作形態から起すようにセルを接続した後でJ1ジャンパが短絡されるべきです。直列で2セルだけの使用時、残り2つのセル入力に短絡されるべきで、3つのセルだけの使用時には只1つのセル入力が短絡されます。

2.1.5. ホスト/充電部SMBusコネクタ(CONN1)

SB100基板とホスト応用またはスマート充電部間の接続は図2-5.で示されます。充電部活動信号は充電部によってのみ使われ、SB100はパワーオフ動作形態から起き上がるためにこの入力に於いて最低8Vが必要です。充電部活動信号が全く利用不能なら、充電活動信号の代わりに電池積み上げ電圧を使うためにJ1ジャンパを短絡することができます。

図2-5. CONN1へのホストまたは充電部接続

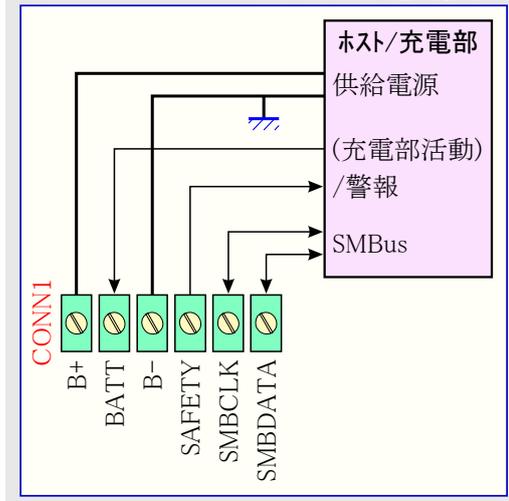


表2-5. CONN1:ホストまたは充電部への電池パック接続

ピン番号	名前	方向	使い方
1	B+	入出力	電池パック主高電流正端子
2	BATT	入力	充電器活動信号
3	B-	入出力	電池パック主高電流負端子
4	SAFETY	出力	電池パックの安全/非安全の状態を示します。
5	SMBCLK	入出力	SMBusクロック線
6	SMBDATA	入出力	SMBusデータ線

2.1.5.1. 安全信号(SAFETY)

PC0が高電圧適合でまた出力専用信号なので、PC0ピンが安全信号に使われます。この信号はインピーダンス制御です。R26はGNDに対して定常的に10kΩの抵抗を提供し、故に電池パックが接続された時は必ずホストまたは充電部が'通常'状態と見ます。PC0がLowに駆動すると、R22がGNDに対して1kΩの抵抗を提供し、'熱い'状態を示します。

SMBus仕様で示された安全信号状態の全てを供給するために、追加抵抗値を伴って追加の入出力ピンを使うことができます(より多くの詳細についてはSMBus仕様の4.4.4.項をご覧ください)。

2.1.5.2. 充電部活動信号(BATT)

BATTピン上に高電圧が存在し、且つAVRがパワーオフ動作形態の時に充電部が接続されると、リセットが起き、それによって'休止中'の電池パックを起します。電池パックの外部BATT端子で供給されつつあることから電池パックの内部電池電圧を防ぐためにダイオードが用いられます。BATTは予備充電と充電のFET用の内部高電圧FET駆動部回路の電力にも使われます。従って充電部はBATT信号上でB+と等しい電圧を供給しなければなりません。提案されるようにBATTがダイオード経由で接続されるため、FETピンの駆動部はOFFに切り替わる時にBATT信号のダイオード低下分へゲートを持って来ることだけができ、ゲートとソース間の抵抗器がFETのゲート、ソース間電圧を更に0へ減らすようにします。

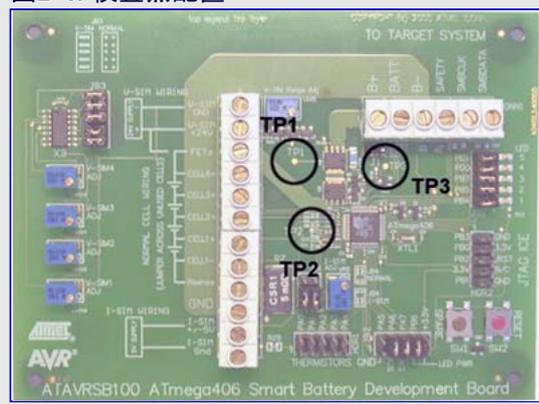
2.1.6. 検査点

SB100基板は開発目的用に多数の検査点を持ちます。図2-6.は基板上でのそれらの配置を示します。

表2-6. SB100上の検査点

検査点名	使い方
TP1	検査点1は2つの主電力MOS-FETデバイス(Q3とQ4)間の結線で、検査容易性の目的だけに提供されます。
TP2	検査点2はVref出力信号です。許可され且つ校正されているなら、これはDC 1.100Vの存在であるべきです。
TP3	検査点3はセル側またはホスト側のどちらの電源からも、この信号の許可を許すための2個入りダイオードデバイスを通して渡された後のBATT信号です。

図2-6. 検査点配置



2.2. シミュレータの使用

本節は統合された電圧シミュレータの校正法と使用法、それと電流シミュレータの使用法も記述します。

2.2.1. セル シミュレータの校正

セル シミュレータ領域の校正は回路の設計のため、現実的に非常に容易です。各セルの可変抵抗器が他に影響を及ぼさずに独立して調整することができるので、校正は多量の前後調整を行う必要が全くありません。

部品の許容誤差のため、調整の上限は代表的にATmega406によって許容することができるもの、換言すると5.5Vを越えます。従って校正中と開発中にATmega406の電圧定格を越えないように注意すべきです。

調整の上端に達する前ですが望まれるなら、各セルを僅かに上側へ調整できる位置で、4つ全てのセル シミュレーション可変抵抗器を同じ設定に調整することが、殆どの使用者について手助けになるでしょう。この手順がその設定を確立するでしょう。

1. 図2-3.で示されるようにCONN2端子をシミュレーション用に配線してください。
2. JB3上の5つ全てのジャンパを取り付けてください。
3. V-SIM1~4(VR1~4)を完全な反時計回りで最小設定に調整してください。可変抵抗器は12回転で最終設定到達時とその後の完全な回転毎に低いクリック(音)を聞くことができます。
4. V-SIMと名付けられた電源端子(I-SIM端子ではありません!)にDC 24Vを印加してください。何時でも基板に対してDC 24.5Vを越えないでください。有効なリップルなしDC電源であることを保証してください。DCで評価されたいいくつかの壁コンセント用AC-DCアダプタは濾波コンデンサを含まずにパルス状のDCを出力するだけで、これは使用に関して許容できません。
5. V-SIM範囲調整(VR5)を完全に時計回りに調整してください。これはシミュレーション可変抵抗器に最大電流を供給します。
6. CELL1+/CELL1-端子間を測定すると同時にDC 5.25Vに達するようにV-SIM1を時計回りに調整してください。
7. セル2~4に対して手順6.を繰り返してください。

校正後、そのように望まれるならば主電源電圧はセル積み重ね最大電圧+DC 2.0Vと同じ低さに減らすことができます。この調整を行う前に、VR5は最大積み重ね電圧に合うように減らされるべきです。例えば、望まれた最大セル電圧がDC 4.2Vで、4セル積み重ねが使われるなら、積み重ね(CELL4+~CELL1-)を渡って $4.2V \times 4 = 16.8V$ を生成するようにVR5を調整してください。電源はその後に24Vから18.8Vに減らすことができます。

2セルまたは3セルのどちらかの積み重ねを使う電池パックで動く時に、セル3と4(またはセル4だけ)用の可変抵抗器はそれらの最小設定に調整されるべきです。これはそれによって電源で必要とされる電圧を減らし、最終設計で見られる動きをも正確に反映するでしょう。セル3またはセル4での低電圧状態としてこれを検知することからソフトウェアを防ぐため、cell.hでの#defineパラメータがこれによって調整されるべきであることに注意してください。

2.2.2. 充放電のシミュレーション

校正後、VR5は全てのセル シミュレーション電圧を共に調整します。V-SIM1~4が一致するように調整されているなら、VR5が調整されている間、それらは非常に正確にお互いを追跡します。

殆どの場合に於いて、その後にそれ自身によってVR5を調整することは充放電をシミュレートする時に必要とされる全てでしょう。V-SIM1~4が一致するように調整されたなら、その後に個別セル電圧ではなく総積み重ね電圧の監視だけが必要でしょう。

積み重ね電圧監視時、読み取りはCELL1-から最高のセルの正端子へ行われるべきです。それがシミュレートしたセル電圧を反映しないので、読み取りは電源から行われるべきではありません。

VR5が激しく過放電したセルをシミュレートするための非常に低い調整を積み重ねた電圧に許すことに注意してください。基板上でこれを行う間にATmega406は未だ動作できますが、最終設計に於いてATmega406の動作電圧はデバイス自身が機能を停止する点に減らされるでしょう。

2.2.3. セル不平衡のシミュレーション

他のセルに影響を及ぼさずにセル不平衡をシミュレートするために、各セルの調整は僅かにより高目またはより低目に持って来ることができます。調整はかなり敏感で、故にセルの可変抵抗器を軽く触れるのが良いことに注意してください。与えられたどれかのセルの電圧はCONN2のCELLx端子で監視されるかもしれません。

2.2.4. 電流シミュレーション

電流シミュレーション回路を使うには、[図2-3](#)で示されるようにI-SIM動作形態用にJB4のジャンパを設定し、CONN2のISIMと名付けられた端子へ正確に調整されたDC 5.0V電源を接続してください。電源の極性は充電または放電のどちらをシミュレートするのかを決めます。特に、I-SIM+/-5端子が正の場合、充電をシミュレートします。

VR6(I-SIM ADJ)調整は今やATmega406のPPI/PI/NI/NNI端子に存在する電圧を変えます。VR6の時計回り回転は存在する電圧の大きさを増しますが、極性は電源の配線によって決められます。CCADCは±0.22Vまで許容できますが、±0.15Vの範囲での読み込みだけが指定されています。例えVR6の完全調整が0.15Vよりも大きな電圧に帰着するかもしれないとしても、これはATmega406デバイスを損傷しないでしょう。

シミュレートされた電圧はJB4の3番と4番のピンで測定することができます。この電圧によって指示される電流の量は最終設計で使う検出抵抗の値に依存します。

接続される系の殆どが一定の電力なので、セル電圧を減らす方法によって放電をシミュレートする時に、より高い電流をシミュレートするためにVR6の設定も増すべきです。

2.3. スマート電池回路

ATmega406はハードウェアとソフトウェアの両方の安全機能で監視する電池パック容量とでSMBus適合スマート電池装置の作成を容易にする高統合された解決策を提供します。より多くの詳細についてはデバイス仕様をご覧ください。

2.3.1. 充放電制御

Q3とQ4のFETは損傷を起す偶然の外部回路短絡を防ぐためのセル切断能力を提供します。Q5は電池パックが(深下電圧状態としても知られる)過放電の場合に使われる(予備充電としても参照される)トリクル充電の独立制御を提供します。

2.3.2. 予備充電

Q5とR27は予備充電回路を制御し、この目的はATmega406を動かすのに電圧が低すぎるかもしれない過放電の電池パックに充電電流を供給する方法を提供することです。予備充電電流はR27によって制限されます。R27は消費電力が安全でない状態を生じない、最大予備充電電流以下になる大きさにされます。

一般的に必要とされる予備充電電流の量は通常充電が行える電圧水準にセルの積み重ねを持って来るのに、どれ程素早くそれが望まれるのかに依存します。この時間はセル容量にも依存します。4セルの積み重ねと(実際問題として決して見るべきでない)0Vの最悪放電電圧と仮定すると、印可される充電電圧は $4.2V \times 4 = 16.8V$ の高さになり得ます。予備充電電流を10mAに制限するには、1.68kΩの抵抗が必要とされます。この抵抗の消費電力は168mWで、1206の大きさのSMD部品として実装されたなら、かなりの暑さで動くでしょう(しかし安全でない程ではありません)。けれども、セルが0Vのような低さに決してなりそうもないとの与えられた事実と、過放電のセルに対して2.0Vのようなもっと現実的な見積もりを仮定すると、消費は $(16.8V - 2.0V \times 4)^2 \div 1680\Omega = 46mW$ で、これはかなり妥当です。各種予備充電電流必要条件と積み重ねセル数は、この値に対する調整と抵抗器の可能な物理的な大きさが必要です。

2.3.3. 充電と放電

電力MOS-FETデバイスは外の世界からセルを完全に切断することを許すために事実上、全てのLi-Ion電池パックに存在します。これは電池パックの回路短絡だけでなく予期せぬまたは偶然の過充電や過放電の状態を防ぐのに必要です。これは両方向での電流の流れの停止を許す、背中合わせの2つのFET(Q3とQ4)を配置することによって達成されます。

ATmega406は外部のP-ch MOS-FETデバイスに対してLow活性駆動能力を提供します。3つのFETがOFFされた場合、電流は電池パックの入出力を全く流すことができません。けれども、Q3またはQ4のどちらかがONされた場合、電流は1方向での流れが許され、換言すると、OFFにされたFETの内部本体ダイオードを通ります。従って、1つ以上のFETの過熱が潜在的に存在します。従って、放電と充電のFETは常に共にONとOFFにされます。予備充電FETを通る電流は制限されるため、放電FETがOFFの間でそのFETがONの場合に放電FETの本体ダイオードによって生成される非常に小さい熱があります。

電池積み重ねの深下電圧検知の基本機能の実行のため、PVTピンは電池積み重ねの+側への接続が必要とされます。加えて、このピンは放電FET駆動部に対するHigh側電源でもあります。この配列はセルの最も近くに放電FETが配置される、と言う前提条件を引き起こします。同様に、充電(と任意の予備充電)のFETは電池パックの主電極に位置しなければなりません。従ってBATTピンが回路のホスト/充電部の側に接続されなければならないので、BATTピンは充電と放電のFET駆動部へのHigh側電源を供給するのに使われません。

充電と放電のFETは電池パックによって生成または吸収される最大電流を扱うことができなければなりません。このように、それらの特性、特にそれらの消費電力と電流能力に注意が払われなければなりません。予備充電FETは充電FETよりもずっと低い電流を扱い、従って重要ではありません(これは相対的に高いON抵抗(RdsON)を持つ安価なFETを使うことができる理由でもあります)。代表的にそれらが同時にONされるので、放電FETは充電FETと同じ時間で電力を浪費することを許すために独立したP-chデバイスとして実装されます。

最大を供する電流を4Aと仮定すると、60mΩのFETの消費電力は240mWです。放電FETとして使用される代表的なSO-8外圍器デバイスで、これは周辺に対して約12°Cのダイ温度増加を生じ、これは殆ど受け入れ可能です。充電と予備充電のFETについては2個入りデバイスを使うことができます。35mΩのON抵抗で、4Aの電流はTSSOP-8外圍器で140mWの浪費を生じ、周辺よりも17.5°C上にダイ温度を増す結果になり、これも受け入れ可能な見積もりです。

2.3.4. クーロン カウンタと電流測定

PIとNIのピンはクーロン カウンタA/D変換器への入力です。これが非常に高感度の入力なので、他の電圧源からの漏れが最小であることを保証するような配置に注意を払ってください。ATAVRSB100基板の配置は漏れ吸収部として働くGND配線を含みます。導電するかもしれない残留物をそのままにするような、製品基板製造時のフラックス洗浄なしで使わないことが高く推奨されます。全ての差動入力では、入力濾波器の両側に対して同じ抵抗値が使われるべきです。

最良の結果のため、検出抵抗と入力濾波器回路はしっかりと纏められ、可能な限りATmega406の近くに配置されます。

2.3.5. 電池保護回路/組み込みハードウェア

PPIとNNIの入力は検出抵抗からの濾波されない電圧を受け取ります。これは回路短絡状況への素早い応答を許します。これらのピンには容量(コンデンサなど)が一切追加されるべきではありません。この入力抵抗も差動入力での標準的な習慣と同じように同じ値にするべきです。これらの抵抗の値を1kΩ以上に増やすことは避けられるべきです。

PVTピンは深下電圧検知入力として扱います。

2.4. セル電圧シミュレータ

ATAVRSB100はセル電圧を正確にシミュレートする回路を含みます。V-SIM用の詳細配線はSB100基板に於いて、CONN2の1番ピン近くで示されます。V-SIM形態使用時、CONN1のB+とB-の端子に外部電源が全く接続されていないことを保証してください。

定電流源が4つの可変抵抗器の数珠繋ぎに供給されます。電流が調整されるので、可変抵抗器のどれか1つの調整はその可変抵抗器を横切る電圧での対応する変化だけに帰着し、その他を横切る電圧は影響を及ぼされません(これらの信号はCELLx入力に供給される前に緩衝され、CONN2の適切な端子で測定することによって直接見ることができます)。従って全てのセルは同じ電圧に、またはセル不平衡状態をシミュレートするための個別変化に構成設定することができます。定電流源も調整可能で、全てのセル間の平衡を維持すると同時に電圧の増減をそれらに許します。

VR1~4の時計回り調整は対応するセルの電圧を増します。同様に、VR5の時計回り調整は電流の流れ、従ってセル積み重ね全体の電圧を増します。VR5の時計回り最大設定への調整は各セルで概ねDC 5.5Vを生じるように制限された最大電流を提供します。部品の許容誤差のため、どのセル入力でもDC 5.5Vを越えないように、VR5の可能な最大設定の使用を避けることが必要かもしれません。VR1~5の工場設定がスマート電池を正しく開始するのに低すぎるセル積み重ね電圧を与えることに注意してください。

最適な調整範囲に関しては、VR1~4をそれらの時計回り最大設定に設定し、そしてセル接続の1つで約5.25Vが存在するようにVR5を調整してください。次に、CONN2でシミュレートされた電圧を測定し、シミュレートされたセルのどれが最も低い電圧を持つかを決めてください。他の残り3つのセルをそれに合うように調整してください。系は今や校正されています。VR5は今や全セルの電圧を同時に調整するのに用いることができます。

ATAVRSB100をセル電圧シミュレーション用に構成設定するには、J3の5つのジャンパ全てが挿入されなければなりません。これは緩衝された分圧段の出力をセル入力へ繋がります。加えて外部電源がCONN2の1番ピン(GND)とCONN2の2番ピン(正)に接続されなければなりません。供給された電圧は電池パック最大電圧+約2.0Vであるべきです。例:4セル積み重ねがシミュレートされるべきで、ここでの各セルの最大電圧は4.20Vです。電源は4×4.20V+2.0V=18.8Vに設定されるべきです。

警告: 24Vを越えないでください!。それを行うとATAVRSB100キットに損傷を与えるでしょう。

セル3やセル4が必要とされないなら、対応する可変抵抗器VR3やVR4が0Vを生じるそれらの最小設定に調整することができることに注意してください。

2.5. 電流シミュレーション

ATAVRSB100は電池パック電流をシミュレートする構造を含みます。R21とVR6はDC 0.000~0.150Vを生成する調整可能な分圧器を形成します。独立した5Vの調整された電源を(SB100基板で示されるように)CONN2の11番ピンとCONN2の12番ピンに接続し、JB4の3番と5番のピンとJB4の4番と6番のピンも短絡することにより、この調整可能な電圧はATmega406デバイスのクーロン カウンタ アナログ入力に接続されます。外部5V電源の極性を制御することにより、充電(CONN2の11番ピン=-5V)、または放電(CONN2の12番ピン=+5V)のどちらもシミュレートすることができます。CONN2の12番ピンが内部的にGNDへ接続されていることに注意してください。

2.6. SMBusインターフェース

SMBus回路はATmega406を損傷するESDを防ぐためのツェナー ダイオードと電流制限抵抗を含みます。R23とR24の抵抗(値)増加はSMBus仕様非適合に終わるかもしれません。TWIバス接続/切断割り込み回路の正しい動作のために、電池パックが切断された時にSCLとSDAの両信号をLowに強制するためのプルダウン抵抗(2MΩ)が含まれます。

SMBusでの主装置動作について、送信を開始する前に活動に関してバスの監視が必要とされます。1つの可能性として、ATmega406デバイスのピン変化(割り込み)能力を通してSMBCLK上の活動を検知するようにPA6を構成設定することができます。これはJB2の3番と4番のピンの直接的なジャンパが可能で、ピン変化(割り込み)機能を支援する他のどの線も使うことができます。

2.7. 一般的な設定と機能

2.7.1. 工場既定設定

工場から供給される時に、ATAVRSB100開発キットはセル電圧と電池バック電流の両方のシミュレート用に構成設定されます。ジャンパは表2-7.で示されるように構成設定されてやって来ます。

表2-7. SB100のジャンパ設定

ジャンパ	説明
J1	ジャンパが存在しますが、挿入されていません。ホストシステムへの接続の必要なしに充電部の存在をシミュレートするためにセル側からのBATT信号を提供するのに使われます。
JB1	LED接続を提供するために5つ全てのジャンパが挿入されています。
JB2	<ul style="list-style-type: none"> PA6をSMBCLKに接続するために3番と4番のピンを短絡、これは主装置動作SMBus操作のために必要とされます。 PA7をスイッチSW1に接続するために5番と6番のピンを短絡、これは卸経由のLED機能活性化に使われます。 LED電力とOC0AのPWM機能経由で明るさを調整するのに、PB6をLED(LED1~5)に接続するために7番と8番のピンを短絡。
JB3	セル電圧シミュレーションを許可するために5つ全てのジャンパが挿入されています(1番と2番、3番と4番、以下同様)。
JB4	電流測定のために分圧シミュレータを使うための既定接続。 <ul style="list-style-type: none"> SENSEHI線を電池バックシミュレーション(可変分圧抵抗)VR6に接続するために3番と5番のピンを短絡。 SENSELO線を(CONN2コネクタ上の)GNDに接続するために4番と6番のピンを短絡。 代表的に時際の電池を使う時に、R7分圧抵抗を使うため、 <ul style="list-style-type: none"> SENSEHI線をR7のHigh側に接続するために1番と3番のピンを短絡。 SENSELO線をR7のLow側に接続するために2番と4番のピンを短絡。
HDR1	PA0を接続するために1番と2番のピンを短絡、これは全てのサーミスタに対するADC入力です。

2.7.2. スイッチとLED

SB100基板はどの目的に対しても使うことができる5つのLEDを含みますが、代表的に充電表示器として使われます。加えて、この表示機能を活性化するために押し釦(SW1)が利用可能です。JB1は望まれた場合にLED制御線として指定された入出力信号を絶縁する機能を提供します。ジャンパされると、個別LEDは連携する入出力信号をLowに駆動することによって制御されます。JB1ピンは右の表2-8.で記述されます。

LED用の供給電圧は3.3V電源またはPB6のどちらかから来ることができます。PB6は標準入出力信号としてHigh駆動時にLEDを許可する、または任意でOC0A PWM出力を提供するのどちらかとして働くように構成設定されるかもしれません。従って、OC0Aはハードウェアでの自動的なLEDの明るさ制御を提供するのに使われるかもしれません。PWMは出力信号のHigh部分の間にLEDを給電します。

ATmega406の内部調整器が制限されるので、電源電流を減らすため、全てを共に許可するよりむしろ、一度に1つのLEDを点灯することが高く推奨されます。この解決策はOC0A比較一致割り込み処理ルーチンに実装されます。この手法は一度に1つのLEDだけが許可されるので、単一の電流制限抵抗の使用も許します。

JB2はAtmelによって提供されるソフトウェア実装で使われる外部信号(特にSMBCLK信号とSPARE押し釦)だけでなく更に多数の入出力信号へのアクセスを提供します。加えて、LED用の電力が3.3VまたはPB6(OC0A PWM出力)のどちらから来るのかをここで選択することができます。

表2-8. JB1:LED許可ジャンパ部

ピン番号	名前	方向	使い方
1	LED1-K	-	
2	PB4	出力	LED1許可、Low活性
3	LED2-K	-	
4	PB5	出力	LED2許可、Low活性
5	LED3-K	-	
6	PB7	出力	LED3許可、Low活性
7	LED4-K	-	
8	PD0	出力	LED4許可、Low活性
9	LED5-K	-	
10	PD1	出力	LED5許可、Low活性

表2-9. JB2:その他信号ジャンパ部

ピン番号	名前	方向	使い方
1	GND	-	
2	PA5	入出力	(未使用)
3	SMBCLK	入出力	SMBusアイドル検出のためPA6に接続
4	PA6	入力	SMBusアイドル検出のためSMBCLKに接続
5	SW1	出力	容量表示LED活性化のための予備スイッチ
6	PA7	入力	SW1押し釦入力
7	LED_PWR	-	全LEDへの共通+供給
8	PB6	出力	LEDへのPWM
9	LED_PWR	-	全LEDへの共通+供給
10	+3.3V	-	LEDへの安定供給

2.7.3. 外部サーミスタ

(下の表2-10.で記述される)HDR1を用いて、SB100は4つまでの外部サーミスタの制御と測定を提供します。PA0～3が0～1.100Vの範囲を持つ電圧A/D変換器(VADC)への入力で、一方PA4は0～5.500Vの範囲を持ちます。従って、最良の精度と最低の電力のため、PA0～3入力の1つが外部サーミスタ読み込みに使われるべきです。サーミスタ回路の給電に1.100VのVref出力を使うことは、3.3Vが使われる時に回路の許容力に関係なく、最大A/D変換範囲が利用可能であることを保証します。

実際問題として、PA0は共通バス(HDR1の奇数番号ピン)へ短絡され、一方PA1～4が個別サーミスタに接続されます。全てのサーミスタの他方はバスに繋がります。PAxのVADC入力は約100kΩの相対的に低いインピーダンスを持ちます。従って誤差を減らすためにより低い抵抗のサーミスタを用いることがより良いことです。図2-7.はHDR1への外部サーミスタ接続法を示します。

VADCの入力インピーダンスが読み込みに影響するので、PA0は通常の読み込み用と校正読み込みを提供するための両方に使われます。特に、PA0はVADC入力として選択されて変換が実行され、一方PA1～4はプルアップが許可されないデジタル入力として構成設定されます。PA0ピンがGNDに対するインピーダンスを供出するため、PA0ピン上の電圧とサーミスタの共通バスは1.100Vになりませんが、R25とVADC入力インピーダンスによって生成される分圧器を反映します。R25が既知の固定抵抗なので、変換結果はVADCの正確な入力インピーダンス計算に使うことができます。入力インピーダンスのどんな温度の影響やデバイス間の変化も測定することができます。

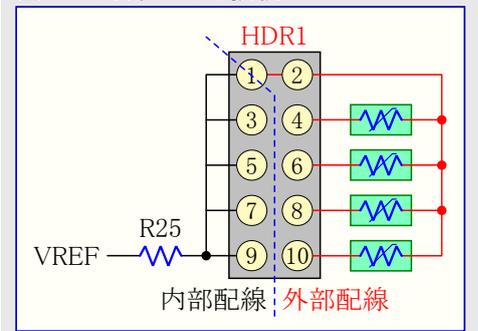
4つのサーミスタのどれかを読むには、その入出力線がLowに駆動され、従ってR25と選択されたサーミスタ間で分圧器を形成します。存在するかもしれないGND以上のどんな変位(オフセット)も測定するのに、その入出力信号上でVADC変換が任意で実行されるかもしれません。変換はPA0でも実行され、従ってバス電圧を読みます。R25が既知の値なので、サーミスタの抵抗値が今や計算され得、VADC自身の入力インピーダンスがサーミスタと並列であることを覚えて置いてください。

各サーミスタは単純に、許可時にLowへ駆動され、そして不許可時にHi-Zが必要なので、4つよりもっと外部サーミスタを持つことが可能です。

表2-10. HDR1:サーミスタ接続

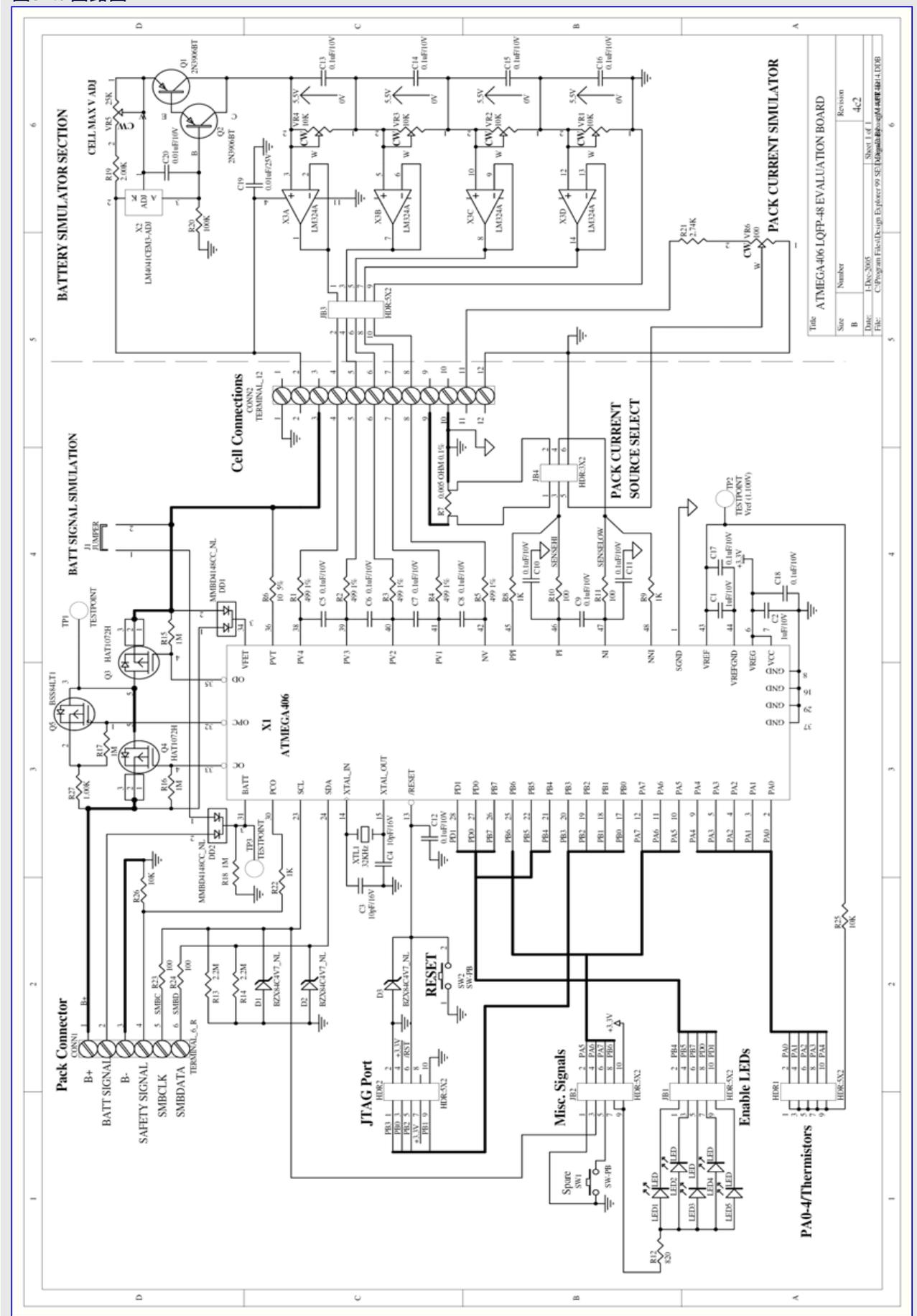
ピン番号	名前	方向	使い方
1	ThermBUS	-	
2	PA0	入力	サーミスタVADC入力
3	ThermBUS	-	
4	PA1	-	サーミスタ1制御信号
5	ThermBUS	-	
6	PA2	-	サーミスタ2制御信号
7	ThermBUS	-	
8	PA3	-	サーミスタ3制御信号
9	ThermBUS	-	
10	PA4	-	サーミスタ4制御信号

図2-7. 外部サーミスタ接続



3. 追補: 付加ハードウェア資料

図3-1. 回路図



Title			ATMEGA406 LOFP-48 EVALUATION BOARD		
Size	Number	Revision			
B		4C2			
Date:	JMS-2006		Sheet 1 of 1		
File:	C:\Program Files\Design Explorer\99\SE1\boards\atmega406\atmega406		1/1/06		

図3-2. 組立図

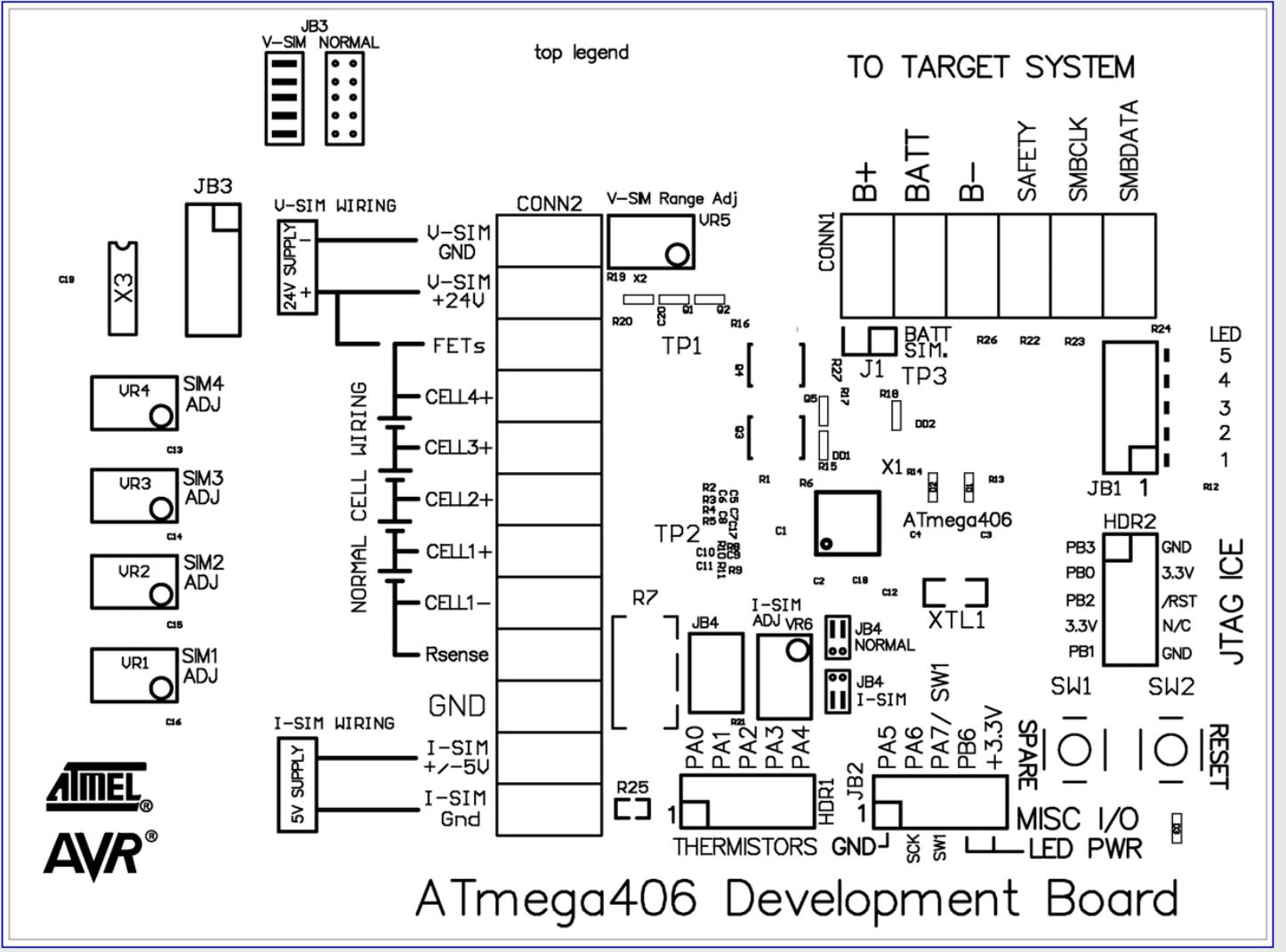
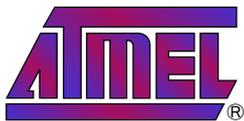


表3-1. 部品表

指示名	型式	数量	説明	外圍器
X1	ATmega4-6-1AAU	1	ATmega406改訂E	LQFP-48
X2	LM4041CEM3-ADJ	1	1.24V可変分路調整器	SOT-23A
X3	LM324AM	1	4個入り32V演算増幅器,SMD	14-SOP
Q1,2	MMBT3906	2	PNP小信号トランジスタ	SOT-23A
Q3,4	HAT1072H	2	P-ch電力MOS-FET	LFPK
Q5	BSS84LT1G	1	P-ch MOS-FET	SOT-23A
D1~3	BZX84C4V7_NL	3	4.7Vツェナー ダイオード	SOT-23A
DD1,2	MMBD4148CC_NL	2	2個入りダイオード, 共通カソード	SOT-23A
LED1~5	SML_LX0603SRW_TR	5	赤, 高輝度	0603
R7	RW11S0CKR005DT	1	5mΩ 0.5% 4端子 電流検出抵抗	非標準
R6	10Ω 5%	1	-	0402
R10,11	100Ω 1%	2	-	0402
R23,24	100Ω 5%または1%	2	-	0603
R1~5	499Ω 1%	5	-	0402
R12	820Ω 5%	1	-	0402
R8,9,22	1kΩ 1%	3	-	0402
R27	1kΩ 1%	1	-	1206
R19	2kΩ 1%	1	-	0402
R21	2.74kΩ 1%	1	-	0402
R25	10kΩ 1%	1	-	0603
R26	10kΩ 5%	1	-	0402
R20	100kΩ 5%	1	-	0402
R15~18	1MΩ 5%	4	-	0402
R13,14	2.2MΩ 5%	2	-	0402
VR6	3266W-1-101_LF	1	上調整1/4インチ サーメット可変抵抗器, 100Ω, 3266W系列	スルーホール
VR1~4	3266W-1-103_LF	4	上調整1/4インチ サーメット可変抵抗器, 10kΩ, 3266W系列	スルーホール
VR5	3266W-1-253_LF	1	上調整1/4インチ サーメット可変抵抗器, 25kΩ, 3266W系列	スルーホール
C3,4	10pF/10V	2	±5% C0Gセラミック コンデンサ	0402
C19,20	0.01μF/25V	2	X7Rセラミック コンデンサ	0402
C5~18	0.1μF/10V	14	±10% X5Rセラミック コンデンサ	0402
C1,2	1μF/10V	2	+80%/-20% X7Rセラミック コンデンサ	0603
XTL1	Q13FC1450000614	1	32.768kHz水晶, SMD, FC145外圍器	-
J1	2×1ヘッダ	1	2.54mmピッチ 2ピン ヘッダ	HDR:2x1
JB4	3×2ヘッダ	1	2.54mmピッチ (3×2列)6ピン ヘッダ	HDR:3x2
HDR1,2,JB1~3	5×2ヘッダ	5	2.54mmピッチ (5×2列)6ピン ヘッダ	HDR:5x2
-	短絡ジャンパ	16	2.54mmピッチ短絡ジャンパ	N/A
CONN1~3	999332UL	3	LM5.00/6/90 積み重ね可能5mm螺子端子	スルーホール
SW1	SW-PB	1	押し釦, SMT, 茶または黒	PB6MM
SW2	SW-PB	1	押し釦, SMT, 赤	PB6MM
PCB	A0402.3.4000D	1	PCB-ATAVRSB100-D	N/A
R7	上のR7の代替	0	代替元:#CSR1TTER005D	上のR7と同じ

4. 目次

要点	1
1. 序説	1
2. SB100ハードウェア	1
2.1. SB100の接続	2
2.1.1. プログラミングとデバッグ (HDR2)	2
2.1.2. セルコネクタ(CONN2)と電流検出元(JB4)	2
2.1.3. 電池セルのシミュレーション用配線	3
2.1.4. 本物のLi-Ion電池セル用配線	3
2.1.5. ホスト/充電部SMBusコネクタ(CONN1)	4
2.1.6. 検査点	5
2.2. シミュレータ段の使用	5
2.2.1. セルシミュレータの校正	5
2.2.2. 充放電のシミュレーション	5
2.2.3. セル不平衡のシミュレーション	6
2.2.4. 電流シミュレーション	6
2.3. スマート電池回路	6
2.3.1. 充放電制御	6
2.3.2. 予備充電	6
2.3.3. 充電と放電	6
2.3.4. ケロンカウンタと電流測定	7
2.3.5. 電池保護回路/組み込みハードウェア	7
2.4. セル電圧シミュレータ	7
2.5. 電流シミュレーション	7
2.6. SMBusインターフェース	7
2.7. 一般的な設定と機能	8
2.7.1. 工場既定設定	8
2.7.2. スイッチとLED	8
2.7.3. 外部サーミスタ	9
3. 追補: 付加ハードウェア資料	10
4. 目次	10
お断り	14



本社

Atmel Corporation

2325 Orchard Parkway
San Jose, CA 95131, USA
TEL 1(408) 441-0311
FAX 1(408) 487-2600

国外営業拠点

Atmel Asia

Unit 1-5 & 16, 19/F
BEA Tower, Millennium City 5
418 Kwun Tong Road
Kwun Tong, Kowloon
Hong Kong
TEL (852) 2245-6100
FAX (852) 2722-1369

Atmel Europe

Le Krebs
8, Rue Jean-Pierre Timbaud
BP 309
78054 Saint-Quentin-en-Yvelines
Cedex
France
TEL (33) 1-30-60-70-00
FAX (33) 1-30-60-71-11

Atmel Japan

104-0033 東京都中央区
新川1-24-8
東熱新川ビル 9F
アトメル ジャパン株式会社
TEL (81) 03-3523-3551
FAX (81) 03-3523-7581

製造拠点

Memory

2325 Orchard Parkway
San Jose, CA 95131, USA
TEL 1(408) 441-0311
FAX 1(408) 436-4314

Microcontrollers

2325 Orchard Parkway
San Jose, CA 95131, USA
TEL 1(408) 441-0311
FAX 1(408) 436-4314

La Chantrerie
BP 70602
44306 Nantes Cedex 3
France
TEL (33) 2-40-18-18-18
FAX (33) 2-40-18-19-60

ASIC/ASSP/Smart Cards

Zone Industrielle
13106 Rousset Cedex
France
TEL (33) 4-42-53-60-00
FAX (33) 4-42-53-60-01

1150 East Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906, USA
TEL 1(719) 576-3300
FAX 1(719) 540-1759

Scottish Enterprise Technology Park
Maxwell Building
East Kilbride G75 0QR
Scotland
TEL (44) 1355-803-000
FAX (44) 1355-242-743

RF/Automotive

Theresienstrasse 2
Postfach 3535
74025 Heilbronn
Germany
TEL (49) 71-31-67-0
FAX (49) 71-31-67-2340

1150 East Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906, USA
TEL 1(719) 576-3300
FAX 1(719) 540-1759

Biometrics

Avenue de Rochepleine
BP 123
38521 Saint-Egreve Cedex
France
TEL (33) 4-76-58-47-50
FAX (33) 4-76-58-47-60

文献請求

www.atmel.com/literature

お断り: 本資料内の情報はAtmel製品と関連して提供されています。本資料またはAtmel製品の販売と関連して承諾される何れの知的所有権も禁反言あるいはその逆によって明示的または暗示的に承諾されるものではありません。Atmelのウェブサイトに表示する販売の条件とAtmelの定義での詳しい説明を除いて、商品性、特定目的に関する適合性、または適法性の暗黙保証に制限せず、Atmelはそれらを含むその製品に関連する暗示的、明示的または法令による如何なる保証も否認し、何ら責任がないと認識します。たとえAtmelがそのような損害賠償の可能性を進言されたとしても、本資料を使用できない、または使用以外で発生する(情報の損失、事業中断、または利益の損失に関する制限なしの損害賠償を含み)直接、間接、必然、偶然、特別、または付随して起こる如何なる損害賠償に対しても決してAtmelに責任がないでしょう。Atmelは本資料の内容の正確さまたは完全性に関して断言または保証を行わず、予告なしでいつでも製品内容と仕様の変更を行う権利を保留します。Atmelはここに含まれた情報を更新することに対してどんな公約も行いません。特に別の方法で提供されなければ、Atmel製品は車載応用に対して適当ではなく、使用されるべきではありません。Atmel製品は延命または生命維持を意図した応用での部品としての使用に対して意図、認定、または保証されません。

© Atmel Corporation 2006. 不許複製 Atmel®、ロコとそれらの組み合わせ、AVR®とその他はAtmel Corporationの登録商標または商標またはその付属物です。他の用語と製品名は一般的に他の商標です。

© HERO 2021.

本応用記述はAtmelのAVR454応用記述(doc2598.pdf Rev.2598C-06/06)の翻訳日本語版です。日本語では不自然となる重複する形容表現は省略されている場合があります。日本語では難解となる表現は大幅に意識されている部分もあります。必要に応じて一部加筆されています。頁割の変更により、原本より頁数が少なくなっています。

必要と思われる部分には()内に英語表記や略称などを残す形で表記しています。

青字の部分はリンクとなっています。一般的に赤字の0,1は論理0,1を表します。その他の赤字は重要な部分を表します。