

AVR473 : ATAVRSB202ハードウェア使用者の手引き

要点

- Atmel® ATmega32HVBスマート電池装置評価と開発キット
- High側N-FET
- 18ビットCC-ADCと5mΩ抵抗での電流測定
- 12ビット電圧ADCへのセル電圧用入力濾波器
- 片面での全部品
- 極性安全FET
- ピンヘッダまたは線の配置用の穴
- SPI経由プログラミングとデバッグWIREインターフェース経由のデバッグ用ISPコネクタ

1. 序説

AtmelのATAVRSB202スマート電池基板はAtmel®の新しいAVR®デバイスのAtme ATmega32HVB用の評価と開発のキットです。このデバイスは2、3、または4つのリチウムイオンとリチウムポリマーのセルでの電池パック用に作られ、非常に正確な電圧、電流、温度の監視能力だけでなく、自律電池保護も特徴です。このデバイスは危険な状態から電池パックと周囲を保護し、電池から多くを取得する手段を提供します。

このキットはここで資料化されたハードウェアとAtmel AVR474応用記述でのファームウェアとで、ハードウェアとファームウェアの両方から成ります。この基板はAtmel ATAVRSB200実演基板へ接続するための端コネクタを持ちますが、開発目的用に自立使用もできます。

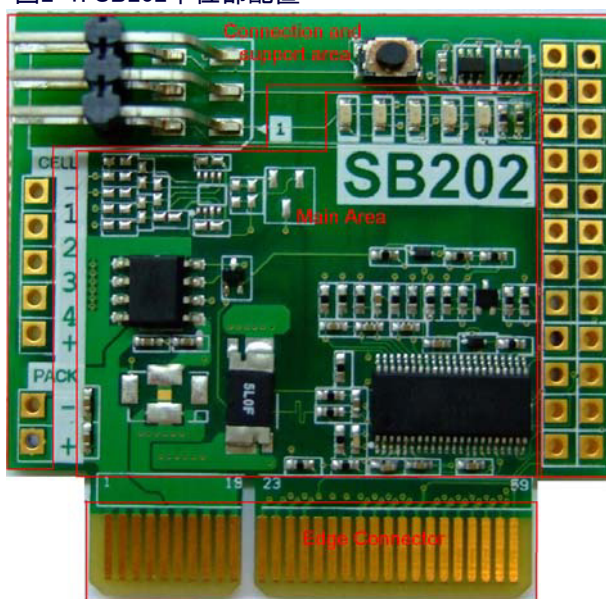
図1-1. Atmel SB202評価キット



2. ハードウェア

Atmel SB202基板は端コネクタ、主領域、コネクタと支援の領域の3つの部分から成ります。主領域は電池パック設計で必要とされる全ての回路を含みます。

図2-1. SB202単位部配置



2.1. 主領域

主領域はAtmelのATmega32HVBデバイス、充電と放電のN-FET、5mΩ検出抵抗、テカップ(雑音分離)コンデンサ、電圧と電流のADCとESD保護用の濾波器の抵抗とコンデンサから成ります。



8ビット AVR®
マイクロコントローラ

応用記述

本書は一般の方々の便宜のため有志により作成されたもので、Atmel社とは無関係であることを御承知ください。しおりのはじめにでの内容にご注意ください。

Rev. 8230A-03/11, 8230AJ2-03/19

2.2. コネクタと支援の領域

コネクタ領域は表2-1、表2-2、表2-3.で示されるように、多数の信号とデバイスピンへのアクセスを与えるために1×2、1×5、2×12ピンを持つ3つのピンヘッダ用の穴を含みます。2.54mm間隔のピンヘッダまたは配線をここに半田付けすることができます。実装書き込み用のコネクタは面実装です。最後に、この領域は以降の副項でもっと詳細に記述される基板IDシステムを含みます。

表2-1. 1×2ピンヘッダ穴で得られる信号

名前	説明
PACK+ (J1)	電池パック正入出力、BATTピンにも接続
PACK- (J2)	電池パック負入出力(GND)

表2-2. 1×5ピンヘッダ穴で得られる信号

名前	説明
CELL+/PV4 (J3)	積層セル正極/セル4正入力
PV3 (J4)	セル3正入力
PV2 (J5)	セル2正入力
PV1 (J6)	セル1正入力
CELL-/NV (J7)	積層セル負極

表2-3. 2×12ピンヘッダ穴で得られる信号

名前	説明
VREF (J32)	基準電圧正側ピン
VREF GND (J33)	基準電圧GNDピン
VFET (J21)	VFETピン、デバイスへの供給電圧
VREG (J19)	電圧調整器出力ピン
Reset (J18)	リセットピン
GND (J20)	GNDピン
PA3 (J31)	釦スイッチ入力ピン
PA2 (J30)	(未使用)
PA1 (J29)	外部NTC2のA/D変換器入力
PA0 (J28)	外部NTC1のA/D変換器入力
PB7 (J17)	SPI MISOピン
PB6 (J16)	SPI MOSIピン
PB5 (J15)	SPI SCKピン
PB4 (J14)	LED1出力ピン
PB3 (J13)	LED2出力ピン
PB2 (J12)	LED3出力ピン
PB1 (J11)	LED4出力ピン
PB0 (J10)	LED5出力ピン
PC5 (J27)	(未使用)
PC4 (J26)	SMBus/TWIクロックピン
PC3 (J25)	SMBus/TWIデータピン
PC2 (J24)	単線USARTピン (未使用)
PC1 (J23)	副次的保護発生入力 (未使用)
PC0 (J22)	外部保護入力ピン

実装書き込み(ISP:In-System Programming)はSPIバス インターフェース経由で可能です。表2-4.は接続を示します。代替ピン名も記されません。

表2-4. ISPコネクタ(J2)信号

名前	ピン番号	説明
MISO	1	直列データ出力 (PB7)
VCC	2	供給電圧
SCK	3	直列クロック (PB5)
MOSI	4	直列データ入力 (PB6)
RESET	5	リセット信号(Low活性)
GND	6	接地

2.2.1. 極性安全FET

入力に接続されるGNDに関して負の電圧(逆極性を持つ充電器)はゲートでの接地電位で放電FETのソースを負電圧に引き、FETはONのようになります。充電FETのゲートが放電を伝導するため、この場合にAtmelのATmega32HVBがそれを停止できずに電池セルの大電流流れ出しになります。放電FETのソースを負入力電圧に引っ張るパック入力のFET(Q3)はこの状況を避けるための設計に含まれます。これは設計に於ける任意選択部品ですが、主領域に含められます。

2.2.2. 基板IDシステム

基板認識システムはどの基板が挿入されているかを認証することをAtmelのSB200に許すために含められます。配線と従ってこれの応答はAtmelのSB202でと同じで、故に使用者はそれが2、3、4セル応用の場合にソフトウェアで選択しなければなりません。基板IDシステムはSB202の自立使用やATmega32HVBでの設計に関しては無関係です。

2.2.3. セル平衡

ATmega32HVBは内部セル平衡FETを含みます。セル平衡は内部抵抗によって制御され、SB202上のNV,PV1,PV2,PV3,PV4間のFETを許可します。セル平衡電流は直列抵抗のR12,R13,R15,R16,R17で制限されなければならず、またATmega32HVBデータシートで指定された範囲でなければなりません。

2.3. 端コネクタ

端コネクタはSB200実演基板への素早く安全な接続を提供します。

3. Atmel SB202への電池接続

SB202は直列2、3、4セル電池パック用に作られています。接続は以降の副項で記述されます。

警告: リチウムイオン電池は不正に扱われた場合に安全性の危険を示すかもしれないので注意して扱われなければなりません。リチウムイオン電池応用の開発はこのような電池の正しい使用と扱いの経験と知識を持つ人によって行われることが重要です。

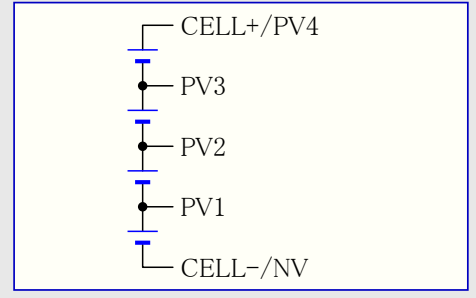
3.1. 4セルSB202応用

直列4セルでの応用に対しては図3-1.で示されるように、セル1の負極をCELL-に、セル1の正極とセル2の負極をPV1に、セル2の正極とセル3の負極をPV2に、セル3の正極とセル4の負極をPV3に、最後にセル4の正極をCELL+/PV4にセルを接続してください。

PACK+とPACK-を通して電池を充放電してください。

デバイスの開始、従って多分FETの開放には充電器によって充電条件が始められなければなりません。

図3-1. 直列4セル パックのSB202への接続



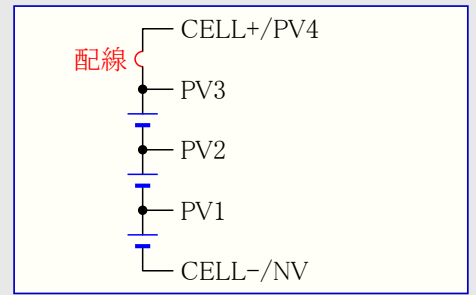
3.2. 3セルSB202応用

直列3セルでの応用に対しては図3-2.で示されるように、セル1の負極をCELL-に、セル1の正極とセル2の負極をPV1に、セル2の正極とセル3の負極をPV2に、セル3の正極をPV3にセルを接続してください。PV3とCELL+/PV4はAtmel SB200上のPCB配線または線を通して接続されるべきです。SB202が側面コネクタを通してSB200に接続されている時は、SB200のジャンパがセル数を示す正しいソケットに装着されるべきです。このような場合に於いて不正なジャンパ位置が回路短絡の危険をもたらすかもしれないことに注意してください。SB202が(SB200なしで)開発に自立で使用される場合、接続を作成するために線が半田付けされることが必要です。

PACK+とPACK-を通して電池を充放電してください。

デバイスの開始、従って多分FETの開放には充電器によって充電条件が始められなければなりません。

図3-2. 直列3セル パックのSB202への接続



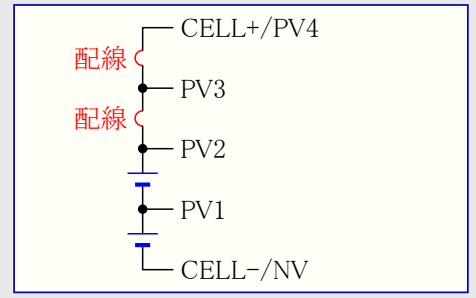
3.3. 2セルSB202応用

直列2セルでの応用に対しては図3-3.で示されるように、セル1の負極をCELL-に、セル1の正極とセル2の負極をPV1に、セル2の正極をPV2にセルを接続してください。PV2とCELL+/PV4/PV4はAtmel SB200上のPCB配線または線を通して接続されるべきです。SB202が側面コネクタを通してSB200に接続されている時は、SB200のジャンパがセル数を示す正しいソケットに装着されるべきです。このような場合に於いて不正なジャンパ位置が回路短絡の危険をもたらすかもしれないことに注意してください。SB202が(SB200なしで)開発に自立で使用される場合、接続を作成するために線が半田付けされる必要があります。

PACK+とPACK-を通して電池を充放電してください。

デバイスの開始、従って多分FETの開放には充電器によって充電条件が始められなければならない。

図3-3. 直列2セル パックのSB202への接続



4. 副次的保護

この基板は副次的な保護回路用の配線パターンを持ちます。これは基板上の副次的な保護を許可するのに利用可能な配置パターンに半田付けすることができます。

副次的な保護回路の配置パターンはSEIKOの保護回路(部品番号:S-8244AAGPH-CEGTFG(4.45V))用に作られています。

保護ヒューズの配置パターンはSONYのヒューズ(部品番号:SFH-1412A)用です。このヒューズに半田付けするにはその真下の配線パターンを切断しなければなりません。

ヒューズを飛ばすFETはヒューズを飛ばすための電流に対して評価されたSOT-23外囲器の何れかのFETにすることができます。配置パターンはPMV31XN FET用に作られています。

抵抗器とコンデンサの配置パターンは0402 SMD外囲器用に作られています。

5. フログラミング

この基板はISPソケット経由でAtmelのSTK[®]500、AtmelのSTK600、AtmelのAVRISP/AVRISPmk II、AtmelのAVR JTAGICEmk II、AtmelのAVR Dragon[™]でプログラミングすることができます。接続についてはAtmelのATmega32HVBデータシートとAtmelのAVR Studioヘルプをご覧ください。

6. デバッグ

AtmelのATmega32HVBはAVR JTAGICEmk II またはAVR DragonのどちらかとでデバッグWIREインターフェース経由でのチップ上デバッグが特徴です。

許可されていない場合、デバッグWIREインターフェースはISPインターフェース経由で許可され、そしてデバッグ後に再びISPを許可するために禁止されなければなりません。これはAVR Studioのヘルプで記述されます。ATmega32HVBをデバッグWIRE許可(DWEN)ヒューズONのままにすると、消費電流が増します。

7. Atmel SB202電源投入

パワーオフ動作形態からデバイスを起こす、従ってプログラミングや動作を許可する方法についてはATmega32HVBのデータシートをご覧ください。AtmelのSB200は自動及び手動でのこの機能を提供します。

8. SB200でSB202使用時の考慮

警告: 選んだセル数よりも多くのセルを実装したSB200でのSB20x接続は、いくつかの配線が短絡されるかもしれないので、配線の破壊に帰着するでしょう。正しいセル数と正しい基板を確実に使用してください。

9. 仕様

最大継続電流 : ±6A

最大入力電圧 : 16.8V

表9-1. 代表的な消費電流

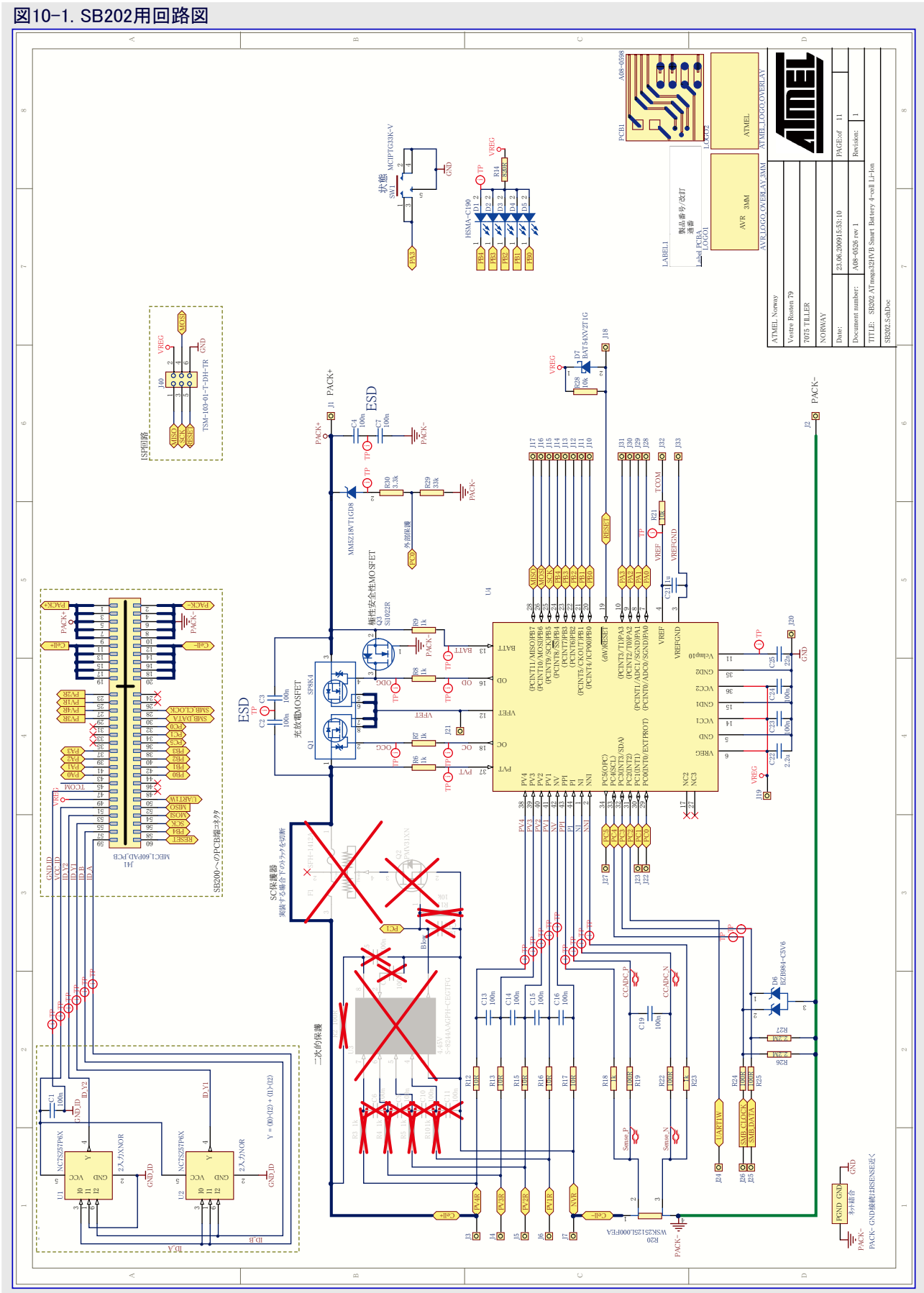
周波数 (MHz)	活動動作 (μA)	アイドル動作 (μA)	パワーセーブ動作 (μA)
1	760	215	85

応用の消費電流はファームウェアとATMELのATmega32HVBが活動で通信があるか否かに依存します。

10. 回路図

AtmelのSB202の回路図はAtmelのAVR application notesからダウンロードすることができる.zipファイルで提供されます。普通の回路図の小さな版が図10-1.で示されます。

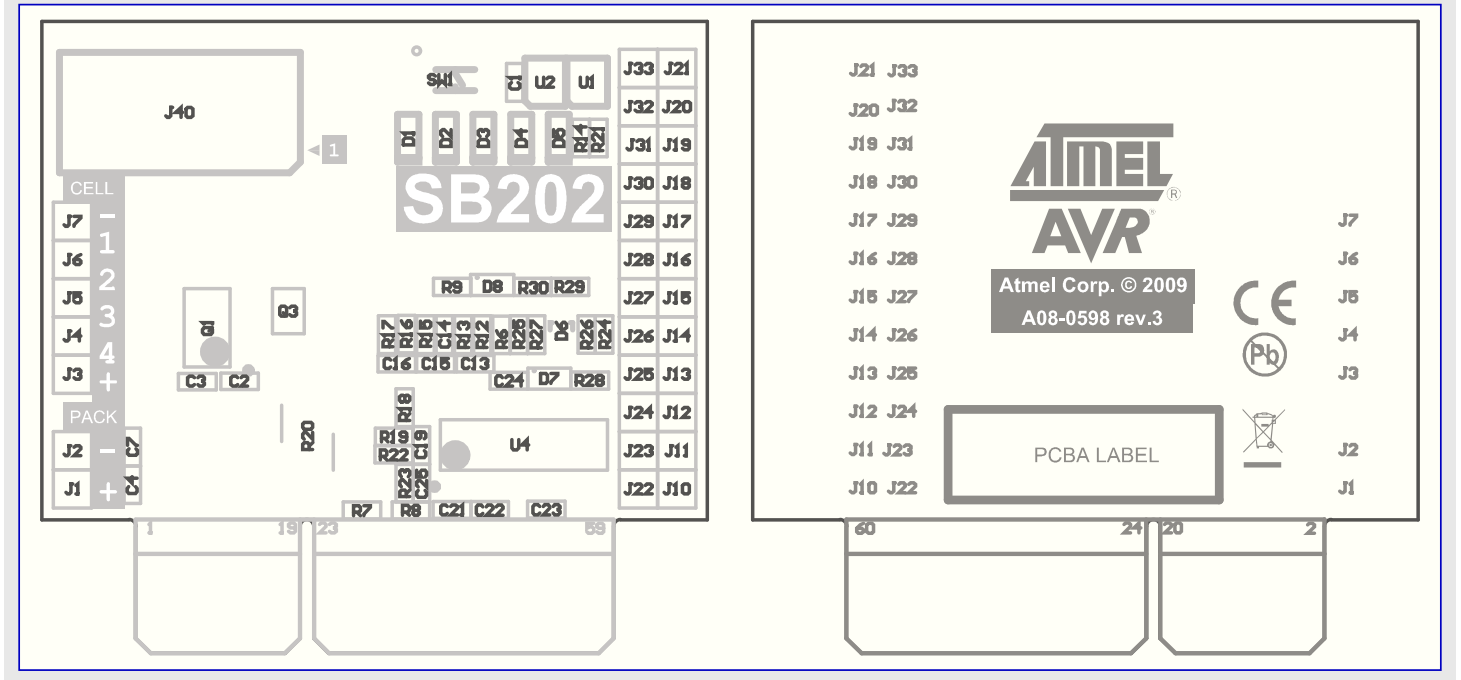
図10-1. SB202用回路図



11. 部品配置

AtmelのSB202の部品配置はAtmelのAVR application notesからダウンロードすることができる.zipファイルで提供されます。SB202の小さな版が図11-1.で示されます。

図11-1. 組み立て図



12. 部品表

部品表はAtmelのAVR application notesからダウンロードすることができる.zipファイルで提供されます。

13. 評価基板/キット重要通知

この評価基板/キットは**工作、開発、実演を促進する、または評価目的だけの使用を意図されています。**これは完成された製品ではなく、(基板/キットに於いて他の方法で注記されるかもしれないのを除き、)リサイクル(WEEE)、FCC、CE、またはULの電磁適合性に関連する制限や指令なしで完成製品へ応用できる、含めることの何かまたは何れかの技術的または法律上の必要条件に(未だ)適合しないかもしれません。Atmelは販売者と更にその先の使用者単独の危険に於いて、全ての障害と共に何の保証もなく、“現状そのまま”でこの基板/キットを供給しました。使用者は商品の適切で安全な取り扱いのために全ての義務と責任を負います。また使用者は商品の使用や取り扱いから起こる全ての請求からAtmelを保護します。製品の開放構造のため、静電放電と他のどんな技術的または法的な利害関係に関して何れか若しくは全ての適切な予防処置を取るのは使用者の責任です。

上で述べる保障の範囲までを除き、使用者とAtmelは間接、特別、付带的、または必然的な損害に関して互いに責任がないでしょう。

そのようなAtmelの製品やサービスがあるかもしれない、または使用されることに於いて、どんな機械、処理、または組み合わせに関連または網羅するAtmelのどんな特許権や他の知的財産の下でも承諾は全く授けられません。

郵便住所: Atmel Corporation, 2325 Orchard Parkway, San Jose, CA 95131

Copyright © 2011, Atmel Corporation

14. 目次

要点	1
1. 序説	1
2. ハードウェア	1
2.1. 主領域	1
2.2. コネクタと支援の領域	2
2.2.1. 極性安全FET	3
2.2.2. 基板IDシステム	3
2.2.3. セル平衡	3
2.3. 端コネクタ	3
3. Atmel SB202への電池接続	3
3.1. 4セルSB202応用	3
3.2. 3セルSB202応用	3
3.3. 2セルSB202応用	4
4. 副次的保護	4
5. プログラミング	4
6. デバッグ	4
7. Atmel SB202電源投入	4
8. SB200でSB202使用時の考慮	4
9. 仕様	4
10. 回路図	5
11. 部品配置	6
12. 部品表	6
13. 評価基板/キット重要通知	6
14. 目次	7



Atmel Corporation

2325 Orchard Parkway
San Jose, CA 95131
USA
TEL (+1)(408) 441-0311
FAX (+1)(408) 487-2600
www.atmel.com

Atmel Asia Limited

Unit 01-5 & 16, 19F
BEA Tower, Millennium City 5
418 Kwun Tong Road
Kwun Tong, Kowloon
HONG KONG
TEL (+852) 2245-6100
FAX (+852) 2722-1369

Atmel Munich GmbH

Business Campus
Parking 4
D-85748 Garching b. Munich
GERMANY
TEL (+49) 89-31970-0
FAX (+49) 89-3194621

Atmel Japan

104-0033 東京都中央区
新川1-24-8
東熱新川ビル 9F
アトメル ジャパン株式会社
TEL (+81)(3)-3523-3551
FAX (+81)(3)-3523-7581

© 2011 Atmel Corporation. 全権利予約済 / 改訂CORP072610

Atmel[®]、ロコ[®]とそれらの組み合わせ、それとAVR[®]、AVR Studio[®]、tinyAVR[®]、STK[®]その他はAtmel Corporationの登録商標または商標またはその付属物です。他の用語と製品名は一般的に他の商標です。

お断り: 本資料内の情報はAtmel製品と関連して提供されています。本資料またはAtmel製品の販売と関連して承諾される何れの知的所有権も禁反言あるいはその逆によって明示的または暗示的に承諾されるものではありません。Atmelのウェブサイトに表示する販売の条件とAtmelの定義での詳しい説明を除いて、商品性、特定目的に関する適合性、または適法性の暗黙保証に制限せず、Atmelはそれらを含むその製品に関連する暗示的、明示的または法令による如何なる保証も否認し、何ら責任がないと認識します。たとえAtmelがそのような損害賠償の可能性を進言されたとしても、本資料を使用できない、または使用以外で発生する(情報の損失、事業中断、または利益と損失に関する制限なしの損害賠償を含み)直接、間接、必然、偶然、特別、または付随して起こる如何なる損害賠償に対しても決してAtmelに責任がないでしょう。Atmelは本資料の内容の正確さまたは完全性に関して断言または保証を行わず、予告なしでいつでも製品内容と仕様の変更を行う権利を保留します。Atmelはここに含まれた情報を更新することに対してどんな公約も行いません。特に別の方法で提供されなければ、Atmel製品は車載応用に対して適当ではなく、使用されるべきではありません。Atmel製品は延命または生命維持を意図した応用での部品としての使用に対して意図、認定、または保証されません。

© HERO 2019.

本応用記述はAtmelのAVR473応用記述(doc8230.pdf Rev.8230A-03/11)の翻訳日本語版です。日本語では不自然となる重複する形容表現は省略されている場合があります。日本語では難解となる表現は大幅に意識されている部分もあります。必要に応じて一部加筆されています。頁割の変更により、原本より頁数が少なくなっています。

必要と思われる部分には()内に英語表記や略称などを残す形で表記しています。

青字の部分はリンクとなっています。一般的に赤字の0,1は論理0,1を表します。その他の赤字は重要な部分を表します。