

AVR501 : ATtiny25でのATtiny15置換

要点

- 一般的な移転の考慮
- 互換動作
- メリ
- システム クロックとクロック任意選択
- システム制御とリセット
- レジスタ
- 割り込みベクタ
- タイマ/カウンタ
- アナログ比較器
- I/Oポート
- メリプログラミング
- 電気的特性

1. 序説

この応用記述はATtiny25への既存設計変換でのATtiny15使用者を援助するための手引きです。

本資料で記述された違いに加えて、デバイスの電気的特性が異なります。これらの違いのいくつかは本資料で概説され、いくつかはされていません。詳細情報については最終データシートを調べてください。

ATtiny15と矛盾しないATtiny25での改良や追加機能は本資料で示されていません。

2. 一般的な移転の考慮

ATtiny25とATtiny15間で、いくつかのレジスタとレジスタのビットは変更された名前を持ちますが、これらが同じ機能を維持していることに注意してください。これらは本資料の後ろで全て一覧されます。

コードの移転に関連して、レジスタ名とビット定義がそれらの名前と定義の置き換えとして使用されるのが苦痛なしに行え得るなら、それは有利です。絶対的なレジスタアドレスとビット値がコードに使用されているなら、移転の努力は僅かに高くなりますが、決して克服が不可能ではありません。

レジスタとビットの定義を使用する例は以下に示されます。

```
PORTB |= (1<<PORTB5); //ポートBのビット5をHighに設定
DDRB  &= ~(1<<PORTB5); //ポートBのビット5を入力設定
// USI初期化
USICR = (1<<USISIE) | (0<<USIOIE) | (1<<USIWM1) | (0<<USIWM0) |
        (1<<USICS1) | (0<<USICS0) | (0<<USICLK) | (0<<USITC);
```

ATtiny15のいくつかの予約ビットはATtiny25で使用されます。追加した機能とレジスタ機能での矛盾を避けるために、予約されたビットとレジスタは書かれないことを保証してください。アクセスする場合、予約ビットは常に0が書かれるべきです。レジスタとビットの定義使用は、一般的に予約ビットが不正にアクセスされないことを保証し、従って将来互換を保証するでしょう。

3. 互換動作

ATtiny25の動作は設定でき、故にATtiny15に近似しています。この設定は(ATtiny15)互換動作として参照され、それはCKSELヒューズへの'0011'書き込みによって許可されます。互換動作では以下の修正が行われます。

- ・ピン配置がATtiny15と互換です。
- ・ピン変化割り込みがATtiny15と互換です。
- ・タイマ/カウンタ1がATtiny15と互換です。
- ・タイマ/カウンタ前置分周器がATtiny15と互換です。
- ・クロックシステムがATtiny15と互換です。

この互換動作はATtiny45とATtiny85でも利用可能ですが、以下の違いがあります。

- ・ピン配置がATtiny15と非互換です(PB3とPB4は無変化に留まります)。
- ・ピン変化割り込みは変化なしです



8ビット **AVR**[®]
マイクロコントローラ

応用記述

暫定

本書は一般の方々の便宜のため有志により作成されたもので、ATMEL社とは無関係であることを御承知ください。しおりのはじめにでの内容にご注意ください。

Rev. 2590A-03/05, 2590AJ3-01/14

4. メモリ

ATtiny25はATtiny15より多くのフラッシュメモリとEEPROMを持ちます。従ってメモリ容量に頼る応用はメモリ容量が増加されると不正動作になるかもしれません。例えば、これはEEPROMの指示子逆端巡回の場合かもしれません。

4.1. EEPROM

ATtiny15のEEPROM書き込みアクセス時間は内部RC発振器の周波数に依存します。ATtiny25でのアクセス時間はより短く、一定に留まります。

ATtiny25は128～512バイト範囲のEEPROM容量を持つ、ピンと機能が互換なAVR™副系統のデバイスです。これはメモリのアドレス指示に対して8ビットより多くのビットが必要なことを意味し、従ってEEPROMアドレスレジスタは1つの8ビットレジスタ(ATtiny15の**EEAR**)から2つの8ビットレジスタ(ATtiny25, ATtiny45, ATtiny85の**EEARH**と**EEARL**)に拡張されています。これらのレジスタの初期値が不定のため、例えばEEPROMの下部だけをアクセスする時でも、常に両方のレジスタを書くことが重要です。

5. システムクロックとクロック任意選択

ATtiny25はATtiny15より多くの進化したクロックシステムを持ちます。ATtiny15ではシステムクロック前置分周器がなく、クロック元は一定(1.6MHz校正付き内蔵RC発振器)です。ATtiny25はより柔軟で、様々な発振器元、周波数と前置分周器任意選択を提供します。

ATtiny25のクロックシステムは2つの動作種別、既定またはATtiny15互換動作で動作できます。互換動作での校正付き内蔵RC発振器の周波数は補正され、PLLの倍率は高速デジタル周辺機能をATtiny15と同じ速度で走行するように設定されます。

5.1. 既定

既定でのデバイスは校正付き内蔵RC発振器、8MHz走行、システムクロック前置分周器が8分周(1/8)に設定され、PLL倍率は8(PLLへの入力は分周されない校正付き内蔵RC発振器クロック)に設定され、出荷されます。故にシステムクロックは1MHz、高速周辺クロックは64MHzです。

既定ヒューズ設定の使用は、ATtiny25でプログラム実行がより遅く、PLLクロックがより速くなります。

5.2. 互換動作

互換動作での校正付き内蔵RC発振器の周波数は6.4MHzに校正され、PLL倍率が4に設定され、システムクロック前置分周器が4分周に設定されます。本動作での**CKDIV8**ヒューズはシステムクロック前置分周器に対して無効です。故にシステムクロックは1.6MHz、高速周辺クロックは25.6MHzです。

そしてプログラムと高速周辺機能はATtiny25で、ATtiny15でのそれらと同じ速度で走行します。

5.3. 内蔵RC発振器の校正

両動作種別で、ATtiny25の校正付き内蔵RC発振器の周波数はATtiny15と同様に**OSCCAL**レジスタを使用して校正できます。違いはATtiny25での最上位ビット(**CAL7**)が動作範囲を決め、一方ATtiny15での**OSCCAL**レジスタの全8ビットが単一範囲内の周波数調整に使用されることです。

6. システム制御とリセット

ATtiny25はATtiny15より多くのヒューズビットを持ちます。加えていくつかのヒューズビットは異なる機能を持ちます。

6.1. 起動時間と低電圧検出(BOD:Brown-out Detection)

下表は**BODLEVEL**、**BODEN**、**CKSEL1,0**ヒューズの設定修正方法を説明します。

表6-1. ATtiny15類似のATtiny25の起動時間(SUT)と低電圧検出(BOD)値設定

BOD	ATtiny15				ATtiny25			
	BODEN	BODLEVEL	CKSEL1,0	リセット遅延 (VCC=5V)	BODLEVEL2~0	CKSEL3~0	SUT1,0	リセット遅延
禁止	x	x	0 0	64ms+18×CK	1 1 1	0 0 1 1	0 0	64ms+14×CK
禁止	x	x	0 1	64ms+18×CK	1 1 1	0 0 1 1	0 1	64ms+14×CK
禁止	x	x	1 0	4ms+18×CK	1 1 1	0 0 1 1	1 0	4ms+14×CK
4.0 V	0	0	1 1	32μs+18×CK	1 0 0 (注)	0 0 1 1	1 1	14×CK
2.7 V	0	1	1 1	32μs+18×CK	1 0 1	0 0 1 1	1 1	14×CK
禁止	1	x	1 1	8μs+18×CK	1 1 1	0 0 1 1	1 1	14×CK

注: ATtiny15での本設定に対するBOD値は4.0Vで、ATtiny25での最も一致に近い4.3Vです。

ATtiny15とATtiny25間が電氣的に異なるため、起動時間で微妙に相違するかもしれません。上表は2つのデバイスのヒューズ設定間の最も近い一致を見つける方法を主に説明します。

より多くの詳細情報についてはデバイスのデータシートをご覧ください。

6.2. 電源ONリセット

電源ONリセットの閾値はATtiny15とATtiny25について同じではありません。ATtiny15での閾値は低電圧検出(BOD)が許可されているか、または禁止されているかに依存します。ATtiny25でのそれらはそのような依存性はありません。

より多くの詳細情報についてはデバイスのデータシートをご覧ください。

6.3. 外部リセット

ATtiny15とATtiny25のリセット特性は僅かに異なります。デバイスリセットを起動するためにリセットピンで必要とする最小パルス幅は、代表的にATtiny25でより長くなります。これはリセット入力ピンでの非常に狭いパルス(スパイク)がATtiny15でデバイスリセットを起動し、ATtiny25で起動しないことを意味します。

より多くの詳細情報についてはデバイスのデータシートをご覧ください。

6.4. ウォッチドッグ タイマ

ATtiny25は強化されたウォッチドッグ タイマ(WDT)を持ち、ATtiny15のそれと比べて改良されています。

動作電圧が5Vで且つWDTONヒューズが非プログラム(1)のままなら、WDTはATtiny15とATtiny25で同じになります。

ATtiny25でのウォッチドッグ発振器周波数は全供給電圧に対して概ね128kHzです。ATtiny15でのウォッチドッグ発振器の代表的な周波数は5Vで1.0MHzに近い周波数ですが、VCCの減少で計時完了時間が増加します。これは(ウォッチドッグ発振器周期数の項目で)ウォッチドッグ タイマに対する計時完了時間選択がATtiny25への設計移転時に再考されなければならないことを意味します。

WDTが使用されない場合、予期せぬWDT許可現象を無くすために応用コードの初めで禁止することが未だ推奨されます。

6.5. 内部基準電圧

内部基準電圧の起動時間はATtiny25でより長くなります。より多くの情報についてはデバイスのデータシートをご覧ください。

7. レジスタ

レジスタ名のいくつかは変更され、いくつかのレジスタは移動されています。

7.1. 改名されたレジスタ

右表は改名されているけれど未だ同じ物理アドレスに存在し、それらの機能が維持されているレジスタを一覧します。これは応用でレジスタ名を更新することが必要とされるだけです。

表7-1. レジスタ名への変更

アドレス (16進)	ATtiny15	ATtiny25
\$33	TCCR0	TCCR0B
\$2C	SFIOR	GTCCR
\$1E	EEAR	EEARL
\$06	ADCSR	ADCSRA

7.2. 移動されたレジスタ

右表は移動されているレジスタを要約します。

表7-2. レジスタ位置への変更

レジスタ名	ATtiny15でのアドレス (16進)	ATtiny25でのアドレス (16進)
OCR1B	\$2D	\$2B

7.3. 改名されたビット

右表は改名されているけれど未だ同じレジスタ内に存在し、且つ同じレジスタ位置のビットを一覧します。

表7-3. ビット名への変更

アドレス	レジスタ	ATtiny15でのビット名	ATtiny25でのビット名
\$30	TCCR1	PWM1	PWM1A
\$21	WDTCR	WDTOE	WDCE
\$1C	EECR	EEMWE	EEMPE
		EEWE	EEPE
\$06	ADCSR	ADFR	ADATE

8. 割り込みベクタ

ATtiny25はATtiny15より多くの割り込みベクタを持ちますが、全てのATtiny15ベクタはATtiny25の同じ位置に存在します。ATtiny25固有割り込みが許可されないなら、プログラムはATtiny25での開始アドレスとしてATtiny15割り込みベクタ表の終わり(から)を未だ使用できません。

9. タイマ/カウンタ

既定でのATtiny25のタイマ/カウンタ1はATtiny15のタイマ/カウンタ1と同じではありませんが、これはCKSELヒューズへの'0011'書き込みによってATtiny15互換動作で扱うことができます。

9.1. 互換動作

改名されたレジスタとビットについては第7章をご覧ください。ATtiny15でのOCR1B比較出力レジスタは同じ機能を持つOCR1Cに置換されています。互換動作でのタイマ/カウンタ1の全詳細についてはATtiny25/45/85データシートをご覧ください。

10. アナログ比較器

ATtiny25のバンドギャップ基準電圧はATtiny15と同じではありません。ATtiny15での公称バンドギャップ電圧は1.22Vで、ATtiny25のそれは1.1V(または2.56V)です。これは比較器の非反転入力が入部基準電圧へ経路付け(接続)されるATtiny15応用がATtiny25で違う動きをするかもしれないことを意味します。既定設定はアナログ比較器の入力へ内部基準電圧を経路付け(接続)しません。

11. I/Oポート

ATtiny15のPB5ポートピンは入力またはオープンドレイン出力として設定でき、一方ATtiny25でのそれはプルアップ能力付きのPB4~0のように標準I/Oとして実行します。

11.1. 駆動能力

ATtiny15のポート駆動部はATtiny25より高い電流引き込み能力を持ちますが、ATtiny25より低い電流流れ出し能力を持ちます。これは高電流がI/Oピンを経由して引き込まれるATtiny15応用がATtiny25デバイス制限を越えるかもしれないことを意味します。I/Oピンが流れ出し電流に対して使用される応用は影響を及ぼされません。ポート駆動部特性は表11-1.で概説されます。

表11-1. ポート駆動部特性 (VCC=5V)

条件	ポートピン	ピン能力 (mA)		合計能力 (mA)	
		ATtiny15	ATtiny25	ATtiny15	ATtiny25
電流引き込み(シンク)	PB4~0	20	10	100	60
	PB5	12			
電流流れ出し(ソース)	PB5~0	3	10		

12. メモリプログラミング

実装書き込み(ISP)と高電圧(直列)プログラミングの両方のインターフェースと方法が変更されています。詳細についてはデータシートを参照してください。AVR Studioの最近版の多くはATMELによって提供された全てのプログラミングツールでのメモリプログラミング方法のどんな更新も自動的に支援します。

12.1. ヒューズビット

ATtiny25でヒューズビット数が増やされ、ヒューズビットは3バイトに分散されています。読み書き方法は正しいプログラミングに更新されなければなりません。ATMELのプログラミングツールを使用する場合、AVR Studioの新版インストール時、それらは自動的に更新されます。

以下のヒューズビットの機能が変更されています。

- ATtiny15のBODLEVELヒューズビットはATtiny25で3つのヒューズビット(BODLEVEL2~0)に拡張されています。
- ATtiny15のBODENヒューズビットの機能はATtiny25でBODLEVEL2~0ヒューズビット内に統合されています。
- ATtiny15のCKSEL1,0ヒューズビットの機能は、本資料で以前の維持として、BODLEVEL2~0、SUT1,0、CKSEL0ヒューズビット内に統合されています。

12.2. 識票バイト

独立したアドレス空間内にある識票バイトはデバイスに対して外部的に読めるだけです。従って、この記述は移転する実際のプログラムではなく、書き込み器及びその他だけに適用します。

識票バイトは右表で示されるように更新されています。

表12-1. 識票バイト一覧

バイト	ATtiny15	ATtiny25	ATtiny45	ATtiny85
\$0000	\$1E	\$1E	\$1E	\$1E
\$0001	\$90	\$91	\$92	\$93
\$0002	\$06	\$08	\$06	\$0B

13. 電気的特性

ATtiny25はATtiny15と異なる製法を使用して製造されており、従ってこれらのデバイス間で電気的特性が異なります。電気的特性の詳細についてはデータシートを調べてください。



本社

Atmel Corporation

2325 Orchard Parkway
San Jose, CA 95131, USA
TEL 1(408) 441-0311
FAX 1(408) 487-2600

国外営業拠点

Atmel Asia

Unit 1-5 & 16, 19/F
BEA Tower, Millennium City 5
418 Kwun Tong Road
Kwun Tong, Kowloon
Hong Kong
TEL (852) 2245-6100
FAX (852) 2722-1369

Atmel Europe

Le Krebs
8, Rue Jean-Pierre Timbaud
BP 309
78054 Saint-Quentin-en-Yvelines
Cedex
France
TEL (33) 1-30-60-70-00
FAX (33) 1-30-60-71-11

Atmel Japan

104-0033 東京都中央区
新川1-24-8
東熱新川ビル 9F
アトメル ジャパン株式会社
TEL (81) 03-3523-3551
FAX (81) 03-3523-7581

製造拠点

Memory

2325 Orchard Parkway
San Jose, CA 95131, USA
TEL 1(408) 441-0311
FAX 1(408) 436-4314

Microcontrollers

2325 Orchard Parkway
San Jose, CA 95131, USA
TEL 1(408) 441-0311
FAX 1(408) 436-4314

La Chantrerie
BP 70602
44306 Nantes Cedex 3
France
TEL (33) 2-40-18-18-18
FAX (33) 2-40-18-19-60

ASIC/ASSP/Smart Cards

Zone Industrielle
13106 Rousset Cedex
France
TEL (33) 4-42-53-60-00
FAX (33) 4-42-53-60-01

1150 East Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906, USA
TEL 1(719) 576-3300
FAX 1(719) 540-1759

Scottish Enterprise Technology Park
Maxwell Building
East Kilbride G75 0QR
Scotland
TEL (44) 1355-803-000
FAX (44) 1355-242-743

RF/Automotive

Theresienstrasse 2
Postfach 3535
74025 Heilbronn
Germany
TEL (49) 71-31-67-0
FAX (49) 71-31-67-2340

1150 East Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906, USA
TEL 1(719) 576-3300
FAX 1(719) 540-1759

Biometrics

Avenue de Rochepleine
BP 123
38521 Saint-Egreve Cedex
France
TEL (33) 4-76-58-47-50
FAX (33) 4-76-58-47-60

文献請求

www.atmel.com/literature

© Atmel Corporation 2005.

ATMEL製品は、ウェブサイト上にあるATMELの定義、条件による標準保証で明示された内容以外の保証はありません。本製品は改良のため予告なく変更される場合があります。いかなる場合も、特許や知的技術のライセンスを与えるものではありません。ATMEL製品は、生命維持装置の重要部品などのような使用を認めておりません。

本書中の®、™はATMELの登録商標、商標です。

本書中の製品名などは、一般的に商標です。

© HERO 2014.

本応用記述はATMELのAVR501応用記述(doc2590.pdf Rev.2590A-03/05)の翻訳日本語版です。日本語では不自然となる重複する形容表現は省略されている場合があります。日本語では難解となる表現は大幅に意識されている部分もあります。必要に応じて一部加筆されています。頁割の変更により、原本より頁数が少なくなっています。

必要と思われる部分には()内に英語表記や略称などを残す形で表記しています。

青字の部分はリンクとなっています。一般的に赤字の0,1は論理0,1を表します。その他の赤字は重要な部分を表します。