

# AVR503 : ATtiny25でのAT90S/LS2323 またはAT90S/LS2343置換

## 要点

- 一般的な移転の考慮
- メモリ
- システム クロックとクロック任意選択
- システム制御とリセット
- レジスタ
- 割り込みベクタ
- I/Oポート
- メモリプログラミング
- 電気的特性

## 1. 序説

この応用記述はATtiny25への既存設計変換でのAT90S/LS2323とAT90S/LS2343使用者を援助するための手引きです。

本資料で記述された違いに加えて、デバイスの電気的特性が異なります。これらの違いのいくつかは本資料で概説され、いくつかはされていません。詳細情報については最終データシートを調べてください。

AT90S/LS2323またはAT90S/LS2343と矛盾しないATtiny25での改良や追加機能は本資料で示されていません。

## 2. 一般的な移転の考慮

本資料内の情報は別に注記されるのを除き、AT90S/LS2323とAT90S/LS2343に適用します。本資料の残り部分に対して、用語「AT90S/LS23x3」は一般的に4つのデバイス全てを参照するのに使用されます。

ATtiny25とAT90S/LS23x3間で、いくつかのレジスタとレジスタのビットは変更された名前を持ちますが、これらが同じ機能を維持していることに注意してください。これらは本資料の後ろで全て一覧されます。

コードの移転に関連して、レジスタ名とビット定義がそれらの名前と定義の置き換えとして使用されるのが苦痛なしに行え得るなら、それは有利です。絶対的なレジスタ アドレスとビット値がコードに使用されているなら、移転の努力は僅かに高くなりますが、決して克服が不可能ではありません。

レジスタとビットの定義を使用する例は以下に示されます。

```
PORTB |= (1<<PORTB5); //ポートBのビット5をHighに設定
DDRB  &= ~(1<<PORTB5); //ポートBのビット5を入力設定
// USI初期化
USICR = (1<<USISIE) | (0<<USIOIE) | (1<<USIWM1) | (0<<USIWM0) |
        (1<<USICS1) | (0<<USICS0) | (0<<USICLK) | (0<<USITC);
```

AT90S/LS23x3のいくつかの予約ビットはATtiny25で使用されます。追加した機能とレジスタ機能での矛盾を避けるために、予約されたビットとレジスタは書かれないことを保証してください。アクセスする場合、予約ビットは常に0が書かれるべきです。レジスタとビットの定義使用は、一般的に予約ビットが不正にアクセスされないことを保証し、従って将来互換を保証するでしょう。



8ビット **AVR**<sup>®</sup>  
マイクロコントローラ

## 応用記述

本書は一般の方々の便宜のため有志により作成されたもので、ATMEL社とは無関係であることを御承知ください。しおりのはじめにでの内容にご注意ください。

Rev. 2594B-09/05, 2594BJ3-01/14

## 2.1. デバイスの要約

表2-1はAT90S/LS2323とAT90S/LS2343のデバイス固有の特性を要約します。

表2-1. デバイス特性の要約

項目	AT90S2323	AT90LS2323	AT90S2343	AT90LS2343	ATtiny25
内部RC発振器	-	-	○	○	○
発振増幅器	○	○	-	-	○
標準I/OとしてのPB3	-	-	○ (注1)	○ (注1)	○ (注1)
標準I/OとしてのPB4	-	-	○	○	○ (注2)
起動時間	1ms 16ms	1ms 16ms	16μs	16μs	14×CK 4ms+14×CK 64ms+14×CK
最小動作電圧	4.0V	2.7V	4.0V	2.7V	1.8V
最大動作電圧	6.0V	6.0V	6.0V	6.0V	5.5V

注1: 内部RC発振器使用時。

注2: 内部RC発振器または外部クロック元使用時。

## 3. メモリ

AT90S/LS23x3のEEPROM書き込みアクセス時間はデバイスの供給電圧に依存し、一方ATtiny25でのアクセス時間は一定です。これは高供給電圧でのATtiny25のEEPROMがAT90S/LS23x3よりプログラミングするために多くの時間がかかり、一方より低い供給電圧でのATtiny25操作はより早いかもしれないことを意味します。デバイスに対する書き込みアクセス時間は表3-1.で一覧されます。

表3-1. EEPROMプログラミング時間

条件	代表的なプログラミング時間	
	AT90S/LS23x3	ATtiny25
VCC=5.0V	2.5ms	3.4ms (非分断操作: 消去と書き込み)
		1.8ms (書き込みのみ)
VCC=2.7V	4.0ms	3.4ms (非分断操作: 消去と書き込み)
		1.8ms (書き込みのみ)

ATtiny25では消去と書き込みの非分断操作のEEPROMプログラミング操作を分割することができます。既定は消去と書き込みを同一操作内で実行することです。代わりにATtiny25のEEPROM位置は初期化中に消去でき、時間に微妙な状況で高速書き込み操作が行えます。より多くの詳細についてはATtiny25(データシート)のEEPROM制御レジスタをご覧ください。

## 4. システム クロックとクロック任意選択

ATtiny25はAT90S/LS23x3デバイスより多くの進化したクロックシステムを持ちます。AT90S/LS23x3は外部水晶発振子、外部セラミック振動子、外部クロック信号を使用できます。加えて、AT90S/LS2343は1MHzで走行する内部RC発振器を使用できます。ATtiny25は同じ機能の他により広い範囲のクロック元、周波数、任意選択も提供します。

表4-1はAT90S/LS23x3の設定とATtiny25のクロック元を一致に設定する方法を示します。クロックシステム設定に関する追加情報は3頁の表5-1.にあります。

表4-1. クロックシステム移転

AT90S/LS23x3 クロックシステム		ATtiny25 ヒューズビット	
クロック元	設定	CKSEL3~1	CKDIV8
セラミック振動子	$f < 0.9\text{MHz}$	1 0 0	1
水晶発振子 または セラミック振動子	$f < 3\text{MHz}$	1 0 1	
	$f = 3 \sim 8\text{MHz}$	1 1 0	
	$f > 8\text{MHz}$	1 1 1	
外部クロック信号	何れか	0 0 0	0
内部RC発振器	$f = 1\text{MHz}$	0 0 1	

## 5. システム制御とリセット

起動時間はATtiny25とAT90S/LS23x3デバイスについて同じではありません。

### 5.1. 起動時間

表5-1はATtiny25とAT90S/LS23x3の起動時間の間で最近似を得るためのCKSEL0とSUT1,0のヒューズ設定法を示します。

表5-1. AT90S/LS23x3と類似の起動時間(SUT)に対するATtiny25設定 (注1)

AT90S/LS23x3設定					ATtiny25最近似		
デバイス	FSTRT	WDT周期数	VCC	起動時間	CKSEL0	SUT1,0	起動時間
AT90S/LS2323	0	1024	5.0 V	1ms	1	0 1	14×CK
			3.0 V	3ms	1	1 0	4.1ms+14×CK
			5.0 V	16ms	1	1 0	4.1ms+14×CK
	1	16384	5.0 V	16ms	1	1 0	4.1ms+14×CK
			3.0 V	47ms	1	1 1	64ms+14×CK
			5.0 V	16ms	1	1 1	64ms+14×CK
AT90S/LS2343	N/A(注2)	1	何れか	16μs	1	0 1	14×CK

注1: 各ヒューズは、0=プログラム、1=非プログラムを意味します。

注2: このヒューズはAT90S/LS2343で利用できません(存在しません)。

### 5.2. 電源ONリセット

電源ONリセットの閾値はAT90S/LS23x3とATtiny25について同じではありません。

より多くの詳細情報についてはデバイスのデータシートをご覧ください。

### 5.3. 外部リセット

AT90S/LS23x3とATtiny25のリセット特性は僅かに異なります。デバイスリセットを起動するためにリセットピンで必要とする最小パルス幅は、代表的にATtiny25でより長くなります。これはリセット入力ピンでの非常に狭いパルス(スパイク)がAT90S/LS23x3でデバイスリセットを起動し、ATtiny25で起動しないことを意味します。

より多くの詳細情報についてはデバイスのデータシートをご覧ください。

### 5.4. ウォッチドッグ リセット

AT90S/LS23x3のMCU状態レジスタ(MCUSR)にウォッチドッグリセットを合図するためのフラグはなく、従ってこの出来事は、他の全てのリセットフラグが0の場合にウォッチドッグリセットが仮定される除外の意味により、代表的には同じです。ATtiny25で、これは追加のリセット元、低電圧検出(BOD:Brown-Out Detector)リセットが存在するため、必然的に動作しません。ATtiny25のMCU状態レジスタ(MCUSR)のウォッチドッグリセットフラグ(WDRF)がウォッチドッグリセット事象を正しく識別するのに使用されるべきです。

### 5.5. ウォッチドッグ タイマ

AT90S/LS23x3でのウォッチドッグタイマは供給電圧に強く依存する周波数を持つ1MHz発振器からクロック駆動されます。ATtiny25で、この発振器は128kHzで走行し、より安定した周波数特性を持ちます。

供給電圧5.0Vで与えられたWDP2~0の組に対し、両デバイスはほぼ等しい計時完了周期を持ちます。低供給電圧での計時完了周期は調整されます。

ウォッチドッグ発振器の特性データについてはデータシートをご覧ください。

## 6. レジスタ名とビット定義

AT90S/LS23x3とATtiny25間でレジスタとビット命名規定でのいくつかの微細な変更があります。

### 6.1. 改名されたレジスタ

表6-1は改名されているけれど未だ同じ物理アドレスに存在し、それらの機能が維持されているレジスタを一覧します。これは応用でレジスタ名を更新することが必要とされるだけです。

表6-1. レジスタ名への変更

アドレス (16進)	AT90S/LS23x3	ATtiny25
\$33	TCCR0	TCCR0B
\$1E	EEAR	EEARL

## 6.2. 改名されたビット

表6-2は改名されているけれど未だ同じレジスタ内に存在し、且つ同じレジスタ位置のビットを一覧します。

表6-2. ビット名への変更

アドレス	レジスタ	AT90S/LS23x3でのビット名	ATtiny25でのビット名
\$35	MCUCR	SM	SM1
\$21	WDTCR	WDTOE	WDCE
\$1C	EECR	EEMWE	EEMPE
		EEWE	EEPE

## 7. 割り込みベクタ

ATtiny25はAT90S/LS23x3より多くの割り込みベクタを持ちますが、全てのAT90S/LS23x3ベクタがATtiny25に存在します。けれどもタイマ/カウンタ(タイマ/カウンタ0)割り込みに対するベクタ アドレスが移動されていることに注意してください。表7-1を参照してください。

表7-1. 割り込みベクタへの変更

AT90S/LS23x3			ATtiny25	
ベクタ番号	アドレス	ベクタ名	アドレス	ベクタ名
3	\$0002	TIMER0_OVF	\$0005	TIM0_OVF

RESETとINT0のベクタだけを使用するプログラムは、ATtiny25での開始アドレスとして、AT90S/LS23x3割り込みベクタ表の終わり(から)を未だ使用できます。プログラムのこの開始アドレスはタイマ/カウンタ溢れベクタが使用される場合、これがATtiny25で違う位置にあるため、変更されなければならないかもしれません。

## 8. ピン互換性

AT90S/LS23x3とATtiny25は完全なピン互換ですが、AT90S/LS23x3での6番ピンのINT0がATtiny25で7番ピンに移動されていることに注意してください。ATtiny25の6番ピンに接続された外部割り込みはPCINT1と呼ばれ、AT90S/LS23x3のINT0に対する置換として使用できます。詳細についてはデータシートを参照してください。

## 9. I/Oポート

AT90S/LS23x3のポート駆動部はATtiny25より高い電流引き込み能力を持ちますが、ATtiny25より低い電流流れ出し能力です。これは高電流がI/Oピンを経由して引き込まれるAT90S/LS23x3応用がATtiny25デバイス制限を越えるかもしれないことを意味します。I/Oピンが流れ出し電流に対して使用される応用は影響を及ぼされません。

ポート駆動部特性は表9-1で概説されます。

表11-1. ポート駆動部特性 (VCC=5V)

条件	ポートピン	ピン能力 (mA)	
		AT90S/LS23x3	ATtiny25
電流引き込み(シンク)	PB2~0+PB3,4 (注)	20	10
電流流れ出し(ソース)	PB2~0+PB3,4 (注)	3	10

注: PB3,4はAT90S2323でI/Oとして利用できません。

## 10. メモリプログラミング

実装書き込み(ISP)と高電圧(直列)プログラミングの両方のインターフェースと方法が変更されています。詳細についてはデータシートを参照してください。AVR Studioの最近版の多くはATMELによって提供された全てのプログラミング ツールでのメモリ プログラミング方法のどんな更新も自動的に支援します。

### 10.1. ヒューズ ビット

ATtiny25でヒューズ ビット数が増やされ、ヒューズ ビットは3バイトに分散されています。読み書き方法は正しいプログラミングに更新されなければなりません。ATMELのプログラミング ツールを使用する場合、AVR Studioの新版インストール時、それらは自動的に更新されます。

## 10.2. 識票バイト

独立したアドレス空間内にある識票バイトはデバイスに対して外部的に読めるだけです。従って、この記述は移転する実際のプログラムではなく、書き込み器及びその他だけに適用します。

識票バイトは表10-1.で示されるように更新されています。

表10-1. 識票バイトの要約

バイト	AT90S/LS2323	AT90S/LS2343	ATtiny25
\$0000	\$1E	\$1E	\$1E
\$0001	\$91	\$91	\$91
\$0002	\$02	\$03	\$08

## 10.3. 低電圧直列プログラミング

AT90SLS/23x3の低電圧直列プログラミング法はフラッシュメモリとEEPROMを同時に1バイト単位で書きます。ATtiny25での低電圧直列プログラミング法はフラッシュメモリを同時に1ページ単位でプログラミングします。より多くの詳細についてはデータシートをご覧ください。

チップ消去後、または次のEEPROMやフラッシュメモリ位置が書けるのに先立つ最小待機遅延は、供給電圧VCC=5.0V時にATtiny25とAT90S/LS23x3間で概ね等価です。この遅延は供給電圧5V以下に対し、ATtiny25で代表的により短くなります。

(上記及び下記)全ての方法更新はAVR Studioに内包されますが、独自設定されたプログラミングソフトウェアは修正されなければならないかもしれません。

### 10.3.1. EEPROMのデータポーリング

データポーリングはデバイスが次バイトをプログラミングする準備が整った時を検知するのに使用できます。AT90S/LS23x3でのEEPROMポーリングは最初に\$00、そして(自動消去完了時に)\$FF、その後(バイトのプログラミング完了時)にプログラミングしたデータを返します。ATtiny25でのEEPROMはバイトのプログラミングが完了するまで\$FFを返します。

### 10.3.2. フラッシュメモリのデータポーリング

AT90S/LS23x3でのデータはバイト単位で書かれ、一方ATtiny25のデータは同時に1ページ単位で書かれます。ATtiny25でのデータポーリングは書かれるべきページ内のどのバイトでも実行できます。

## 10.4. 高電圧直列プログラミング

高電圧直列プログラミングに対して推奨された方法は更新されています。タイミングの必要条件への変更もあります。

より多くの詳細についてはデータシートをご覧ください。

## 11. 電気的特性

ATtiny25はAT90S/LS23x3と異なる製法を使用して製造されており、従ってこれらのデバイス間で電気的特性が異なります。主な違いは以下で一覧されます。

- ・ 最大動作電圧(絶対最大定格)はATtiny25でより低くなります。
- ・ Low入力電圧は代表的にATtiny25でより低くなります。
- ・ I/Oピンの入力漏れ電流はATtiny25でより低くなります。
- ・ RESETプルアップ抵抗はATtiny25でより高いインピーダンスを持ちます。
- ・ I/Oピンプルアップ抵抗はATtiny25でより低いインピーダンスを持ちます。

電気的特性の詳細についてはデータシートを調べてください。





## 本社

### *Atmel Corporation*

2325 Orchard Parkway  
San Jose, CA 95131, USA  
TEL 1(408) 441-0311  
FAX 1(408) 487-2600

## 国外営業拠点

### *Atmel Asia*

Unit 1-5 & 16, 19/F  
BEA Tower, Millennium City 5  
418 Kwun Tong Road  
Kwun Tong, Kowloon  
Hong Kong  
TEL (852) 2245-6100  
FAX (852) 2722-1369

### *Atmel Europe*

Le Krebs  
8, Rue Jean-Pierre Timbaud  
BP 309  
78054 Saint-Quentin-en-Yvelines  
Cedex  
France  
TEL (33) 1-30-60-70-00  
FAX (33) 1-30-60-71-11

### *Atmel Japan*

104-0033 東京都中央区  
新川1-24-8  
東熱新川ビル 9F  
アトメル ジャパン株式会社  
TEL (81) 03-3523-3551  
FAX (81) 03-3523-7581

## 製造拠点

### *Memory*

2325 Orchard Parkway  
San Jose, CA 95131, USA  
TEL 1(408) 441-0311  
FAX 1(408) 436-4314

### *Microcontrollers*

2325 Orchard Parkway  
San Jose, CA 95131, USA  
TEL 1(408) 441-0311  
FAX 1(408) 436-4314  
  
La Chantrerie  
BP 70602  
44306 Nantes Cedex 3  
France  
TEL (33) 2-40-18-18-18  
FAX (33) 2-40-18-19-60

### *ASIC/ASSP/Smart Cards*

Zone Industrielle  
13106 Rousset Cedex  
France  
TEL (33) 4-42-53-60-00  
FAX (33) 4-42-53-60-01

1150 East Cheyenne Mtn. Blvd.  
Colorado Springs, CO 80906, USA  
TEL 1(719) 576-3300  
FAX 1(719) 540-1759

Scottish Enterprise Technology Park  
Maxwell Building  
East Kilbride G75 0QR  
Scotland  
TEL (44) 1355-803-000  
FAX (44) 1355-242-743

### *RF/Automotive*

Theresienstrasse 2  
Postfach 3535  
74025 Heilbronn  
Germany  
TEL (49) 71-31-67-0  
FAX (49) 71-31-67-2340

1150 East Cheyenne Mtn. Blvd.  
Colorado Springs, CO 80906, USA  
TEL 1(719) 576-3300  
FAX 1(719) 540-1759

### *Biometrics*

Avenue de Rochepleine  
BP 123  
38521 Saint-Egreve Cedex  
France  
TEL (33) 4-76-58-47-50  
FAX (33) 4-76-58-47-60

## 文献請求

[www.atmel.com/literature](http://www.atmel.com/literature)

## © Atmel Corporation 2005.

ATMEL製品は、ウェブサイト上にあるATMELの定義、条件による標準保証で明示された内容以外の保証はありません。本製品は改良のため予告なく変更される場合があります。いかなる場合も、特許や知的技術のライセンスを与えるものではありません。ATMEL製品は、生命維持装置の重要部品などのような使用を認めておりません。

本書中の®、™はATMELの登録商標、商標です。

本書中の製品名などは、一般的に商標です。

## © HERO 2014.

本応用記述はATMELのAVR503応用記述(doc2594.pdf Rev.2594B-09/05)の翻訳日本語版です。日本語では不自然となる重複する形容表現は省略されている場合があります。日本語では難解となる表現は大幅に意識されている部分もあります。必要に応じて一部加筆されています。頁割の変更により、原本より頁数が少なくなっています。

必要と思われる部分には( )内に英語表記や略称などを残す形で表記しています。

青字の部分はリンクとなっています。一般的に赤字の0,1は論理0,1を表します。その他の赤字は重要な部分を表します。