

AVR515 : ATmega48/88/168とATmega48P/ 88P/168P/328PからATtiny48/88への移植

要点

- 一般的な移植の考慮
- ピン機能
- AVR CPUコア
- メモリ
- システム クロックとクロック任意選択
- 電力管理と休止形態種別
- 割り込み
- タイマ/カウンタ
- USART0
- A/D変換器
- メモリプログラミング
- 速度種別

1. 序説

この応用記述は既存設計をATtiny48/88へ変換する、ATmega48/88/168とATmega48P/88P/168P/328P使用者を援助するための指針です。本資料内で記述される違いに加えて、デバイスの電氣的仕様も異なります。この違いのいくつかは本資料で記述され、いくつかはされません。ATmega48/88/168とATmega48P/88P/168P/328Pと矛盾しないATtiny48/88での改良及び追加された機能は本資料で一覧されません。

ATtiny48/88はAT48/88/168とATmega48P/88P/168P/328Pデバイスの低価格、機能削減版です。tinyAVR版はmegaAVR版とピン互換に設計されています。本応用記述で言及する改良のため、移植時に応用での微細な修正が必要になるかもしれません。

詳細な情報については最新のデータシートをご覧ください。

2. 一般的な移植の考慮

可能な限り容易な移植処理とするため、絶対的なアドレスと値の使用を避け、それらの定義名を使用してレジスタとビット位置を参照すべきです。多くの場合でレジスタとビット名はデバイスからデバイスへで変わりません。設計移植時、全てのアドレスとビット値を手動変更するより、新しいデバイス用の正しい定義ファイルをインクルードする方が大いに便利です。絶対値に代わる名前参照の使用は熟考された良いプログラミング習慣でもあります。いくつかの例が以下で示されます。

```
PORTB |= (1<<PORTB3); //ポートBのビット3をHighに設定
DDRB  &= ~(1<<PORTB3); //ポートBのビット3を入力設定
// USI初期化
USICR = (1<<USISIE) | (0<<USIOIE) | (1<<USIWM1) | (0<<USIWM0) |
        (1<<USICS1) | (0<<USICS0) | (0<<USICLK) | (0<<USITC);
```

追加した機能とレジスタ機能での矛盾を避けるために、予約として記されたレジスタを決してアクセスしてはなりません。アクセスする場合、予約ビットは常に0が書かれるべきです。これは将来互換を保証し、追加機能は未使用時にそれらの既定状態に留まります。



8ビット **AVR**[®]
マイクロコントローラ

応用記述

本書は一般の方々の便宜のため有志により作成されたもので、ATMEL社とは無関係であることを御承知ください。しおりのはじめにでの内容にご注意ください。

Rev. 8089A-09/07, 8089AJ4-01/14

3. ピン機能

ピン出力駆動部はATtiny48/88での大きさ用に最適化されています。駆動能力は下表で要約されます。

表3-1. ピン駆動能力

供給電圧	ATmega48/88/168	ATmega48P/88P/168P/328P	ATtiny48/88	
			標準I/Oピン	高シンク電流ピン
5 V	20mA	20mA	10mA	20mA
3 V	10mA	10mA	5mA	10mA

ATtiny48/88はいくつかのピン機能が削除されて他の機能が追加されているとは言え、既定でATmega48/88/168、ATmega48P/88P/168P/328Pとピン互換です。これらの変更は既定でのピン互換に影響を及ぼさないでしょうが、明らかにするために右表で一覧されます。

表3-2. ピン機能

ピン番号		ピン名	変更内容
TQFP・MLF	PDIP		
1	5	PD3	OC2B 削除
2	6	PD4	XCK 削除
3	-	GND (PA2)	GND ⇒ PA2/PCINT26 変更
6	-	VCC (PA3)	VCC ⇒ PA3/PCINT27 変更
7	9	PB6	XTAL1,TOSC1 削除、CLKI 追加
8	10	PB7	XTAL2,TOSC2 削除
9	11	PD5	OC0B 削除
10	12	PD6	OC0A 削除
15	17	PB3	OC2A 削除
19	-	PA0	PA0/PCINT24 追加
20	21	PC7	AREF ⇒ PCINT15 変更、PC7 追加
22	-	PA1	PA1/PCINT25 追加
30	2	PD0	RXD 削除
31	3	PD1	TXD 削除

4. AVR CPUコア

AVRコアとマイクロコントローラ構造は全てのAVRデバイスで同じですが、いくつかの命令がATtiny48/88に実装されていません。ATmega48/88/168とATmega48P/88P/168P/328Pは(基本的に)131命令を持ち、ATtiny48/88は123命令だけを持ちます。右表はATmega48/88/168とATmega48P/88P/168P/328Pで利用可能ですが、ATtiny48/88に実装されない命令を要約します。

この制限された命令セットは主にアセンブリ言語でのプログラミング時に関係します。(C言語のような)高位言語コンパイラは利用可能な命令セットを自動的に考慮し、(従って)最終使用者は制限に注意する必要がありません。

広く乗除算の使用に頼る応用では、ATmega48/88/168とATmega48P/88P/168P/328PからATtiny48/88へ移る時にコード容量と速度の不利を被るかもしれません。これは乗除算がより多くの命令を必要とし、ハードウェア乗算なしでの実行により長い時間がかかるためです。

表4-1. ATtiny48/88に実装されない命令

命令	オペラント	意味
MUL	Rd,Rr	符号なし乗算
MULS	Rd,Rr	符号付き乗算
MULSU	Rd,Rr	符号なしと符号付きの乗算
FMUL	Rd,Rr	符号なし固定小数点乗算
FMULS	Rd,Rr	符号付き固定小数点乗算
FMULSU	Rd,Rr	符号なしと符号付きの固定小数点乗算
JMP	k	無条件直接分岐
CALL	k	サブルーチン直接呼び出し

5. メモリ

右表で示されるように、ATtiny48/88はATmega48/88/168とATmega48P/88P/168P/328Pより少ない不揮発性及び揮発性のメモリを持ちます。これはいくつかのファームウェアがメモリ最適化手法を使用して、再処理または再コンパイルする必要があるかもしれないことを意味します。

表5-1. メモリ一覧

デバイス	メモリ容量 (バイト)		
	フラッシュメモリ	SRAM	EEPROM
ATmega48/48P	4096	512	256
ATmega88/88P	8192	1024	512
ATmega168/168P	16384	1024	512
ATmega328	32768	2048	1024
ATtiny48	4096	256	64
ATtiny88	8192	512	64

6. システム クロックとクロック任意選択

ATtiny48/88はATmega48/88/168とATmega48P/88P/168P/328Pと比べて削減されたクロックシステムを持ちます。

6.1. クロック元

ATtiny48/88はクリスタル用発振器を含みませんが、右表で示されるようにATmega48/88/168とATmega48P/88P/168P/328Pの他の全ての任意選択クロック駆動が利用可能です。

表6-1. クロック元設定

クロック任意選択	CKSEL3~0	
	ATmega48/88/168 ATmega48P/88P/168P/328P	ATtiny48/88
外部クロック信号	0 0 0 0	
(予約)	0 0 0 1	
校正付き内蔵RC発振器	0 0 1 0	
128kHz内部発振器	0 0 1 1	
低周波数クリスタル用発振器	0 1 0 0	利用不可 (注)
	0 1 0 1	
クリスタル用全振幅発振器	0 1 1 0	
	0 1 1 1	
(予約)	1 0 0 0 ~ 1 1 1 1	

注: クリスタル用発振器はATtiny48/88に実装されていません。

7. 電力管理と休止形態種別

ATtiny48/88はATmega48/88/168とATmega48P/88P/168P/328Pよりも少ない休止形態種別を持ちます。下表は全デバイスでの休止形態種別を要約します。

表7-1. 休止形態種別実装状態

休止形態種別	ATmega48/88/168	ATmega48P/88P/168P/328P	ATtiny48/88
アイドル	○	○	○
A/D変換雑音低減	○	○	○
パワーダウン	○	○	○
パワーセーブ	○	○	
スタンバイ	○	○	
拡張スタンバイ		○	

SM2休止形態選択ビットはATtiny48/88に実装されていません。

ATmega48P/88P/168P/328Pの拡張スタンバイ動作での低電圧検出(BOD)リセット禁止機能は、ATtiny48/88のパワーダウン動作で得られます。より多くの情報についてはデバイスのデータシートをご覧ください。

8. 割り込み

ATtiny48/88の割り込みベクタ表はATmega48/88/168とATmega48P/88P/168P/328Pのそれらと違います。下表をご覧ください。

表8-1. 割り込み表

ベクタ番号	プログラム アドレス	ATmega48/48P/88/88P/168/168P/328P	ATtiny48/88
1	\$0000/\$0000		リセット
2	\$0001/\$0002		INT0
3	\$0002/\$0004		INT1
4	\$0003/\$0006		PCINT0 (PCI0)
5	\$0004/\$0008		PCINT1 (PCI1)
6	\$0005/\$000A		PCINT2 (PCI2)
7	\$0006/\$000C	ウォッチドッグ割り込み WDT	PCINT3 (PCI3)
8	\$0007/\$000E	タイマ/カウンタ2 COMPA	ウォッチドッグ割り込み WDT
9	\$0008/\$0010	タイマ/カウンタ2 COMPB	タイマ/カウンタ1 CAPT
10	\$0009/\$0012	タイマ/カウンタ2 OVF2	タイマ/カウンタ1 COMPA
11	\$000A/\$0014	タイマ/カウンタ1 CAPT	タイマ/カウンタ1 COMPB
12	\$000B/\$0016	タイマ/カウンタ1 COMPA	タイマ/カウンタ1 OVF1
13	\$000C/\$0018	タイマ/カウンタ1 COMPB	タイマ/カウンタ0 COMPA
14	\$000D/\$001A	タイマ/カウンタ1 OVF1	タイマ/カウンタ0 COMPB
15	\$000E/\$001C	タイマ/カウンタ0 COMPA	タイマ/カウンタ0 OVF0
16	\$000F/\$001E	タイマ/カウンタ0 COMPB	SPI STC
17	\$0010/\$0020	タイマ/カウンタ0 OVF0	A/D変換器 ADC
18	\$0011/\$0022	SPI STC	EEPROM EE_RDY
19	\$0012/\$0024	USART RX	アナログ比較器 ANA_COMP
20	\$0013/\$0026	USART UDRE	TWI
21	\$0014/\$0028	USART TX	-
22	\$0015/\$002A	A/D変換器 ADC	-
23	\$0016/\$002C	EEPROM EE_RDY	-
24	\$0017/\$002E	アナログ比較器 ANA_COMP	-
25	\$0018/\$0030	TWI	-
26	\$0019/\$0032	SPM_RDY	-

9. タイマ/カウンタ

ATtiny48/88のタイマ/カウンタはATmega48/88/168とATmega48P/88P/168P/328Pのそれらと比べて削減された機能を持ちます。

9.1. タイマ/カウンタ0

ATtiny48/88のタイマ/カウンタ0はPWM出力段を持ちません。その結果として、タイマ/カウンタ制御レジスタA(TCCR0A)の制御ビットが変更され、タイマ/カウンタ制御レジスタB(TCCR0B)が削除されています。TCCR0Aの比較一致出力(COM0xx)と波形生成種別(WGMxx)のビットは比較一致でのタイマ/カウンタ解除(CTC0)によって置き換えられています。TCCR0Bのクロック選択ビットもTCCR0Aに移動されています。波形生成種別は下表で要約されます。

表9-1. 波形生成種別選択

ATmega48/48P/88/88P/168/168P/328P					ATtiny48/88
WGM02~0	タイマ/カウンタ動作種別	TOP値	OCR0x更新時	TOV0設定時	CTC0
0 0 0	標準動作	\$FF	即時	MAX	0
0 0 1	8ビット位相基準PWM動作	\$FF	TOP	BOTTOM	-
0 1 0	比較一致タイマ/カウンタ解除(CTC)動作	OCR0A	即時	MAX	1
0 1 1	8ビット高速PWM動作	\$FF	BOTTOM	MAX	-
1 0 0	(予約)	-	-	-	-
1 0 1	位相基準PWM動作	OCR0A	TOP	BOTTOM	-
1 1 0	(予約)	-	-	-	-
1 1 1	高速PWM動作	OCR0A	BOTTOM	TOP	-

タイマ/カウンタ機能の詳細説明についてはデバイスのデータシートをご覧ください。

9.2. タイマ/カウンタ2

ATmega48/88/168とATmega48P/88P/168P/328Pの8ビット タイマ/カウンタ2はATtiny48/88に実装されていません。

10. USART0

同期/非同期全般直列送受信器(USART)はATtiny48/88に実装されていません。

11. A/D変換器

外部基準電圧を使用する任意選択はATtiny48/88に実装されていません。外部基準電圧ピン(ATmega48/88/168とATmega48P/88P/168P/328PでのAREF)は汎用I/Oピンに置き換えられています。これはATtiny48/88で内部基準電圧を安定にするための外部迂回コンデンサの使用が不可能なことを意味します。

12. メモリプログラミング

ヒューズバイト、識票バイト、校正バイトの違いは以下の項で概説されます。

12.1. ヒューズバイト

ATtiny48/88、ATmega48/88/168、ATmega48P/88P/168P/328Pは同じヒューズ上位バイトを持ちますが、下表で示されるように拡張と下位のヒューズバイト内のいくつかが異なります。

表12-1. 拡張ヒューズバイト

ヒューズバイト	ATmega88/168 ATmega88P/168P/328P	ATmega48/48P ATtiny48/88
7		(未実装)
6		(未実装)
5		(未実装)
4		(未実装)
3		(未実装)
2	BOOTSZ1	(未実装)
1	BOOTSZ0	(未実装)
0	BOOTrST	SELFPRGEN

表12-2. ヒューズ下位バイト

ヒューズバイト	ATmega48/88/168 ATmega48P/88P/168P/328P	ATtiny48/88
7		CKDIV8
6		CKOUT
5		SUT1
4		SUT0
3	CKSEL3	(未実装)
2	CKSEL2	(未実装)
1		CKSEL1
0		CKSEL0

12.2. 識票バイト

下表で示されるように、識票バイトは各デバイスに対して固有です。

表12-3. 識票バイト

デバイス	\$0000	\$0001	\$0002
ATtiny48	\$1E	\$92	\$09
ATmega48			\$05
ATmega48P			\$0A
ATtiny88		\$93	\$11
ATmega88			\$0A
ATmega88P			\$0F
ATmega168			\$94
ATmega168P		\$0B	
ATmega328P		\$95	

12.3. 校正バイト

下表で示されるように、ATtiny48/88では1つの校正範囲だけですが、ATmega48/88/168とATmega48P/88P/168P/328Pデバイスでは2つです。

表12-4. 発振校正レジスタ

デバイス	CAL7	CAL6~0
ATmega48/48P/88/88P/168/168P/328P	動作範囲選択	選択範囲内周波数調節
ATtiny48/88	単一傾斜内の周波数調節	

13. 速度種別

下表で示されるように、Ttiny48/88デバイスの最高周波数はATmega48/88/168とATmega48P/88P/168P/328Pのそれより低い周波数です。

表13-1. デバイス速度種別

デバイス	1.8~2.7V	2.7~4.5V	4.5~5.5V
ATmega328P	4MHz	10MHz	20MHz
ATmega48/48P/88/88P/168/168P	利用不可	10MHz	20MHz
ATmega48V/48PV/88V/88PV/168V/168PV	4MHz	10MHz	10MHz
ATtiny48/88	2MHz	6MHz	12MHz



本社

Atmel Corporation

2325 Orchard Parkway
San Jose, CA 95131
USA
TEL 1(408) 441-0311
FAX 1(408) 487-2600

国外営業拠点

Atmel Asia

Unit 1-5 & 16, 19/F
BEA Tower, Millennium City 5
418 Kwun Tong Road
Kwun Tong, Kowloon
Hong Kong
TEL (852) 2245-6100
FAX (852) 2722-1369

Atmel Europe

Le Krebs
8, Rue Jean-Pierre Timbaud
BP 309
78054 Saint-Quentin-en-
Yvelines Cedex
France
TEL (33) 1-30-60-70-00
FAX (33) 1-30-60-71-11

Atmel Japan

104-0033 東京都中央区
新川1-24-8
東熱新川ビル 9F
アトメル ジャパン株式会社
TEL (81) 03-3523-3551
FAX (81) 03-3523-7581

製品窓口

ウェブサイト

www.atmel.com

技術支援

avr@atmel.com

販売窓口

www.atmel.com/contacts

文献請求

www.atmel.com/literature

お断り: 本資料内の情報はATMEL製品と関連して提供されています。本資料またはATMEL製品の販売と関連して承諾される何れの知的所有権も禁反言あるいはその逆によって明示的または暗示的に承諾されるものではありません。ATMELのウェブサイトに位置する販売の条件とATMELの定義での詳しい説明を除いて、商品性、特定目的に関する適合性、または適法性の暗黙保証に制限せず、ATMELはそれらを含むその製品に関連する暗示的、明示的または法令による如何なる保証も否認し、何ら責任がないと認識します。たとえATMELがそのような損害賠償の可能性を進言されたとしても、本資料を使用できない、または使用以外で発生する(情報の損失、事業中断、または利益の損失に関する制限なしの損害賠償を含み)直接、間接、必然、偶然、特別、または付随して起こる如何なる損害賠償に対しても決してATMELに責任がないでしょう。ATMELは本資料の内容の正確さまたは完全性に関して断言または保証を行わず、予告なしでいつでも製品内容と仕様の変更を行う権利を保留します。ATMELはここに含まれた情報を更新することに対してどんな公約も行いません。特に別の方法で提供されなければ、ATMEL製品は車載応用に対して適当ではなく、使用されるべきではありません。ATMEL製品は延命または生命維持を意図した応用での部品としての使用に対して意図、認定、または保証されません。

© Atmel Corporation 2007. 全権利予約済 ATMEL®、ロゴとそれらの組み合わせ、AVR®とその他はATMEL Corporationの登録商標または商標またはその付属物です。他の用語と製品名は一般的に他の商標です。

© HERO 2014.

本応用記述はATMELのAVR515応用記述(doc8089.pdf Rev.8089A-09/07)の翻訳日本語版です。日本語では不自然となる重複する形容表現は省略されている場合があります。日本語では難解となる表現は大幅に意識されている部分もあります。必要に応じて一部加筆されています。頁割の変更により、原本より頁数が少なくなっています。

必要と思われる部分には()内に英語表記や略称などを残す形で表記しています。

青字の部分はリンクとなっています。一般的に赤字の0,1は論理0,1を表します。その他の赤字は重要な部分を表します。