

序説

お客様が受け取ったATtiny1624/1626/1627デバイスはこの文書で記述される異常を除き、現在のデバイスのデータシート(www.microchip.com/DS40002234)に対して機能的に一致します。この文書で記述される障害はATtiny1624/1626/1627デバイスの将来の改訂で処置されるかもしれません。

注: ・この文書は現在と過去の全てのシリコン版からの全てのシリコン障害問題を要約します。

- ・特定デバイスに対するデバイス識別と改訂のIDのより多くの詳細な情報については、デバイスの現在のデータシート(www.microchip.com/DS40002234)でデバイス/改訂ID部分を参照するか、または手助けのために最寄りのMicrochip営業所にお問い合わせください。

本書は一般の方々の便宜のため有志により作成されたもので、Microchip社とは無関係であることを御承知ください。しおりの[はじめに]での内容にご注意ください。

1. シリコン問題要約

凡例

- 障害は適用されません。
- × 障害が適用されます。

周辺機能	簡単な説明	改訂	シリコン改訂の有効性			
			E (注)			
デバイス	2.2.1. IDDパワーダウン消費電流		×			
	2.2.2. 校正值の自動設定を妨げるFUSE.OSCCFGのOSCLOCKヒューズの'1'書き込み		×			
ADC	2.3.1. 低遅延動作と自由走行動作に対して休止動作で活動に留まるADC		×			
CCL	2.4.1. 単一LUT構成変更にCCLの禁止が必要		×			
NVMCTRL	2.5.1. NVMCTRL.CTRLAレジスタの不正なリセット値		×			
TCA	2.6.1. NORMALとFRQの動作で計数方向をリセットする再始動		×			
TCB	2.7.1. 8ビットPWM動作で16ビットレジスタとして機能するCCMPとCNTのレジスタ		×			
USART	2.8.1. TxDが出力として構成設定される時に動かないオープンドレイン動作		×			
	2.8.2. 活動動作で意図せず起動され得るフレーム開始検出		×			
	2.8.3. 矛盾する同期領域検出後に機能しない受信部		×			

注: この版がシリコンの初公開です。

2. シリコン障害問題

2.1. 障害詳細

- 障害は適用されません。
- × 障害が適用されます。

2.2. デバイス

2.2.1. IDDパワーダウン消費電流

(2020年第45週に製造された)日付符号2045またはより古いものについて、IDDパワーダウン漏れは1.5μAの目標最大値を超える可能性があります。

対策/対処:

ありません。

影響を及ぼされるシリコン改訂

改訂	E																																									
影響	×																																									

2.2.2. 校正値の自動設定を妨げるFUSE.OSCCFGのOSCLOCKヒューズの'1'書き込み

発振器構成設定(FUSE.OSCCFG)の発振器施錠(OSCLOCK)ヒューズの'1'書き込みは識票列からの自動校正値設定を妨げます。デバイスは未校正のOSC20M発振器で動きます。

対策/対処:

発振器校正値を施錠するのにOSCLOCKを使わないでください。発振器校正値はOSC20M発振器が主クロック元として使われる時に主クロック施錠(CLKCTRL.MCLKLOCK)の施錠許可(LOCKEN)に'1'を書くことによって施錠することができます。

影響を及ぼされるシリコン改訂

改訂	E																																											
影響	×																																											

2.3. ADC - A/D変換器

2.3.1. 低遅延動作と自由走行動作に対して休止動作で活動に留まるADC

低遅延(制御A(ADCn.CTRLA)のLOWLAT)ビットが'1'の場合、ADCはデバイスがパワーダウンまたはスタンバイの休止動作へ移行する時に活動に留まります。自由走行(制御F(ADCn.CTRLF)のFREERUN)ビットが'1'の場合、ADCは例えスタンバイ時走行(ADCn.CTRLAのRUNSTDBY)ビットが'0'でもスタンバイ休止動作で動作し続けます。両方の場合で、デバイスがパワーダウンまたはスタンバイの休止動作へ移行すると、割り込みが起動しません。

対策/対処:

ありません。

影響を及ぼされるシリコン改訂

改訂	E																																												
影響	×																																												

2.4. CCL - 構成設定可能な注文論理回路

2.4.1. 単一LUT構成変更CCLの禁止が必要

LUTを再構成設定するには初めにCCL周辺機能が禁止(制御C(CCL.CTRLA)レジスタの許可(ENABLE)に'0'書き込み)されなければなりません。ENABLEへの'0'書き込みは全てのLUTを禁止し、再構成設定下でないLUTに影響を及ぼします。

対策/対処:

ありません。

影響を及ぼされるシリコン改訂

改訂	E																																													
影響	×																																													

2.5. NVMCTRL - 不揮発性メモリ制御器

2.5.1. NVMCTRL.CTRLAレジスタの不正なリセット値

或る場合に制御A(NVMCTRL.CTRLA)のリセット値が '\$00' ではありません。予約ビットでさえリセット後に '1' として読むことが有り得ます。

対策/対処:

初期値を無視してください。

影響を及ぼされるシリコン改訂

改訂	E																						
影響	×																						

2.6. TCA - 16ビット タイマ/カウンタA型

2.6.1. NORMALとFRQの動作で計数方向をリセットする再始動

TCAが標準(NORMAL)または周波数(FRQ)の動作(制御B(TCAN.CTRLB)の波形生成動作(WGMODE)が '000' または '001')に構成設定されると、強制再始動(RESTART)指令や再始動事象は計数方向を既定にリセットします。既定は上昇計数です。

対策/対処:

ありません。

影響を及ぼされるシリコン改訂

改訂	E																						
影響	×																						

2.7. TCB - 16ビット タイマ/カウンタB型

2.7.1. 8ビットPWM動作で16ビットレジスタとして機能するCCMPとCNTのレジスタ

TCBが8ビットPWM動作(制御B(TCBn.CTRLB)の計時器動作(CNTMODE)が '111')で動く時に、計数(CNT)と比較/捕獲(CCMP)のレジスタに対する下位と上位のバイトは読み書きに関して16ビットレジスタとして機能します。これらは独立して読み書きすることができません。

対策/対処:

16ビットレジスタアクセスを使ってください。更なる情報についてはデータシートを参照してください。

影響を及ぼされるシリコン改訂

改訂	E																						
影響	×																						

2.8. USART - 万能同期/非同期送受信器

2.8.1. TxDが出力として構成設定される時に動かないオープンドレイン動作

出力として構成設定されると、USART TxDピンはオープンドレイン動作が許可されているか否かに関わらず、ピンをHighに駆動し得ます。

対策/対処:

オープンドレイン動作使用時に方向(PORTx.DIR)の対応するビットに '0' を書くことによってTxDピンを入力として構成設定してください。

影響を及ぼされるシリコン改訂

改訂	E																						
影響	×																						

2.8.2. 活動動作で意図せず許可され得るフレーム開始検出

フレーム開始検出機能はデータ受信でスタンバイ休止動作から起こすためにUSARTを許可します。フレーム開始検出器はデバイスが活動動作で制御B(USARTn.CTRLB)レジスタのフレーム開始検出許可(SFDEN)ビットが設定(1)される時に意図せず起動され得ます。新しいデータを受信している間に受信データ(RXDATA)レジスタが読まれる場合、状態(USARTn.STATUS)レジスタの受信完了割り込み要求フラグ(RXCIF)が解除(0)されます。これはフレーム開始検出器を起動して後続する下降端を誤って開始ビットとして検出します。フレーム開始検出器が開始条件を検出すると、フレーム受信が再始動され、不正な受信データに帰着します。活動動作時にUSART受信開始割り込み要求フラグ(RXSIF)は常に '0' であることを注意してください。割り込みは起動されません。

対策/対処:

デバイスが活動動作の時はUSART制御B(USARTn.**CTRLB**)レジスタのフレーム開始検出許可(**SFDEN**)ビットに'0'を書くことによってフレーム開始検出器を禁止してください。スタンバイ休止動作へ遷移する前にこのビットに'1'を書くことによって再びそれを許可してください。この対策はフレーム開始検出を再許可する時に新しくやって来るフレームを防ぐ規約に依存します。新しいフレームが既にやって来ている間でのフレーム開始検出再許可は不正な受信データに帰着します。

影響を及ぼされるシリコン改訂

改訂	E																																		
影響	×																																		

2.8.3. 矛盾する同期領域検出後に機能しない受信部

USART受信部は状態(USARTn.**STATUS**)レジスタで矛盾同期領域割り込み要求フラグ(**ISFIF**)が設定(1)されると、機能しなくなります。

ISFIF割り込み要求フラグは制御B(USARTn.**CTRLB**)レジスタの受信動作(**RXMODE**)ビット領域が標準自動ホーレート動作(**GENAUTO**)またはLIN制限自動ホーレート動作(**LINAUTO**)に構成設定され、受信した同期フレームがデータシートで記述されたような条件に準拠していない時に設定(1)されます。このフラグの解除'0'はUSART受信部を再許可しません。

対策/対処:

ISFIF割り込み要求フラグが設定'1'された時は制御B(USARTn.**CTRLB**)レジスタの受信許可(**RXEN**)ビットへ最初に'0'その後に'1'を書くことによってUSART受信部を禁止して再許可してください。

影響を及ぼされるシリコン改訂

改訂	E																																		
影響	×																																		

3. データシート説明

デバイスのデータシート(www.microchip.com/DS40002234)の最新版に対して以降の誤植修正と説明に注意されるべきです。

注: 修正は太字で示されます。可能な場合、明確にするため、元の太字の文字書式は削除されています。

3.1. 入出力多重化と考察

3.1.1. 入出力多重化

「表3-1. ポート機能多重化」で明確化が行われました。”注4”はPB4ピンのLUT0-OUTに対しても有効です。機能的な変更は**太字**で示されます。

表3-1. ポート機能多重化

VQFN24	VQFN20	SOIC/SSOP20	SOIC/TSSOP14	ピン名 (注1,2)	その他 /特殊	ADC0 (注3)	AC0	USART0	USART1	SPI0	TWI0	TCA0	TCB0	TCB1	CCL
23	19	16	10	PA0	RESET UPDI										LUT0-IN0
24	20	17	11	PA1		AIN1		TxD(注4)	TxD	MOSI					LUT0-IN1
1	1	18	12	PA2	EVOUTA	AIN2		RxD(注4)	RxD	MISO					LUT0-IN2
2	2	19	13	PA3	EXTCLK	AIN3		XCK(注4)	XCK	SCK		WO3		WO	
3	3	20	14	GND											
4	4	1	1	VDD											
5	5	2	2	PA4		AIN4		XDIR(注4)	XDIR	SS		WO4			LUT0-OUT
6	6	3	3	PA5	VREFA	AIN5	OUT					WO5	WO		LUT3-OUT(注4)
7	7	4	4	PA6		AIN6	AINN0								
8	8	5	5	PA7	EVOUTA(注4)	AIN7	AINP0								LUT1-OUT
9	-	-	-	PB7	EVOUTB(注4)										
10	-	-	-	PB6			AINP3								LUT2-OUT(注4)
11	9	6	-	PB5	CLKOUT	AIN8	AINP1					WO2(注4)			
12	10	7	-	PB4	RESET(注4)	AIN9	AINN1					WO1(注4)			LUT0-OUT(注4)
13	11	8	6	PB3	TOSC1			RxD				WO0(注4)			LUT2-OUT
14	12	9	7	PB2	TOSC2 EVOUTB			TxD				WO2			LUT2-IN2
15	13	10	8	PB1		AIN10	AINP2	XCK			SDA	WO1			LUT2-IN1
16	14	11	9	PB0		AIN11	AINN2	XDIR			SCL	WO0			LUT2-IN0
17	15	12	-	PC0		AIN12			XCK(注4)	SCK(注4)			WO(注4)		LUT3-IN0
18	16	13	-	PC1		AIN13			RxD(注4)	MISO(注4)					LUT1-OUT(注4) LUT3-IN1
19	17	14	-	PC2	EVOUTC	AIN14			TxD(注4)	MOSI(注4)					LUT3-IN2
20	18	15	-	PC3		AIN15			XDIR(注4)	SS(注4)		WO3(注4)			LUT1-IN0
21	-	-	-	PC4								WO4(注4)		WO(注4)	LUT1-IN1 LUT3-OUT
22	-	-	-	PC5								WO5(注4)			LUT1-IN2

注1: ピン名はポートの実体(A,B,C)となるxとピン番号のnを持つPx_n形式です。信号の表記法はPORTx_PINnです。

注2: 全てのピンは外部割り込みとして使うことができ、各ポートのPx2とPx6のピンは完全な非同期検出を持ちます。全てのピンを事象システムとして使うことができます。

注3: AIN15~1は差動測定に対して負のADC入力として使うことができません。

注4: 赤字は代替ピン位置。代替位置選択については「PORTMUX - ポート多重器」章を参照してください。

3.2. 電気的特性

3.2.1. 入出力ピン特性

「電気的特性」章の表33-16でプルアップ抵抗の最大値の明確化が行われました。機能的な変更は**太字**で示されます。

動作条件:

- TA=-40~125°C
- 別の指定を除き、VDD=1.8~5.5V

表33-16. 入出力ピン特性

シンボル	説明	条件	最小	代表	最大	単位
V _{IL}	Lowレベル入力電圧 (RESETピンを除く)		-0.2	-	0.3×VDD	
V _{IL2}	Lowレベル入力電圧 (RESETピン)		-0.2	-	0.3×VDD	
V _{IH}	Highレベル入力電圧 (RESETピンを除く)		0.7×VDD	-	VDD+0.2	
V _{IH2}	Highレベル入力電圧 (RESETピン)		0.7×VDD	-	VDD+0.2	
V _{OL}	Lレベル出力電圧 (I/OとしてのRESETピンを除く)	VDD=1.8V, IOL=1.5mA	-	-	0.36	V
		VDD=3V, IOL=7.5mA	-	-	0.6	
		VDD=5V, IOL=15mA	-	-	1	
V _{OH}	Hレベル出力電圧 (I/OとしてのRESETピンを除く)	VDD=1.8V, IOH=1.5mA	1.44	-	-	V
		VDD=3V, IOH=7.5mA	2.4	-	-	
		VDD=5V, IOH=15mA	4	-	-	
V _{OL2}	Lレベル出力電圧 (I/OとしてのRESETピン)	VDD=1.8V, IOL=0.1mA	-	-	0.36	
		VDD=3V, IOL=0.25mA	-	-	0.6	
		VDD=5V, IOL=0.5mA	-	-	1	
V _{OH2}	Hレベル出力電圧 (I/OとしてのRESETピン)	VDD=1.8V, IOH=0.1mA	1.44	-	-	
		VDD=3V, IOH=0.25mA	2.4	-	-	
		VDD=5V, IOH=0.5mA	4	-	-	
I _{IH} /I _{IL}	I/Oピン入力漏れ電流 (I/OとしてのRESETピンを除く)	VDD=5.5V, High入力	-	<0.05	-	μA
		VDD=5.5V, Low入力	-	<0.05	-	
I _{total}	ピン群毎の最大結合吸い込み電流 (注1)		-	-	100	mA
	ピン群毎の最大結合吐き出し電流 (注1)		-	-	100	
t _{RISE}	上昇時間	VDD=3V, 負荷=20pF	-	2.5	-	ns
		VDD=5V, 負荷=20pF	-	1.5	-	
t _{FALL}	下降時間	VDD=3V, 負荷=20pF	-	2.0	-	ns
		VDD=5V, 負荷=20pF	-	1.3	-	
CPIN	別の指定を除くI/Oピン容量		-	4	-	pF
CPIN_TOSC	TOSCピン容量 (注2)		-	5	-	
CPIN_TWI	TWIピン容量 (注2)		-	12	-	
CPIN_AC	ACピン容量 (注2)	PB0とPB1	-	12	-	
		他のACピン	-	4	-	
CPIN_VREFA	ADC VREFAピン容量 (注2)		-	14	-	
RP	プルアップ抵抗		20	35	60	kΩ

注1: ピン群x (Px7~0)。全ての入出力ポートに対して結合した連続的な吸い込み/吐き出しの電流はこの限度を超えるべきではありません。

注2: この容量は例えその機能が使われない時にもこの機能を持つピンに対して有効です。

3.2.2. SPI - タイミング特性

表33-18. SPI - タイミング特性でSPIロックに関する明確化が行われました。機能的な変更は太字で示されます。

表33-18. SPI - タイミング特性 (注)

シンボル	説明	条件	最小	代表	最大	単位
fSCK	SCKクロック周波数	主装置	-	-	10	MHz
tSCK	SCK周期	主装置	100	-	-	
tSCKW	SCK High/Low期間	主装置	-	0.5 × tSCK	-	
tSCKR	SCK上昇時間	主装置	-	2.7	-	
tSCKF	SCK下降時間	主装置	-	2.7	-	ns
tMIS	入力データ準備時間	主装置	-	10	-	
tMIH	入力データ保持時間	主装置	-	10	-	
tMOS	SCK先行端対、出力データ準備時間	主装置	-	0.5 × tSCK	-	
tMOH	SCKからの出力遅延時間	主装置	-	1.0	-	
fSSCK	従装置SCKクロック周波数	従装置	-	-	5	MHz
tSSCK	従装置SCK周期	従装置	6 × tCLK_PER	-	-	
tSSCKW	SCK High/Low期間	従装置	3 × tCLK_PER	-	-	
tSSCKR	SCK上昇時間	従装置	-	-	1600	
tSSCKF	SCK下降時間	従装置	-	-	1600	
tSIS	入力データ準備時間	従装置	0	-	-	
tSIH	入力データ保持時間	従装置	3 × tCLK_PER	-	-	ns
tSSS	SCK先行端に対するSS ↓ 準備時間	従装置	-	tCLK_PER	-	
tSSH	SCK後行端からのSS Low保持時間	従装置	-	tCLK_PER	-	
tSOS	SCKからの出力遅延時間	従装置	-	8.0	-	
tSOH	SCKからの出力保持時間	従装置	-	13	-	
tSOSS	SS ↓ からの出力準備時間	従装置	-	11	-	
tSOSH	SS ↑ からの出力保持時間	従装置	-	8.0	-	

注: これらの要素は設計の指針用のみ、製造で検査されません。

3.2.3. プログラミング時間

「プログラミング時間」項の明確化が行われました。表33-34.は「電気的特性」で「プログラミング時間から「メモリプログラミング仕様」に変更されました。機能的な変更は太字で示されます。

表33-34. メモリプログラミング仕様

シンボル	説明	最小	代表 (+)	最大	単位	条件
データ用EEPROMメモリ仕様						
EEE(*)	データEEPROMバイト耐久性	100000	-	-	消去/書き回数	-40°C ≤ TA ≤ +105°C
tEE_RET	保持特性	-	40	-	年	TA=55°C
tEE_PBC	ページ緩衝部解消時間 (PBC)	-	7	-	CLKCPU数	
tEE_EEER	EEPROM全体消去時間 (EEER)	-	4	-		
tEE_WP	ページ書き込み時間 (WP)	-	2	-	ms	
tEE_ER	ページ消去時間 (ER)	-	2	-		
tEE_ERWP	ページ消去/書き込み時間 (ERWP)	-	4	-		
プログラム用フラッシュメモリ仕様						
EFL(*)	フラッシュメモリセル耐久性	10000	-	-	消去/書き回数	-40°C ≤ TA ≤ +105°C
tFL_RET	保持特性	-	40	-	年	TA=55°C
VFL_UPDI	チップ消去操作VDD	VBODLEVEL0 (注1)	-	VDDMAX	V	
tFL_PBC	ページ緩衝部解消時間 (PBC)	-	7	-	CLKCPU数	
tFL_CHER	チップ消去時間 (CHER)	-	4	-		
tFL_WP	ページ書き込み時間 (WP)	-	2	-	ms	
tFL_ER	ページ消去時間 (ER)	-	2	-		
tFL_ERWP	ページ消去/書き込み時間 (ERWP)	-	4	-		
tFL_UPDI	UPDIでのチップ消去時間	-	30	-		

+ : “代表”列のデータは別の定めがない限り、TA=25°CとVDD=3.0Vです。これらの要素は設計指針用だけで検査されません。

*: これらの要素は特性付けされますが、製造で検査されません。

注1: チップ消去の間、BODLEVEL0で構成設定された低電圧検出器(BOD)がONを強制されます。VDD供給電圧がBODLEVEL0に対するVBOD未満の場合、消去の試みは失敗するでしょう。

4. 文書改訂履歴

注: 文書改訂はシリコン改訂と無関係です。

4.1. 改訂履歴

文書改訂	日付	注釈
A	2020年7月	初回文書公開
B	2020年12月	<ul style="list-style-type: none"> ・シリコン改訂Dは製品公開されません。シリコン改訂Eが初公開です。: – 「シリコン問題要約」と全ての影響を及ぼされる版の表からシリコン改訂Dを削除 – シリコン改訂Dにだけ該当する全ての障害を削除 ・障害追加: <ul style="list-style-type: none"> – デバイス: IDDパワーダウン消費電流 – CCL: 単一LUT構成変更にCCLの禁止が必要 – TCA: NORMALとFRQの動作で計数方向をリセットする再始動 – TCB: 8ビットPWM動作で16ビットレジスタとして動作するCCMPとCNTのレジスタ – USART: TxDが出力として構成設定される時に動かないオープンドレイン動作 ・データシート説明追加: <ul style="list-style-type: none"> – ヒューズ: 予約ヒューズビットに対する正しい工場既定値は‘1’
C	2021年6月	障害更新: <ul style="list-style-type: none"> ・ デバイス: IDDパワーダウン消費電流 ・ USART: 活動動作で意図せず許可され得るフレーム開始検出
D	2022年1月	<ul style="list-style-type: none"> ・ 障害追加: <ul style="list-style-type: none"> – ADC: 低遅延動作と自由走行動作に対して休止動作で活動に留まるADC ・ 障害更新: <ul style="list-style-type: none"> – デバイス: IDDパワーダウン消費電流 ・ データシート説明更新: <ul style="list-style-type: none"> – ヒューズ: 予約ヒューズビットに対する正しい工場既定値は‘1’ – を削除
E	2024年5月	<ul style="list-style-type: none"> ・ 文書: <ul style="list-style-type: none"> – 編集上の更新 ・ 新障害追加: <ul style="list-style-type: none"> – デバイス: 2.2.1. 校正值の自動設定を妨げるFUSE.OSCCFGのOSCLOCKヒューズの‘1’書き込み – NVMCTRL: 2.5.1. NVMCTRL.CTRLAレジスタの不正なリセット値 – USART: 2.8.3. 矛盾する同期領域検出後に機能しない受信部 ・ 新データシート説明追加: <ul style="list-style-type: none"> – 入出力多重化と考察 <ul style="list-style-type: none"> ・ 3.1.1. 入出力多重化 – 電気的特性 <ul style="list-style-type: none"> ・ 3.2.1. 入出力ピン特性 ・ 3.2.2. SPI – タイミング特性 ・ 3.2.3. プログラミング時間

Microchip情報

Microchipウェブ サイト

Microchipはwww.microchip.com/で当社のウェブ サイト経由でのオンライン支援を提供します。このウェブ サイトはお客様がファイルや情報を容易に利用可能にするのに使われます。利用可能な情報のいくつかは以下を含みます。

- **製品支援** – データシートと障害情報、応用記述と試供プログラム、設計資源、使用者の手引きとハードウェア支援資料、最新ソフトウェア配布と保管されたソフトウェア
- **一般的な技術支援** – 良くある質問(FAQ)、技術支援要求、オンライン検討グループ、Microchip設計協力課程会員一覧
- **Microchipの事業** – 製品選択器と注文の手引き、最新Microchip報道発表、セミナーとイベントの一覧、Microchip営業所の一覧、代理店と代表する工場

製品変更通知サービス

Microchipの製品変更通知サービスはMicrochip製品を最新に保つのに役立ちます。加入者は指定した製品系統や興味のある開発ツールに関連する変更、更新、改訂、障害情報がある場合に必ず電子メール通知を受け取ります。

登録するにはwww.microchip.com/pcnへ行って登録指示に従ってください。

お客様支援

Microchip製品の使用者は以下のいくつかのチャネルを通して支援を受け取ることができます。

- 代理店または販売会社
- 最寄りの営業所
- 組み込み解決技術者(ESE:Embedded Solutions Engineer)
- 技術支援

お客様は支援に関してこれらの代理店、販売会社、またはESEに連絡を取るべきです。最寄りの営業所もお客様の手助けに利用できます。営業所と位置の一覧はこの資料の後ろに含まれます。

技術支援はwww.microchip.com/supportでのウェブ サイトを通して利用できます。

Microchipデバイス コード保護機能

Microchip製品での以下のコード保護機能の詳細に注意してください。

- Microchip製品はそれら特定のMicrochipデータシートに含まれる仕様に合致します。
- Microchipは動作仕様内で意図した方法と通常条件下で使われる時に、その製品系統が安全であると考えます。
- Microchipはその知的所有権を尊重し、積極的に保護します。Microchip製品のコード保護機能を侵害する試みは固く禁じられ、デジタルミレニアム著作権法に違反するかもしれません。
- Microchipや他のどの半導体製造業者もそのコードの安全を保証することはできません。コード保護は製品が”破ることができない”ことを当社が保証すると言うことを意味しません。コード保護は常に進化しています。Microchipは当社製品のコード保護機能を継続的に改善することを約束します。

法的通知

この刊行物と契約での情報は設計、試験、応用とのMicrochip製品の統合を含め、Microchip製品でだけ使えます。他の何れの方法でのこの情報の使用はこれらの条件に違反します。デバイス応用などに関する情報は皆さまの便宜のためにだけ提供され、更新によって取り換えられるかもしれません。皆さまの応用が皆さまの仕様に合致するのを保証するのは皆さまの責任です。追加支援については最寄りのMicrochip営業所にお問い合わせ頂くか、www.microchip.com/en-us/support/design-help/client-support-servicesで追加支援を得てください。

この情報はMicrochipによって「現状そのまま」で提供されます。Microchipは非侵害、商品性、特定目的に対する適合性の何れの黙示的保証やその条件、品質、性能に関する保証を含め、明示的にも黙示的にもその情報に関連して書面または表記された書面または黙示の如何なる表明や保証もしません。

如何なる場合においても、Microchipは情報またはその使用に関連するあらゆる種類の間接的、特別的、懲罰的、偶発的または結果的な損失、損害、費用または経費に対して責任を負わないものとします。法律で認められている最大限の範囲で、情報またはその使用に関連する全ての請求に対するMicrochipの全責任は、もしあれば、情報のためにMicrochipへ直接支払った料金を超えないものとします。生命維持や安全応用でのMicrochipデバイスの使用は完全に購入者の危険性で、購入者はそのような使用に起因する全ての損害、請求、訴訟、費用からMicrochipを擁護し、補償し、免責にすることに同意します。他に言及されない限り、Microchipのどの知的財産権下でも暗黙的または違う方法で許認可は譲渡されません。

商標

Microchipの名前とロゴ、Microchip、Adaptec、AVR、AVR、AVR Freaks、BesTime、BitCloud、CryptoMemory、CryptoRF、dsPIC、flexPWR、HELDO、IGLOO、JukeBlox、KeeLoq、Kleer、LANCheck、LinkMD、maxStylus、maXTouch、MediaLB、megaAVR、Microsemi、Microsemi、MOST、MOST、MPLAB、OptoLyzer、PIC、picoPower、PICSTART、PIC32、PolarFire、Prochip Designer、QTouch、SAM-BA、SenGenuity、SpyNIC、SST、SST、Super Flash、Symmetricom、SyncServer、Tachyon、TimeSource、tinyAVR、UNI/O、Vectron、XMEGAは米国と他の国に於けるMicrochip Technology Incorporatedの登録商標です。

AgileSwitch、ClockWorks、The Embedded Control Solutions Company、EtherSynch、Flashtec、Hyper Speed Control、HyperLight Load、IntelliMOS、Libero、motorBench、mTouch、Powermite 3、Precision Edge、ProASIC、ProASIC Plus、ProASIC Plus、Quiet-Wire、SmartFusion、SyncWorld、TimeCesium、TimeHub、TimePictra、TimeProvider、ZLは米国に於けるMicrochip Technology Incorporatedの登録商標です。

Adjacent Key Suppression、AKS、Analog-for-the-Digital Age、Any Capacitor、AnyIn、AnyOut、Augmented Switching、BlueSky、BodyCom、Clockstudio、CodeGuard、CryptoAuthentication、CryptoAutomotive、CryptoCompanion、CryptoController、dsPICDEM、dsPICDEM.net、Dynamic Average Matching、DAM、ECAN、Espresso T1S、EtherGREEN、EyeOpen、GridTime、IdealBridge、IGaT、In-Circuit Serial Programming、ICSP、INICnet、Intelligent Paralleling、IntelliMOS、Inter-Chip Connectivity、JitterBlocker、Knob-on-Display、MarginLink、maxCrypto、maxView、memBrain、Mindi、MiWi、MPASM、MPF、MPLAB Certified、MPLIB、MPLINK、mSiC、MultiTRAK、NetDetach、Omniscient Code Generation、PICDEM、PICDEM.net、PICKit、PICtail、Power MOS IV、Power MOS 7、PowerSmart、PureSilicon、QMatrix、REAL ICE、Ripple Blocker、RTAX、RTG4、SAM-ICE、Serial Quad I/O、simpleMAP、SimpliPHY、SmartBuffer、SmartHLS、SMART-I.S.、storClad、SQI、SuperSwitcher、SuperSwitcher II、Switchtec、SynchroPHY、Total Endurance、Trusted Time、TSHARC、Turing、USBCheck、VariSense、Vector Blox、VeriPHY、ViewSpan、WiperLock、XpressConnect、ZENAは米国と他の国に於けるMicrochip Technology Incorporatedの商標です。

SQTPは米国に於けるMicrochip Technology Incorporatedの役務標章です。

Adaptec、Frequency on Demand、Silicon Storage Technology、Symmcomは他の国に於けるMicrochip Technology Inc.の登録商標です。

GestICは他の国に於けるMicrochip Technology Inc.の子会社であるMicrochip Technology Germany II GmbH & Co. KGの登録商標です。

ここで言及した以外の全ての商標はそれら各々の会社の所有物です。

© 2024年、Microchip Technology Incorporatedとその子会社、不許複製

品質管理システム

Microchipの品質管理システムに関する情報についてはwww.microchip.com/qualityを訪ねてください。

日本語© HERO 2024.

本データシートはMicrochipのATtiny1624/1626/1627障害とデータシート説明の英語版資料(DS80000902E-2024年5月)の翻訳日本語版です。日本語では不自然となる重複する形容表現は省略されている場合があります。日本語では難解となる表現は大幅に意識されている部分もあります。必要に応じて一部加筆されています。頁割の変更により、原本より頁数が少なくなっています。

汎用入出力ポートの出力データレジスタとピン入力は、対応関係からの理解の容易さから出力レジスタと入力レジスタで統一表現されています。一部の用語がより適切と思われる名称に変更されています。必要と思われる部分には()内に英語表記や略称などを残す形で表記しています。

青字の部分はリンクとなっています。一般的に赤字の0,1は論理0,1を表します。その他の赤字は重要な部分を表します。

世界的な販売とサービス

米国	亜細亜/太平洋	亜細亜/太平洋	欧州
本社 2355 West Chandler Blvd. Chandler, AZ 85224-6199 Tel: 480-792-7200 Fax: 480-792-7277 技術支援: www.microchip.com/support ウェブアドレス: www.microchip.com	オーストラリア - シドニー Tel: 61-2-9868-6733 中国 - 北京 Tel: 86-10-8569-7000 中国 - 成都 Tel: 86-28-8665-5511 中国 - 重慶 Tel: 86-23-8980-9588 中国 - 東莞 Tel: 86-769-8702-9880 中国 - 広州 Tel: 86-20-8755-8029 中国 - 杭州 Tel: 86-571-8792-8115 中国 - 香港特别行政区 Tel: 852-2943-5100 中国 - 南京 Tel: 86-25-8473-2460 中国 - 青島 Tel: 86-532-8502-7355 中国 - 上海 Tel: 86-21-3326-8000 中国 - 瀋陽 Tel: 86-24-2334-2829 中国 - 深圳 Tel: 86-755-8864-2200 中国 - 蘇州 Tel: 86-186-6233-1526 中国 - 武漢 Tel: 86-27-5980-5300 中国 - 西安 Tel: 86-29-8833-7252 中国 - 廈門 Tel: 86-592-2388138 中国 - 珠海 Tel: 86-756-3210040	インド - ハンガロール Tel: 91-80-3090-4444 インド - ニューデリー Tel: 91-11-4160-8631 インド - プネー Tel: 91-20-4121-0141 日本 - 大阪 Tel: 81-6-6152-7160 日本 - 東京 Tel: 81-3-6880-3770 韓国 - 大邱 Tel: 82-53-744-4301 韓国 - ソウル Tel: 82-2-554-7200 マレーシア - クアラルンプール Tel: 60-3-7651-7906 マレーシア - ペナン Tel: 60-4-227-8870 フィリピン - マニラ Tel: 63-2-634-9065 シンガポール Tel: 65-6334-8870 台湾 - 新竹 Tel: 886-3-577-8366 台湾 - 高雄 Tel: 886-7-213-7830 台湾 - 台北 Tel: 886-2-2508-8600 タイ - バンコク Tel: 66-2-694-1351 ベトナム - ホーチミン Tel: 84-28-5448-2100	オーストラリア - ウェルズ Tel: 43-7242-2244-39 Fax: 43-7242-2244-393 デンマーク - コペンハーゲン Tel: 45-4485-5910 Fax: 45-4485-2829 フィンランド - エスポー Tel: 358-9-4520-820 フランス - パリ Tel: 33-1-69-53-63-20 Fax: 33-1-69-30-90-79 ドイツ - ガルピング Tel: 49-8931-9700 ドイツ - ハーン Tel: 49-2129-3766400 ドイツ - ハイムブロン Tel: 49-7131-72400 ドイツ - カールスルーエ Tel: 49-721-625370 ドイツ - ミュンヘン Tel: 49-89-627-144-0 Fax: 49-89-627-144-44 ドイツ - ローゼンハイム Tel: 49-8031-354-560 イスラエル - ホト ハシャロン Tel: 972-9-775-5100 イタリア - ミラノ Tel: 39-0331-742611 Fax: 39-0331-466781 イタリア - ハトバ Tel: 39-049-7625286 オランダ - テルネン Tel: 31-416-690399 Fax: 31-416-690340 ノルウェー - トロンハイム Tel: 47-72884388 ポーランド - ワルシャワ Tel: 48-22-3325737 ルーマニア - ブカレスト Tel: 40-21-407-87-50 スペイン - マドリード Tel: 34-91-708-08-90 Fax: 34-91-708-08-91 スウェーデン - イェテボリ Tel: 46-31-704-60-40 スウェーデン - ストックホルム Tel: 46-8-5090-4654 イギリス - ウォーキングム Tel: 44-118-921-5800 Fax: 44-118-921-5820
アトランタ Duluth, GA Tel: 678-957-9614 Fax: 678-957-1455 オースチン TX Tel: 512-257-3370 ホストン Westborough, MA Tel: 774-760-0087 Fax: 774-760-0088 シカゴ Itasca, IL Tel: 630-285-0071 Fax: 630-285-0075 ダラス Addison, TX Tel: 972-818-7423 Fax: 972-818-2924 デトロイト Novi, MI Tel: 248-848-4000 ヒューストン TX Tel: 281-894-5983 インディアナポリス Noblesville, IN Tel: 317-773-8323 Fax: 317-773-5453 Tel: 317-536-2380 ロサンゼルス Mission Viejo, CA Tel: 949-462-9523 Fax: 949-462-9608 Tel: 951-273-7800 ローリー NC Tel: 919-844-7510 ニューヨーク NY Tel: 631-435-6000 サンホセ CA Tel: 408-735-9110 Tel: 408-436-4270 カナダ - トロント Tel: 905-695-1980 Fax: 905-695-2078			