

### 序説

お客様が受け取ったATtiny202/204/402/404/406デバイスはこの文書で記述される異常を除き、現在のデバイスのデータシート([www.microchip.com/DS40002318](http://www.microchip.com/DS40002318))に対して機能的に一致します。この文書で記述される障害はATtiny202/204/402/404/406デバイスの将来の改訂で処置されるかもしれません。

**注:** ・この文書は現在と過去の全てのシリコン版からの全てのシリコン障害問題を要約します。

- ・特定デバイスに対するデバイス識別と改訂のIDのより多くの詳細な情報については、デバイスの現在のデータシート([www.microchip.com/DS40002318](http://www.microchip.com/DS40002318))でデバイス/改訂ID部分を参照するか、または手助けのために最寄りのMicrochip営業所にお問い合わせください。

本書は一般の方々の便宜のため有志により作成されたもので、Microchip社とは無関係であることを御承知ください。しおりの[はじめに]での内容にご注意ください。

## 1. シリコン問題要約

## 凡例

- 障害は適用されません。
- × 障害が適用されます。

周辺機能	簡単な説明	改訂	シリコン改訂の有効性			
			B(注)	C		
デバイス	2.2.1. 日付符号727,728,1728(2017年27/28週)のデバイスに於いて校正されていない温度感知器		×	-		
	2.2.2. 校正値の自動設定を妨げるFUSE.OSCCFGのOSCLOCKヒューズの'1'書き込み		×	×		
	2.2.3. 特定アドレス空間への連続書き込みの場合に失われる書き込み操作		×	×		
ADC	2.3.1. ADC自由走行動作禁止後に実行される1つの余分な測定		×	×		
	2.3.2. 1.5MHzを超えるCLKADCと25%デューティサイクル設定で保証できないADC機能		×	×		
	2.3.3. 1.5MHzを超えるCLKADCとVDD<2.7Vで低下するADC性能		×	×		
	2.3.4. ADCを禁止すると立往生する保留中の事象		×	×		
CCL	2.4.1. OUTENが'1'に設定されることを必要とする連結動作でのLUT接続		×	×		
	2.4.2. 機能しないDラッチ		×	×		
	2.4.3. 単一LUT構成変更にCCLの禁止が必要		×	×		
NVMCTRL	2.5.1. NVMCTRL.CTRLAレジスタの不正なリセット値		×	×		
PORTMUX	2.6.1. 波形出力3~5も変えるTCA0波形出力0~2用代替出力ピン選択		×	×		
RTC	2.7.1. RTC.CTRLAレジスタへのどの書き込みもRTCとPITの前置分周計数器をリセット		×	×		
	2.7.2. RTC禁止がPITを停止		×	×		
TCA	2.8.1. NORMALとFRQの動作で計数方向をリセットする再始動		×	×		
TCB	2.9.1. 選んだクロック周期を超えなければならない最小事象持続期間		×	×		
	2.9.2. TCBの再始動を強制しないTCA再始動指令		×	×		
	2.9.3. 8ビットPWM動作で16ビットレジスタとして機能するCCMPとCNTのレジスタ		×	×		
USART	2.10.1. 送信部禁止時に解除されないTxDピン無効化		×	×		
	2.10.2. 誤った開始ビットを起こすかもしれない直前のメッセージでのフレーム異常		×	×		
	2.10.3. LIN同期領域確認時に支援されない全範囲デューティサイクル		×	×		
	2.10.4. TxDが出力として構成設定される時に動かないオープンドレイン動作		×	×		

注: この版がシリコンの初公開です。

## 2. シリコン障害問題

### 2.1. 障害詳細

- 障害は適用されません。
- × 障害が適用されます。

### 2.2. デバイス

#### 2.2.1. 日付符号727,728,1728(2017年27/28週)のデバイスに於いて校正されていない温度感知器

温度感知器は日付符号(QFN外周器で使われる)727/728と(SOIC外周器で使われる)1728を持つデバイスで校正されていません。

対策/対処:

温度感知器校正データが必要とされる場合、影響を及ぼされる日付符号を持つデバイスはMicrochip RMAサービスを通して返すことができるかもしれません。この日付符号を持つデバイスはMicrochipによってもはや出荷されていません。

影響を及ぼされるシリコン改訂

改訂	B	C																		
影響	×	-																		

#### 2.2.2. 校正値の自動設定を妨げるFUSE.OSCCFGのOSCLOCKヒューズの'1'書き込み

発振器構成設定(FUSE.OSCCFG)の発振器施錠(OSCLOCK)ヒューズの'1'書き込みは識別列からの自動校正値設定を妨げます。デバイスは未校正のOSC20M発振器で動きます。

対策/対処:

発振器校正値を施錠するのにOSCLOCKを使わないでください。発振器校正値は主クロック元としてOSC20M発振器使用時に主クロック施錠(CLKCTRL.MCLKLOCK)の施錠許可(LOCKEN)に'1'を書くことによって施錠することができます。

影響を及ぼされるシリコン改訂

改訂	B	C																		
影響	×	×																		

#### 2.2.3. 特定アドレス空間への連続書き込みの場合に失われる書き込み操作

アドレス $\geq 64$ へのST/STD/STS命令に続く、アドレス $< 64$ へのST/STD命令または休止制御器の制御A(SLPCTRL.CTRLA)レジスタへの書き込みのどちらでも最後の書き込みを失います。

対策/対処:

書き込み操作の消失を避けるため、アドレス空間に応じて以下の対策の1つを使ってください。

- ・アドレス $< 64$ への書き込み前にNOP命令を挿入するか、またはST/STDの代わりにOUT命令を使ってください。
- ・SLPCTRL.CTRLAレジスタへの書き込み前にNOP命令を挿入してください。

影響を及ぼされるシリコン改訂

改訂	B	C																		
影響	×	×																		

## 2.3. ADC - A/D変換器

### 2.3.1. ADC自由走行動作禁止後に実行される1つの余分な測定

ADC制御レジスタの自由走行(ADCn.CTRLA.FREERUN)解除(0)後にADCは1つの追加測定を実行するかもしれません。

対策/対処:

自由走行動作を直ちに停止するにはADC制御レジスタの許可(ADCn.CTRLA.ENABLE)に'0'を書いてください。

影響を及ぼされるシリコン改訂

改訂	B	C																		
影響	×	×																		

### 2.3.2. 1.5MHzを超えるCLKADCと25%デューティ サイクル設定で保証できないADC機能

'1'に設定したADC校正レジスタのデューティ サイクル(ADCn.CALIB.DUTYCYC)でCLKADC>1.5MHzの場合、ADC機能は保証することができません。

対策/対処:

ADCがCLKADC>1.5MHzで動作する場合、ADCn.CALIB.DUTYCYCは'0'(50%デューティ サイクル)に設定されなければなりません。

影響を及ぼされるシリコン改訂

改訂	B	C																				
影響	×	×																				

### 2.3.3. 1.5MHzを超えるCLKADCとVDD<2.7Vで低下するADC性能

VDD<2.7Vの間にCLKADC>1.5MHzでADCn.CALIB.DUTYCYCが'0'に設定される場合、ADCの積分非直線性誤差(INL)性能が低下します。

対策/対処:

ありません。

影響を及ぼされるシリコン改訂

改訂	B	C																				
影響	×	×																				

### 2.3.4. ADCを禁止すると立往生する保留中の事象

事象起動変換中にADCが禁止された場合、事象が解除されません。

対策/対処:

ADCを禁止する前に事象制御レジスタの事象入力開始(ADCn.EVCTRL.STARTEI)ビットを解除(0)して変換完了を待ってください。

影響を及ぼされるシリコン改訂

改訂	B	C																				
影響	×	×																				

## 2.4. GCL – 構成設定可能な注文論理回路

### 2.4.1. OUTENが'1'に設定されることを必要とする連結動作でのLUT接続

連結動作でのLUT接続は入力元を提供するLUTに対して出力許可(LUTnCTRLA.OUTEN)が'1'に設定されることを必要とします。

対策/対処:

LUTを連結するのに事象チャンネルを使うか、または対応する入出力ピンを他の目的に使わないでください。

影響を及ぼされるシリコン改訂

改訂	B	C																				
影響	×	×																				

### 2.4.2. 機能しないDラッチ

CCLのDラッチが機能しません。

対策/対処:

ありません。

影響を及ぼされるシリコン改訂

改訂	B	C																				
影響	×	×																				

### 2.4.3. 単一LUT構成変更にCCLの禁止が必要

LUTを再構成設定するには初めにCCL周辺機能が禁止(制御A(CCL.CTRLA)レジスタの許可(ENABLE)に'0'書き込み)されなければなりません。ENABLEへの'0'書き込みは全てのLUTを禁止し、再構成設定下でないLUTに影響を及ぼします。

対策/対処:

ありません。

影響を及ぼされるシリコン改訂

改訂	B	C																			
影響	×	×																			

2.5. NVMCTRL - 不揮発性メモリ制御器

2.5.1. NVMCTRL.CTRLAレジスタの不正なリセット値

或る場合に制御A(NVMCTRL.CTRLA)のリセット値が'\$00'ではありません。予約ビットでさえリセット後に'1'として読むことが有り得ます。

対策/対処:

初期値を無視してください。

影響を及ぼされるシリコン改訂

改訂	B	C																			
影響	×	×																			

2.6. PORTMUX - ポート多重器

2.6.1. 波形出力3~5も変えるTCA0波形出力0~2用代替出力ピン選択

TCA0が分割動作で動く時にポート多重器制御C(PORTMUX.CTRLC)でTCA0に対する代替出力ピン選択は記述されるように動きません。(訳注)WO4とWO5は全デバイス、WO1~3はデバイスによって代替ピンがありません。

- PORTMUX.CTRLCのビット0への'1'書き込みはWO0とWO3の両ピン位置を移動します。
- PORTMUX.CTRLCのビット1への'1'書き込みはWO1とWO4の両ピン位置を移動します。
- PORTMUX.CTRLCのビット2への'1'書き込みはWO2とWO5の両ピン位置を移動します。

PORTMUX.CTRLCのビット5~3は機能しません。

対策/対処:

ありません。

影響を及ぼされるシリコン改訂

改訂	B	C																			
影響	×	×																			

2.7. RTC - 実時間計数器

2.7.1. RTC.CTRLAレジスタへのどの書き込みもRTCとPITの前置分周計数器をリセット

RTC制御A(RTC.CTRLA)レジスタへのどの書き込みも15ビット前置分周器をリセットします。次の計数はリセット後に1/2前置分周器周期を引き起こし、リセット発生時に応じて意図した周期の0.5~1.5倍の周期長になります。

対策/対処:

ありません。

影響を及ぼされるシリコン改訂

改訂	B	C																			
影響	×	×																			

2.7.2. RTC禁止がPITを停止

RTC許可(RTC.CTRLA.RTCEN)への'0'書き込みはPITを停止します。

周期割り込み計時器許可(RTC.PITCTRLA.PITEN)への'0'書き込みはRTCを停止します。

対策/対処:

この単位部の何れかが使われている場合にRTCやPITを禁止しないでください。

影響を及ぼされるシリコン改訂

改訂	B	C																			
影響	×	×																			

**2.8. TCA – タイマ/カウンタA型**

**2.8.1. NORMALとFRQの動作で計数方向をリセットする再始動**

TCAが標準(NORMAL)または周波数(FRQ)の動作(制御B(TCAn.CTRLB)の波形生成動作(WGMODE)が'000'または'001')に構成設定されると、強制再始動(RESTART)指令や再始動事象は方向を既定にリセットします。既定は上昇計数です。

対策/対処:

ありません。

影響を及ぼされるシコン改訂

改訂	B	C																										
影響	×	×																										

**2.9. TCB – タイマ/カウンタB型**

**2.9.1. 選んだクロック周期を超えなければならない最小事象持続期間**

事象検出はTCBnが選んだクロック元(制御A(TCBn.CTRLA)のクロック選択(CLKSEL))の周期よりも短いHigh/Low期間を持つ入力事象を受け取る場合に失敗します。これは制限時間検査(TIMEOUT)、計数捕獲(CAPT)、計数捕獲周波数/パルス幅測定(FRQPW)のTCB動作(制御B(TCBn.CTRLB)の計時器動作(CNTMODE))に適用します。

対策/対処:

入力事象のHigh/Low期間が選んだクロック元(制御A(TCBn.CTRLA)のクロック選択(CLKSEL))の周期と等しいか長いことを確実にしてください。

影響を及ぼされるシコン改訂

改訂	B	C																										
影響	×	×																										

**2.9.2. TCBの再始動を強制しないTCA再始動指令**

TCBが同期更新(SYNCUPD)動作で動いている時にTCA再始動指令がTCBの再始動を強制しません。TCBはTCA溢れ(OVF)後にだけ再始動されます。

対策/対処:

ありません。

影響を及ぼされるシコン改訂

改訂	B	C																										
影響	×	×																										

**2.9.3. 8ビットPWM動作で16ビットレジスタとして機能するCCMPとCNTのレジスタ**

TCBが8ビットPWM動作(制御B(TCBn.CTRLB)の計時器動作(CNTMODE)が'111')で動く時に、計数(CNT)と比較/捕獲(CCMP)のレジスタに対する下位と上位のバイトは読み書きに関して16ビットレジスタとして機能します。これらは独立して読み書きすることができます。

対策/対処:

16ビットレジスタアクセスを使ってください。更なる情報についてはデータシートを参照してください。

影響を及ぼされるシコン改訂

改訂	B	C																										
影響	×	×																										

**2.10. USART – 万能同期/非同期送受信器**

**2.10.1. 送信部禁止時に解除されないTxDピン無効化**

USARTは次の場合にTxDピンの無効化を解除しません。

- USART受信部が禁止されている(制御B(USARTn.CTRLB)の受信許可(RXEN)が'0'の間)にUSARTn.CTRLBの送信許可(TXEN)ビットへの'0'書き込みによってUSART送信部が禁止される場合
- USARTn.CTRLBでTXENとRXENのビットに'0'を書くことによってUSARTの送信部と受信部の両方が同時に禁止される場合

対策/対処:

次の2つの可能な対策があります。

- 送信部を禁止する(USARTn.CTRLBのTXENへの'0'書き込みの間、受信部が許可されている(USARTn.CTRLBのRXENが'1'である)ことを確実にしてください。
- 送信部禁止後にUSART内の何れかのレジスタに書いてください。これはTxDピンのピン無効化を解除するために充分長い間USARTを開始します。

影響を及ぼされるシリコン改訂

改訂	B	C																												
影響	×	×																												

2.10.2. 誤った開始ビットを起こすかもしれない直前のメッセージでのフレーム異常

設定(1)されたフレーム異常フラグ(RXDATAH.FERR)を持つフレームを受信してRxD線がHighになる前に受信データ下位バイト(RXDATAL)を読む場合、誤った開始ビット検出が起動します。

対策/対処:

例えば、RxDピンが配置されたポート入力(PORTn.IN)のビットをポーリングすることにより、RXDATAを読む前にRxDピンがHighになるのを待ってください。

影響を及ぼされるシリコン改訂

改訂	B	C																												
影響	×	×																												

2.10.3. LIN同期領域確認時に支援されない全範囲デューティ サイクル

LIN同期領域に対して、USARTはLIN仕様で記述されるような下降端間の時間の代わりに±15%内で各ビットを確認し、これは43.5%の最小デューティ サイクルと57.5%の最大デューティ サイクルを許します。

対策/対処:

ありません。

影響を及ぼされるシリコン改訂

改訂	B	C																												
影響	×	×																												

2.10.4. TxDが出力として構成設定される時に動かないオープントレイン動作

USART TxDピンが出力として構成設定されると、オープントレイン動作が許可されて居るか否かに関わらず、ピンをHighに駆動し得ます。

対策/対処:

オープントレイン動作使用時に方向(PORTx.DIR)の対応するビットに'0'を書くことによってTxDピンを入力として構成設定してください。

影響を及ぼされるシリコン改訂

改訂	B	C																												
影響	×	×																												



### 3. データシート説明

デバイスのデータシート([www.microchip.com/DS40002318](http://www.microchip.com/DS40002318))の最新版に対して以降の誤植修正と説明に注意してください。

**注:** 修正は太字で示されます。可能な場合、明確にするため、元の太字の文字書式は削除されています。

#### 3.1. SPI – 直列周辺インターフェース

##### 3.1.1. SPIクロック

「動作」-「従装置動作」項と「動作」-「従装置動作」-「緩衝動作」項に対して明確化が行われました。機能的な変更は**太字**で示されません。

##### 24.3.2.2. 従装置動作

従装置動作で、SPI周辺機能は主装置からSPIクロックと従装置選択を受け取ります。従装置動作は3つの動作形態、1つの標準動作と緩衝動作の2つの構成設定を支援します。従装置動作で、制御論理回路はSCKピンでやって来る信号を採取します。~~このクロック信号の正しい採取を保証するため、最小のLowとHighの期間は各々2周辺機能クロック周期よりも長くなければなりません。~~

##### 24.3.2.2.2. 緩衝動作

データ衝突を避けるため、SPI周辺機能は制御B(SPI<sub>IN</sub>.CTRLB)レジスタの緩衝動作許可(BUFEN)ビットに'1'を書くことによって緩衝動作に構成設定することができます。

この動作では2つの受信緩衝部と1つの送信緩衝部を持ちます。双方は独立した割り込み要求フラグの送信完了と受信完了を持ちます。図24-1.は追加の緩衝部を示します。

緩衝動作が許可される時に2つの異なる方法で動くことができます。制御B(SPI<sub>IN</sub>.CTRLB)レジスタの緩衝動作受信待機(BUFWR)ビットは緩衝動作がどう動くかを制御します。タイミング構成図を含みそれらがどう動くかの詳細が下で記述されます。

**注:** 緩衝動作で従装置として動作し、SPIクロックが最大周波数に近いと、従装置は連続転送間の最初の採取端に対して時間内にデータを準備できないかもしれません。詳細については「電気的特性」の「SPI」項を参照してください。

### 3.2. 電気的特性

#### 3.2.1. 消費電力

表33-5.でパワーダウン休止動作の消費電力の明確化が行われました。機能的な変更は**太字**で示されます。

表33-5. パワーダウン、スタンバイとリセット動作での消費電力

動作	説明	条件	代表 (25°C)	最大 (25°C)	最大 (85°C) (注)	最大 (125°C)	単位	
スタンバイ	スタンバイ動作消費電力	内部OSCULP32Kからの 1.024kHzでRTC走行	VDD=3V	0.7	3.0	6.0	8.0	μA
パワーダウン /スタンバイ	全ての周辺機能が停止される時のパワーダウンとスタンバイの消費電力は同じです。	全周辺機能停止	VDD=3V	0.1	<b>0.6</b>	5.0	7.0	
リセット	リセット消費電力	リセット線フルダウン	VDD=3V	100	-	-	-	

**注:** これらの値は特性付けに基づき、製造限度検査によって含まれません。

#### 3.2.2. 入出力ピン特性

「電気的特性」章の表33-15.でプルアップ抵抗の最大値の明確化が行われました。機能的な変更は**太字**で示されます。



表33-15. 入出力ピン特性 (別の特記無き場合、T=-40~105°C、VDD=1.8~5.5V)

シンボル	説明	条件	最小	代表	最大	単位
VIL	Lowレベル入力電圧 (RESETピンを除く)		-0.2	-	0.3×VDD	V
VIL2	Lowレベル入力電圧 (RESETピン)		-0.2	-	0.3×VDD	
VIH	Highレベル入力電圧 (RESETピンを除く)		0.7×VDD	-	VDD+0.2	
VIH2	Highレベル入力電圧 (RESETピン)		0.7×VDD	-	VDD+0.2	
VOL	Lレベル出力電圧 (I/OとしてのRESETピンを除く)	VDD=1.8V, IOL=1.5mA	-	-	0.36	
		VDD=3V, IOL=7.5mA	-	-	0.6	
		VDD=5V, IOL=15mA	-	-	1	
VOH	Hレベル出力電圧 (I/OとしてのRESETピンを除く)	VDD=1.8V, IOH=1.5mA	1.44	-	-	
		VDD=3V, IOH=7.5mA	2.4	-	-	
		VDD=5V, IOH=15mA	4	-	-	
VOL2	Lレベル出力電圧 (I/OとしてのRESETピン)	VDD=1.8V, IOL=0.1mA	-	-	0.36	
		VDD=3V, IOL=0.25mA	-	-	0.6	
		VDD=5V, IOL=0.5mA	-	-	1	
VOH2	Hレベル出力電圧 (I/OとしてのRESETピン)	VDD=1.8V, IOH=0.1mA	1.44	-	-	
		VDD=3V, IOH=0.25mA	2.4	-	-	
		VDD=5V, IOH=0.5mA	4	-	-	
IIH/IIL	I/Oピン入力漏れ電流 (I/OとしてのRESETピンを除く)	VDD=5.5V, High入力	-	<0.05	-	μA
		VDD=5.5V, Low入力	-	<0.05	-	
Itotal	ピン群毎の最大結合吸い込み電流 (注1)		-	-	100	mA
		ピン群毎の最大結合吐き出し電流 (注1)			100	
tRISE	上昇時間	VDD=3V, 負荷=20pF	-	2.5	-	ns
		VDD=5V, 負荷=20pF	-	1.5	-	
tFALL	下降時間	VDD=3V, 負荷=20pF	-	2.0	-	
		VDD=5V, 負荷=20pF	-	1.3	-	
CPIN	TWIピンを除くI/Oピン容量		-	3	-	pF
		TWIピン容量		10	-	
RP	プルアップ抵抗		20	35	60	kΩ

注1: ピン群x (Px7~0)。全ての入出力ポートに対して結合した連続的な吸い込み/吐き出しの電流はこの限度を超えるべきではありません。

### 3.2.3. SPI - タイミング特性

表33-17. SPI - タイミング特性でSPIクロックに関する明確化が行われました。機能的な変更は**太字**で示されます。

表33-17. SPI - タイミング特性

シンボル	説明	条件	最小	代表	最大	単位
$f_{SCK}$	SCKクロック周波数	主装置	-	-	10	MHz
$t_{SCK}$	SCK周期	主装置	100	-	-	
$t_{SCKW}$	SCK High/Low期間	主装置	-	$0.5 \times t_{SCK}$	-	
$t_{SCKR}$	SCK上昇時間	主装置	-	2.7	-	
$t_{SCKF}$	SCK下降時間	主装置	-	2.7	-	ns
$t_{MIS}$	入力データ準備時間	主装置	-	10	-	
$t_{MIH}$	入力データ保持時間	主装置	-	10	-	
$t_{MOS}$	SCK先行端対、出力データ準備時間	主装置	-	$0.5 \times t_{SCK}$	-	
$t_{MOH}$	SCKからの出力遅延時間	主装置	-	1.0	-	
$f_{SSCK}$	従装置SCKクロック周波数	従装置	-	-	5	MHz
$t_{SSCK}$	従装置SCK周期	従装置	$6 \times t_{CLK\_PER}$	-	-	
$t_{SSCKW}$	SCK High/Low期間	従装置	$3 \times t_{CLK\_PER}$	-	-	
$t_{SSCKR}$	SCK上昇時間	従装置	-	-	1600	
$t_{SSCKF}$	SCK下降時間	従装置	-	-	1600	
$t_{SIS}$	入力データ準備時間	従装置	0	-	-	
$t_{SIH}$	入力データ保持時間	従装置	$3 \times t_{CLK\_PER}$	-	-	ns
$t_{SSS}$	SCK先行端に対する $\overline{SS}$ ↓ 準備時間	従装置	-	$t_{CLK\_PER}$	-	
$t_{SSH}$	SCK後行端からの $\overline{SS}$ Low保持時間	従装置	-	$t_{CLK\_PER}$	-	
$t_{SOS}$	SCKからの出力遅延時間	従装置	-	8.0	-	
$t_{SOH}$	SCKからの出力保持時間	従装置	-	13	-	
$t_{SOSS}$	$\overline{SS}$ ↓ からの出力準備時間	従装置	-	11	-	
$t_{SOSH}$	$\overline{SS}$ ↑ からの出力保持時間	従装置	-	8.0	-	

### 3.2.4. プログラミング時間

「プログラミング時間」項の明確化が行われました。表33-30.は「電気的特性」で「プログラミング時間から「メモリプログラミング仕様」に変更されました。機能的な変更は太字で示されます。

表33-30. メモリプログラミング仕様

シンボル	説明	最小	代表 (+)	最大	単位	条件
データ用EEPROMメモリ仕様						
EEE(*)	データEEPROMバイト耐久性	100000	-	-	消去/書き回数	-40°C ≤ TA ≤ +105°C
tEE_RET	保持特性	-	40	-	年	TA=55°C
tEE_PBC	ページ緩衝部解消時間 (PBC)	-	7	-	CLKCPU数	
tEE_EEER	EEPROM全体消去時間 (EEER)	-	4	-		
tEE_WP	ページ書き込み時間 (WP)	-	2	-		
tEE_ER	ページ消去時間 (ER)	-	2	-	ms	
tEE_ERWP	ページ消去/書き込み時間 (ERWP)	-	4	-		
プログラム用フラッシュメモリ仕様						
EFL(*)	フラッシュメモリセル耐久性	10000	-	-	消去/書き回数	-40°C ≤ TA ≤ +105°C
tFL_RET	保持特性	-	40	-	年	TA=55°C
VFL_UPDI	チップ消去操作VDD	VBODLEVEL0 (注1)	-	VDDMAX	V	
tFL_PBC	ページ緩衝部解消時間 (PBC)	-	7	-	CLKCPU数	
tFL_CHER	チップ消去時間 (CHER)	-	4	-		
tFL_WP	ページ書き込み時間 (WP)	-	2	-		
tFL_ER	ページ消去時間 (ER)	-	2	-		
tFL_ERWP	ページ消去/書き込み時間 (ERWP)	-	4	-	ms	
tFL_UPDI	UPDIでのチップ消去時間	-	50	-		4Kバイトフラッシュメモリ
		-	30	-		2Kバイトフラッシュメモリ

†: “代表”列のデータは別の定めがない限り、TA=25°CとVDD=3.0Vです。これらの要素は設計指針用だけで検査されません。

\*: これらの要素は特性付けされますが、製造で検査されません。

注1: チップ消去の間、BODLEVEL0で構成設定された低電圧検出器(BOD)がONを強制されます。VDD供給電圧がBODLEVEL0に対するVBOD未満の場合、消去の試みは失敗するでしょう。

## 4. 文書改訂履歴

注: この文書改訂はシリコン改訂と無関係です。

### 4.1. 改訂履歴

文書改訂	日付	注釈
A	2021年4月	<ul style="list-style-type: none"> <li>• 初回文書公開</li> </ul> <p>この文書の内容は</p> <ul style="list-style-type: none"> <li>• ATtiny202/402シリコン障害とデータシート説明</li> <li>• ATtiny204/404シリコン障害とデータシート説明</li> <li>• ATtiny406シリコン障害とデータシート説明</li> </ul> <p>から</p> <ul style="list-style-type: none"> <li>• ATtiny202/204/402/404/406シリコン障害とデータシート説明 (本文書)</li> </ul> <p>に再構築されました。</p> <p>更なる詳細については「<a href="#">4.2. 追補 - 廃止された改訂履歴</a>」を参照してください。</p> <p>以下の項目は廃止された文書の最新改訂と本文書間の変更を参照しています。</p> <ul style="list-style-type: none"> <li>• 障害を削除: <ul style="list-style-type: none"> <li>- USART: <ul style="list-style-type: none"> <li>• 活動動作で意図せず許可され得るフレーム開始検出</li> </ul> </li> </ul> </li> <li>• 対応するデータシートが正しい情報で更新されたため、古いデータシート説明を削除</li> </ul>
B	2023年8月	<ul style="list-style-type: none"> <li>• 文書: <ul style="list-style-type: none"> <li>- 編集上の更新</li> </ul> </li> <li>• シリコン障害問題追加: <ul style="list-style-type: none"> <li>- デバイス: 2.2.3. 特定アドレス空間への連続書き込みの場合に失われる書き込み操作</li> <li>- NVMCTRL: 2.5.1. NVMCTRL.CTRLAレジスタの不正なリセット値</li> </ul> </li> <li>• シリコン障害問題更新: <ul style="list-style-type: none"> <li>- デバイス: 2.2.2. 校正值の自動設定を妨げるFUSE.OSCCFGのOSCCLOCKヒューズの'1'書き込み</li> <li>- RTC: 2.7.1. RTC.CTRLAレジスタへのどの書き込みもRTCとPITの前置分周計数器をリセット</li> </ul> </li> <li>• 新規データシート説明追加: <ul style="list-style-type: none"> <li>- 電気的特性: 3.2.2. 入出力ピン特性</li> </ul> </li> </ul>
C	2024年4月	<ul style="list-style-type: none"> <li>• 文書: <ul style="list-style-type: none"> <li>- 編集上の更新</li> </ul> </li> <li>• 新規データシート説明追加: <ul style="list-style-type: none"> <li>- USART: <ul style="list-style-type: none"> <li>• 3.1.1. SPIクロック</li> </ul> </li> <li>- 電気的特性: <ul style="list-style-type: none"> <li>• 3.2.1. 消費電力 - 2μAから0.6μAに減らされたパワーダウン動作(最大25°C)での電力消費</li> <li>• 3.2.3. SPI - タイミング特性</li> <li>• 3.2.4. プログラミング時間</li> </ul> </li> </ul> </li> </ul>

## 4.2. 追補 – 廃止された改訂履歴

注: ピン数で編成された文書からの文書構造変更のため、参考として以下の文書履歴が提供されます。

- ATtiny202/402シリコン障害とデータシート説明 (DS40002123C)
- ATtiny204/404シリコン障害とデータシート説明 (DS40002124C)
- ATtiny406シリコン障害とデータシート説明 (DS40002125C)

### 4.2.1. 廃止された文書DS40002123

文書改訂	日付	注釈
A	2019年6月	初版文書公開
B	2019年10月	<ul style="list-style-type: none"> <li>• 文書雛形更新</li> <li>• ADC障害の「全ての条件に対して1.5MHzを超えるADCCLKで保証できないADC機能」は2つの分離された障害に分割されて書き直されました。</li> <li>• ADC電気的特性に対する説明を追加</li> </ul>
C	2020年12月	<ul style="list-style-type: none"> <li>• 改訂Cシリコンを追加</li> <li>• 新しい障害を追加: <ul style="list-style-type: none"> <li>- デバイス : 校正値の自動設定を妨げるFUSE.OSCCFGのOSCLOCKヒューズの'1'書き込み</li> <li>- ADC : ADCを禁止すると立往生する保留中の事象</li> <li>- CCL : 単一LUT構成変更にCCLの禁止が必要</li> <li>- TCA : NORMALとFRQの動作で計数方向をリセットする再始動</li> <li>- TCB : 8ビットPWM動作で16ビットレジスタとして動作するCCMPとCNTのレジスタ</li> <li>- USART : <ul style="list-style-type: none"> <li>• LIN同期領域確認時に支援されない全範囲デューティサイクル</li> <li>• TxDが出力として構成設定される時に動かないオープンドレイン動作</li> <li>• RXCIFが'0'の時に活動動作で意図せず許可され得るフレーム開始検出</li> </ul> </li> </ul> </li> </ul>

### 4.2.2. 廃止された文書DS40002124

文書改訂	日付	注釈
A	2019年6月	初版文書公開
B	2019年10月	<ul style="list-style-type: none"> <li>• 文書雛形更新</li> <li>• ADC障害の「全ての条件に対して1.5MHzを超えるADCCLKで保証できないADC機能」は2つの分離された障害に分割されて書き直されました。</li> <li>• ADC電気的特性に対する説明を追加</li> </ul>
C	2020年12月	<ul style="list-style-type: none"> <li>• 改訂Cシリコンを追加</li> <li>• 新しい障害を追加: <ul style="list-style-type: none"> <li>- デバイス : 校正値の自動設定を妨げるFUSE.OSCCFGのOSCLOCKヒューズの'1'書き込み</li> <li>- ADC : ADCを禁止すると立往生する保留中の事象</li> <li>- CCL : 単一LUT構成変更にCCLの禁止が必要</li> <li>- TCA : NORMALとFRQの動作で計数方向をリセットする再始動</li> <li>- TCB : 8ビットPWM動作で16ビットレジスタとして動作するCCMPとCNTのレジスタ</li> <li>- USART : <ul style="list-style-type: none"> <li>• LIN同期領域確認時に支援されない全範囲デューティサイクル</li> <li>• TxDが出力として構成設定される時に動かないオープンドレイン動作</li> <li>• RXCIFが'0'の時に活動動作で意図せず許可され得るフレーム開始検出</li> </ul> </li> </ul> </li> </ul>

## 4.2.3. 廃止された文書DS40002125

文書改訂	日付	注釈
A	2019年6月	初版文書公開
B	2019年10月	<ul style="list-style-type: none"> <li>・ 文書雛形更新</li> <li>・ ADC障害の「全ての条件に対して1.5MHzを超えるADCCLKで保証できないADC機能」は2つの分離された障害に分割されて書き直されました。</li> <li>・ ADC電気的特性に対する説明を追加</li> </ul>
C	2020年12月	<ul style="list-style-type: none"> <li>・ 改訂Cシロンを追加</li> <li>・ 新しい障害を追加: <ul style="list-style-type: none"> <li>- デバイス : 校正値の自動設定を妨げるFUSE.OSCCFGのOSCLOCKヒューズの'1'書き込み</li> <li>- ADC : ADCを禁止すると立往生する保留中の事象</li> <li>- CCL : 単一LUT構成変更にCCLの禁止が必要</li> <li>- TCA : NORMALとFRQの動作で計数方向をリセットする再始動</li> <li>- TCB : 8ビットPWM動作で16ビットレジスタとして動作するCCMPとCNTのレジスタ</li> <li>- USART : <ul style="list-style-type: none"> <li>・ LIN同期領域確認時に支援されない全範囲デューティサイクル</li> <li>・ TxDが出力として構成設定される時に動かないオープンドレイン動作</li> <li>・ RXCIFが'0'の時に活動動作で意図せず許可され得るフレーム開始検出</li> </ul> </li> </ul> </li> </ul>

## Microchip情報

### Microchipウェブ サイト

Microchipは[www.microchip.com/](http://www.microchip.com/)で当社のウェブ サイト経由でのオンライン支援を提供します。このウェブ サイトはお客様がファイルや情報を容易に利用可能にするのに使われます。利用可能な情報のいくつかは以下を含みます。

- **製品支援** – データシートと障害情報、応用記述と試供プログラム、設計資源、使用者の手引きとハードウェア支援資料、最新ソフトウェア配布と保管されたソフトウェア
- **一般的な技術支援** – 良くある質問(FAQ)、技術支援要求、オンライン検討グループ、Microchip設計協力課程会員一覧
- **Microchipの事業** – 製品選択器と注文の手引き、最新Microchip報道発表、セミナーとイベントの一覧、Microchip営業所の一覧、代理店と代表する工場

### 製品変更通知サービス

Microchipの製品変更通知サービスはMicrochip製品を最新に保つのに役立ちます。加入者は指定した製品系統や興味のある開発ツールに関連する変更、更新、改訂、障害情報がある場合に必ず電子メール通知を受け取ります。

登録するには[www.microchip.com/pcn](http://www.microchip.com/pcn)へ行って登録指示に従ってください。

### お客様支援

Microchip製品の使用者は以下のいくつかのチャネルを通して支援を受け取ることができます。

- 代理店または販売会社
- 最寄りの営業所
- 組み込み解決技術者(ESE:Embedded Solutions Engineer)
- 技術支援

お客様は支援に関してこれらの代理店、販売会社、またはESEに連絡を取るべきです。最寄りの営業所もお客様の手助けに利用できます。営業所と位置の一覧はこの資料の後ろに含まれます。

技術支援は[www.microchip.com/support](http://www.microchip.com/support)でのウェブ サイトを通して利用できます。

### Microchipデバイス コード保護機能

Microchip製品での以下のコード保護機能の詳細に注意してください。

- Microchip製品はそれら特定のMicrochipデータシートに含まれる仕様に合致します。
- Microchipは動作仕様内で意図した方法と通常条件下で使われる時に、その製品系統が安全であると考えます。
- Microchipはその知的所有権を尊重し、積極的に保護します。Microchip製品のコード保護機能を侵害する試みは固く禁じられ、デジタル ミレニアム著作権法に違反するかもしれません。
- Microchipや他のどの半導体製造業者もそのコードの安全を保証することはできません。コード保護は製品が”破ることができない”ことを当社が保証すると言うことを意味しません。コード保護は常に進化しています。Microchipは当社製品のコード保護機能を継続的に改善することを約束します。

### 法的通知

この刊行物と契約での情報は設計、試験、応用とのMicrochip製品の統合を含め、Microchip製品でだけ使えます。他の何れの方法でのこの情報の使用はこれらの条件に違反します。デバイス応用などに関する情報は皆さまの便宜のためにだけ提供され、更新によって取り換えられるかもしれません。皆さまの応用が皆さまの仕様に合致するのを保証するのは皆さまの責任です。追加支援については最寄りのMicrochip営業所にお問い合わせ頂くか、[www.microchip.com/en-us/support/design-help/client-support-services](http://www.microchip.com/en-us/support/design-help/client-support-services)で追加支援を得てください。

この情報はMicrochipによって「現状そのまま」で提供されます。Microchipは非侵害、商品性、特定目的に対する適合性の何れの黙示的保証やその条件、品質、性能に関する保証を含め、明示的にも黙示的にもその情報に関連して書面または表記された書面または黙示の如何なる表明や保証もしません。

如何なる場合においても、Microchipは情報またはその使用に関連するあらゆる種類の間接的、特別的、懲罰的、偶発的または結果的な損失、損害、費用または経費に対して責任を負わないものとします。法律で認められている最大限の範囲で、情報またはその使用に関連する全ての請求に対するMicrochipの全責任は、もしあれば、情報のためにMicrochipへ直接支払った料金を超えないものとします。生命維持や安全応用でのMicrochipデバイスの使用は完全に購入者の危険性で、購入者はそのような使用に起因する全ての損害、請求、訴訟、費用からMicrochipを擁護し、補償し、免責することに同意します。他に言及されない限り、Microchipのどの知的財産権下でも暗黙的または違う方法で許認可は譲渡されません。



## 商標

Microchipの名前とロゴ、Microchip、Adaptec、AVR、AVR、AVR Freaks、BesTime、BitCloud、CryptoMemory、CryptoRF、dsPIC、flexPWR、HELDO、IGLOO、JukeBlox、KeeLoq、Kleer、LANCheck、LinkMD、maXStylus、maXTouch、MediaLB、megaAVR、Microsemi、Microsemi、MOST、MOST、MPLAB、OptoLyzer、PIC、picoPower、PICSTART、PIC32、PolarFire、Prochip Designer、QTouch、SAM-BA、SenGenuity、SpyNIC、SST、SST、Super Flash、Symmetricom、SyncServer、Tachyon、TimeSource、tinyAVR、UNI/O、Vectron、XMEGAは米国と他の国に於けるMicrochip Technology Incorporatedの登録商標です。

AgileSwitch、ClockWorks、The Embedded Control Solutions Company、EtherSynch、Flashtec、Hyper Speed Control、HyperLight Load、IntelliMOS、Libero、motorBench、mTouch、Powermite 3、Precision Edge、ProASIC、ProASIC Plus、ProASIC Plus、Quiet-Wire、SmartFusion、SyncWorld、TimeCesium、TimeHub、TimePictra、TimeProvider、ZLは米国に於けるMicrochip Technology Incorporatedの登録商標です。

Adjacent Key Suppression、AKS、Analog-for-the-Digital Age、Any Capacitor、AnyIn、AnyOut、Augmented Switching、BlueSky、BodyCom、Clockstudio、CodeGuard、CryptoAuthentication、CryptoAutomotive、CryptoCompanion、CryptoController、dsPICDEM、dsPICDEM.net、Dynamic Average Matching、DAM、ECAN、Espresso T1S、EtherGREEN、EyeOpen、GridTime、IdealBridge、IGaT、In-Circuit Serial Programming、ICSP、INICnet、Intelligent Paralleling、IntelliMOS、Inter-Chip Connectivity、JitterBlocker、Knob-on-Display、MarginLink、maxCrypto、maxView、memBrain、Mindi、MiWi、MPASM、MPF、MPLAB Certified、MPLIB、MPLINK、mSiC、MultiTRAK、NetDetach、Omniscient Code Generation、PICDEM、PICDEM.net、PICkit、PICtail、Power MOS IV、Power MOS 7、PowerSmart、PureSilicon、QMatrix、REAL ICE、Ripple Blocker、RTAX、RTG4、SAM-ICE、Serial Quad I/O、simpleMAP、SimpliPHY、SmartBuffer、SmartHLS、SMART-I.S.、storClad、SQI、SuperSwitcher、SuperSwitcher II、Switchtec、SynchroPHY、Total Endurance、Trusted Time、TSHARC、Turing、USBCheck、VariSense、Vector Blox、VeriPHY、ViewSpan、WiperLock、XpressConnect、ZENAは米国と他の国に於けるMicrochip Technology Incorporatedの商標です。

SQTPは米国に於けるMicrochip Technology Incorporatedの役務標章です。

Adaptec、Frequency on Demand、Silicon Storage Technology、Symmcomは他の国に於けるMicrochip Technology Inc.の登録商標です。

GestICは他の国に於けるMicrochip Technology Inc.の子会社であるMicrochip Technology Germany II GmbH & Co. KGの登録商標です。

ここで言及した以外の全ての商標はそれら各々の会社の所有物です。

© 2024年、Microchip Technology Incorporatedとその子会社、不許複製

## 品質管理システム

Microchipの品質管理システムに関する情報については[www.microchip.com/quality](http://www.microchip.com/quality)を訪ねてください。

日本語© HERO 2024.

本データシートはMicrochipのATtiny202/204/402/404/406障害とデータシート説明の英語版資料(DS80000956C-2024年4月)の翻訳日本語版です。日本語では不自然となる重複する形容表現は省略されている場合があります。日本語では難解となる表現は大幅に意識されている部分もあります。必要に応じて一部加筆されています。頁割の変更により、原本より頁数が少なくなっています。

汎用入出力ポートの出力データレジスタとピン入力は、対応関係からの理解の容易さから出力レジスタと入力レジスタで統一表現されています。一部の用語がより適切と思われる名称に変更されています。必要と思われる部分には()内に英語表記や略称などを残す形で表記しています。

青字の部分はリンクとなっています。一般的に赤字の0,1は論理0,1を表します。その他の赤字は重要な部分を表します。

# 世界的な販売とサービス

米国	亜細亜/太平洋	亜細亜/太平洋	欧州
<b>本社</b> 2355 West Chandler Blvd. Chandler, AZ 85224-6199 Tel: 480-792-7200 Fax: 480-792-7277 技術支援: <a href="http://www.microchip.com/support">www.microchip.com/support</a> ウェブアドレス: <a href="http://www.microchip.com">www.microchip.com</a>	<b>オーストラリア - シドニー</b> Tel: 61-2-9868-6733 <b>中国 - 北京</b> Tel: 86-10-8569-7000 <b>中国 - 成都</b> Tel: 86-28-8665-5511 <b>中国 - 重慶</b> Tel: 86-23-8980-9588 <b>中国 - 東莞</b> Tel: 86-769-8702-9880 <b>中国 - 広州</b> Tel: 86-20-8755-8029 <b>中国 - 杭州</b> Tel: 86-571-8792-8115 <b>中国 - 香港特别行政区</b> Tel: 852-2943-5100 <b>中国 - 南京</b> Tel: 86-25-8473-2460 <b>中国 - 青島</b> Tel: 86-532-8502-7355 <b>中国 - 上海</b> Tel: 86-21-3326-8000 <b>中国 - 瀋陽</b> Tel: 86-24-2334-2829 <b>中国 - 深圳</b> Tel: 86-755-8864-2200 <b>中国 - 蘇州</b> Tel: 86-186-6233-1526 <b>中国 - 武漢</b> Tel: 86-27-5980-5300 <b>中国 - 西安</b> Tel: 86-29-8833-7252 <b>中国 - 廈門</b> Tel: 86-592-2388138 <b>中国 - 珠海</b> Tel: 86-756-3210040	<b>インド - ハンガロール</b> Tel: 91-80-3090-4444 <b>インド - ニューデリー</b> Tel: 91-11-4160-8631 <b>インド - プネー</b> Tel: 91-20-4121-0141 <b>日本 - 大阪</b> Tel: 81-6-6152-7160 <b>日本 - 東京</b> Tel: 81-3-6880-3770 <b>韓国 - 大邱</b> Tel: 82-53-744-4301 <b>韓国 - ソウル</b> Tel: 82-2-554-7200 <b>マレーシア - クアラルンプール</b> Tel: 60-3-7651-7906 <b>マレーシア - ペナン</b> Tel: 60-4-227-8870 <b>フィリピン - マニラ</b> Tel: 63-2-634-9065 <b>シンガポール</b> Tel: 65-6334-8870 <b>台湾 - 新竹</b> Tel: 886-3-577-8366 <b>台湾 - 高雄</b> Tel: 886-7-213-7830 <b>台湾 - 台北</b> Tel: 886-2-2508-8600 <b>タイ - バンコク</b> Tel: 66-2-694-1351 <b>ベトナム - ホーチミン</b> Tel: 84-28-5448-2100	<b>オーストラリア - ウェルズ</b> Tel: 43-7242-2244-39 Fax: 43-7242-2244-393 <b>デンマーク - コペンハーゲン</b> Tel: 45-4485-5910 Fax: 45-4485-2829 <b>フィンランド - エスポー</b> Tel: 358-9-4520-820 <b>フランス - パリ</b> Tel: 33-1-69-53-63-20 Fax: 33-1-69-30-90-79 <b>ドイツ - ガルピング</b> Tel: 49-8931-9700 <b>ドイツ - ハーン</b> Tel: 49-2129-3766400 <b>ドイツ - ハイムブロン</b> Tel: 49-7131-72400 <b>ドイツ - カールスルーエ</b> Tel: 49-721-625370 <b>ドイツ - ミュンヘン</b> Tel: 49-89-627-144-0 Fax: 49-89-627-144-44 <b>ドイツ - ローゼンハイム</b> Tel: 49-8031-354-560 <b>イスラエル - ホト ハシャロン</b> Tel: 972-9-775-5100 <b>イタリア - ミラノ</b> Tel: 39-0331-742611 Fax: 39-0331-466781 <b>イタリア - ハトバ</b> Tel: 39-049-7625286 <b>オランダ - テルネン</b> Tel: 31-416-690399 Fax: 31-416-690340 <b>ノルウェー - トロンハイム</b> Tel: 47-72884388 <b>ポーランド - ワルシャワ</b> Tel: 48-22-3325737 <b>ルーマニア - ブカレスト</b> Tel: 40-21-407-87-50 <b>スペイン - マドリッド</b> Tel: 34-91-708-08-90 Fax: 34-91-708-08-91 <b>スウェーデン - イェテボリ</b> Tel: 46-31-704-60-40 <b>スウェーデン - ストックホルム</b> Tel: 46-8-5090-4654 <b>イギリス - ウォーキングム</b> Tel: 44-118-921-5800 Fax: 44-118-921-5820
<b>アトランタ</b> Duluth, GA Tel: 678-957-9614 Fax: 678-957-1455 <b>オースチン TX</b> Tel: 512-257-3370 <b>ホストン</b> Westborough, MA Tel: 774-760-0087 Fax: 774-760-0088 <b>シカゴ</b> Itasca, IL Tel: 630-285-0071 Fax: 630-285-0075 <b>ダラス</b> Addison, TX Tel: 972-818-7423 Fax: 972-818-2924 <b>デトロイト</b> Novi, MI Tel: 248-848-4000 <b>ヒューストン TX</b> Tel: 281-894-5983 <b>インディアナポリス</b> Noblesville, IN Tel: 317-773-8323 Fax: 317-773-5453 Tel: 317-536-2380 <b>ロサンゼルス</b> Mission Viejo, CA Tel: 949-462-9523 Fax: 949-462-9608 Tel: 951-273-7800 <b>ローリー NC</b> Tel: 919-844-7510 <b>ニューヨーク NY</b> Tel: 631-435-6000 <b>サンホセ CA</b> Tel: 408-735-9110 Tel: 408-436-4270 <b>カナダ - トロント</b> Tel: 905-695-1980 Fax: 905-695-2078			