

本書は一般の方々の便宜のため有志により作成されたもので、Atmel社とは無関係であることを御承知ください。しおりの[はじめに]での内容にご注意ください。

AVR[®] STK501

使用者の手引き



目次

第1章

概要	1-1
1.1 特徴	1-1
1.2 支援デバイス	1-1

第2章

STK501アダプタの使用法	2-1
2.1 STK500スタータキットへの接続	2-1
2.1.1 支援デバイスの配置	2-1
2.2 ポート(PORT)コネクタ	2-2
2.2.1 ポートE (PORTE), ポートF (PORTF)	2-2
2.2.2 ポートG/補助 (PORTG/AUX)	2-2
2.2.2.1 ポートG0~4 (PG0~PG4)	2-2
2.2.2.2 アドレス16 (A16)	2-2
2.2.2.3 外部SRAM許可 (SRAMEN)	2-2
2.2.2.4 プログラミング許可 (PEN)	2-2
2.3 支援デバイスのプログラミング	2-3
2.3.1 ISP(実装書き込み)プログラミング	2-3
2.3.2 高電圧プログラミング	2-4
2.4 JTAGコネクタ	2-5
2.5 外部SRAM	2-5
2.5.1 アドレス16 (A16)	2-6
2.5.2 外部SRAM許可 (SRAMEN)	2-6
2.6 RAM上位アドレス (RAM HIGH ADDRESS) ジャンパ	2-7
2.7 A7~0 (A[7:0]) コネクタ	2-7
2.8 AT90S8515, ATmega8515/161/162でのSRAMインターフェースの使い方	2-7
2.9 タイマ用発振器 (TOSC) スイッチ	2-8
2.10 RS-232C ポート	2-8

第3章

障害対策の指針	3-1
---------	-----

第4章

技術的仕様	4-1
-------	-----

第5章

技術支援	5-1
------	-----

第6章

全回路図	6-1
------	-----



STK501はAtmel社製STK500開発基板へ64ピンAVRデバイスに対する支援を追加するために設計されたアダプタ基板です。[支援デバイス一覧](#)をご覧ください。

STK501は支援デバイスの新機能の完全利用を可能にするハードウェアやコネクタ、ジャンパを含み、同時にZIF(挿入力ゼロ)ソケットが試作に対するTQFP外圍器の使用を容易にします。

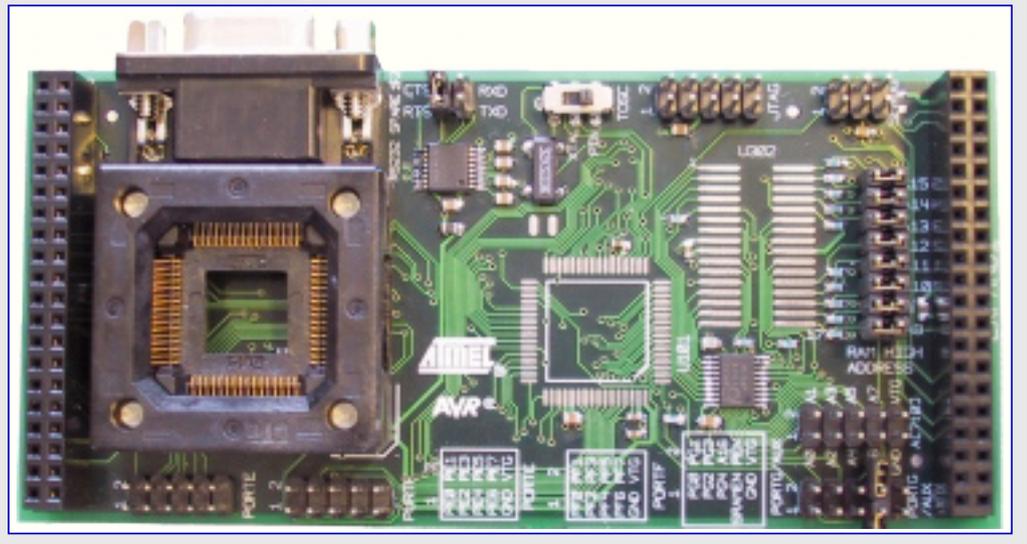
この使用者の手引きは上級者用の完全な技術的参考だけでなく、一般的な開始時の案内役も勤めます。

新規デバイスの追加支援に加え、それまでSTK500で支援されない周辺機能の支援も新規追加します。追加RS-232ポートと外部SRAMインターフェースが新機能に含まれます。2つのU(S)ARTやXRAMインターフェース付きデバイスはSTK501基板の新しい機能が利用できます。

1.1 特徴

- STK500 適合
- AVR Studio® 適合
- TQFP外圍器用挿入力ゼロ(ZIP)ソケット
- エミュレータ アダプタ用TQFP配線パターン
- チップ上エミュレート(内蔵デバッグ)用JTAG コネクタ
- 追加RS-232Cポート
- STK500基板に外部SRAMの支援付加 (XRAMインターフェース付き全デバイスで使用可能)
- 実時間時計(RTC)実装を容易にする基板内蔵32kHzクリスタル

図1-1. STK500用アダプタ基板



1.2 支援デバイス

STK501は以下のデバイスを支援します。

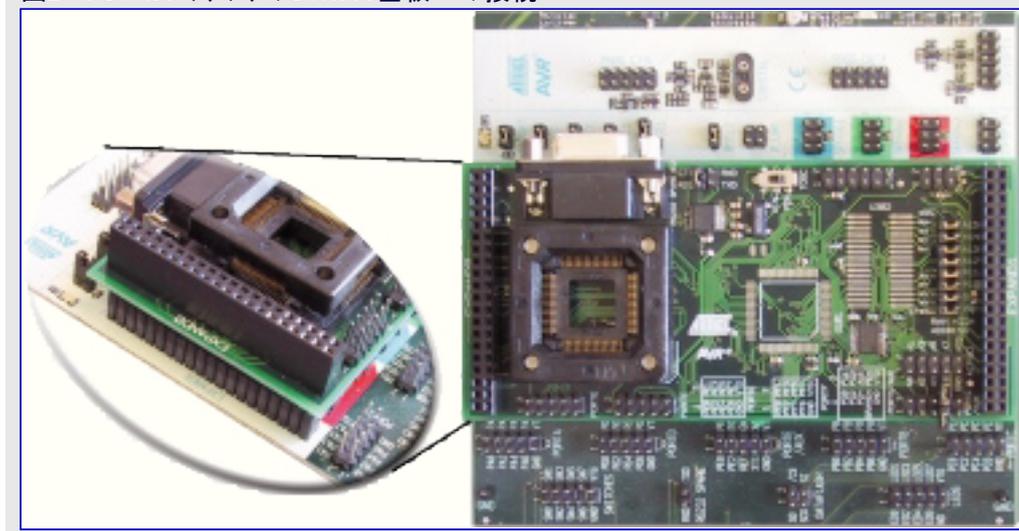
- ATmega64
- ATmega103
- ATmega128
- ATmega1281
- ATmega2561
- AT90CAN32
- AT90CAN64
- AT90CAN128

STK501アダプタの使用法

2.1 STK500スタートキットへの接続

STK501はSTK500の拡張ヘッダ0と1に接続されるべきです。このアダプタが図2-1.で示されるように正しい向きで接続されることが重要です。STK501アダプタ上に書かれたEXPAND0がSTK500基板上に書かれたEXPAND0拡張ヘッダ側と一致すべきです。

図2-1. STK501アダプタのSTK500基板への接続



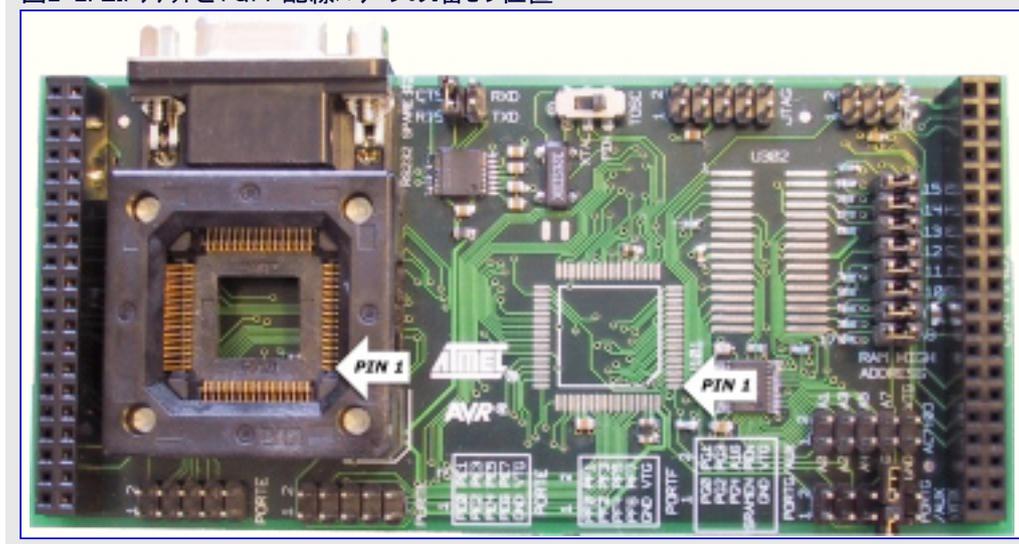
注: 誤った向きでのSTK501接続は基板に損傷を与えるかもしれません。

2.1.1 支援デバイスの配置

STK501にはTQFP用のZIFソケットと、STK501内にエミュレータアダプタの直接半田付けを容易にさせる配線パターンがあります。そのため、デバイス(またはアダプタ)が正しい向きで装着されることに注意が必要とされるべきです。図2-2.はZIFソケットとTQFP配線パターンの1番ピンの位置を示します。

警告: AVRがSTK500基板に装着されるのと同時にSTK501へ支援デバイスを装着しないでください。

図2-2. ZIFソケットとTQFP配線パターンの1番ピン位置

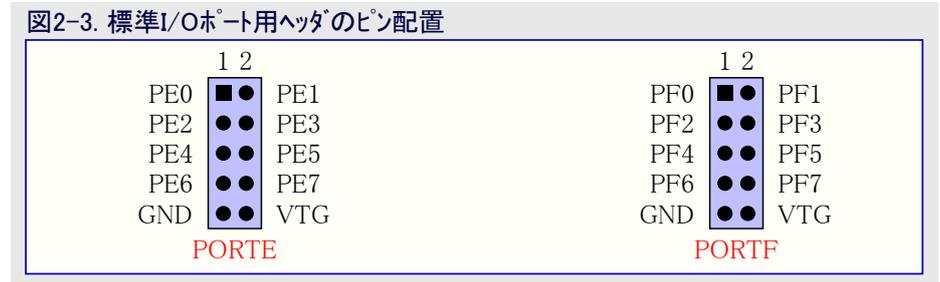


2.2 ポートコネクタ

支援デバイスがSTK500で利用不能な追加ポートを持っているので、これらのポートはSTK501基板に配置されます。これらはSTK500のポートと同じ機能とピン配置です。STK500基板に既に存在するポートA～DはSTK501に重複(設置)されません。ポートEとポートFは標準I/Oポートで、一方ポートGにはいくつかの追加信号があります。

2.2.1 ポートE, ポートF PORTE, PORTF

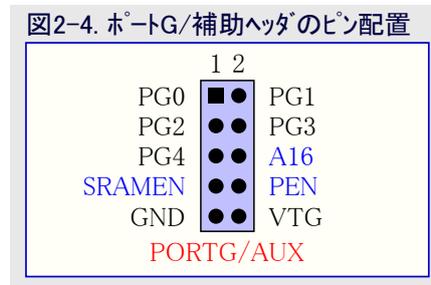
図2-3.はポートEとポートFのI/Oポートヘッダのピン配置を示します。



注: ポートE(PORTE)はSTK500上にも存在しますが、PE2～0(下位3ビット)だけアクセスできます。ポートEの全ビットをアクセスするにはSTK501上の(PORTE)コネクタが使われなければなりません。

2.2.2 ポートG/補助 PORTG/AUX

標準ポートGピンに加え、このコネクタにはいくつかの特別な信号があります。図2-4.を参照してください。



2.2.2.1 ポートG0～4 PG0～PG4

これらは支援デバイス用の標準I/Oポートで、ZIFソケットとTQFP配線パターンに繋がっています。PG3とPG4信号は32kHz発振器用入出力でもあるので、タイマ用発振器(TOSC)スイッチを通して配線されます。タイマ用発振器(TOSC)スイッチの記述については2.9項を参照してください。

注: ATmega103(L)にはポートGがありません。

2.2.2.2 アドレス16 A16

この信号線はSRAMのA16(アドレス最上位ビット)へ行ってます。どのAVRピンにも接続できます。この信号に対するより多くの情報については2.5項を参照してください。

2.2.2.3 外部SRAM許可 SRAMEN

このSRAMEN信号は外部SRAMが許可されるかされないかを制御します。外部SRAMが許可されるには、このピンにLowレベルが供給されるべきです。この信号の使用法のより多くの情報については「2.5 外部SRAM」項を参照してください。この信号は既定によってHighに吊られています。

2.2.2.4 プログラミング許可 PEN

このPENピンはZIFソケットのPENピンに接続されます。このピンは対応デバイスデータシートの「メモリプログラミング」節に記述されています。

2.3 デバイスのプログラミング

支援デバイスは高電圧並列プログラミングとSPI(実装書き込み)の両方を使ってプログラミングすることができます。この章はこれら2つの種別の1つを成功裏に使うためのプログラミングケーブル接続法を説明します。AVR Studio STK500ソフトウェアは他のAVRデバイスと同じやり方で使われます。

注: ATmega103を除く全支援デバイスは自己プログラミングも支援します。自己プログラミングのより多くの情報についてはAVR109応用記述をご覧ください。

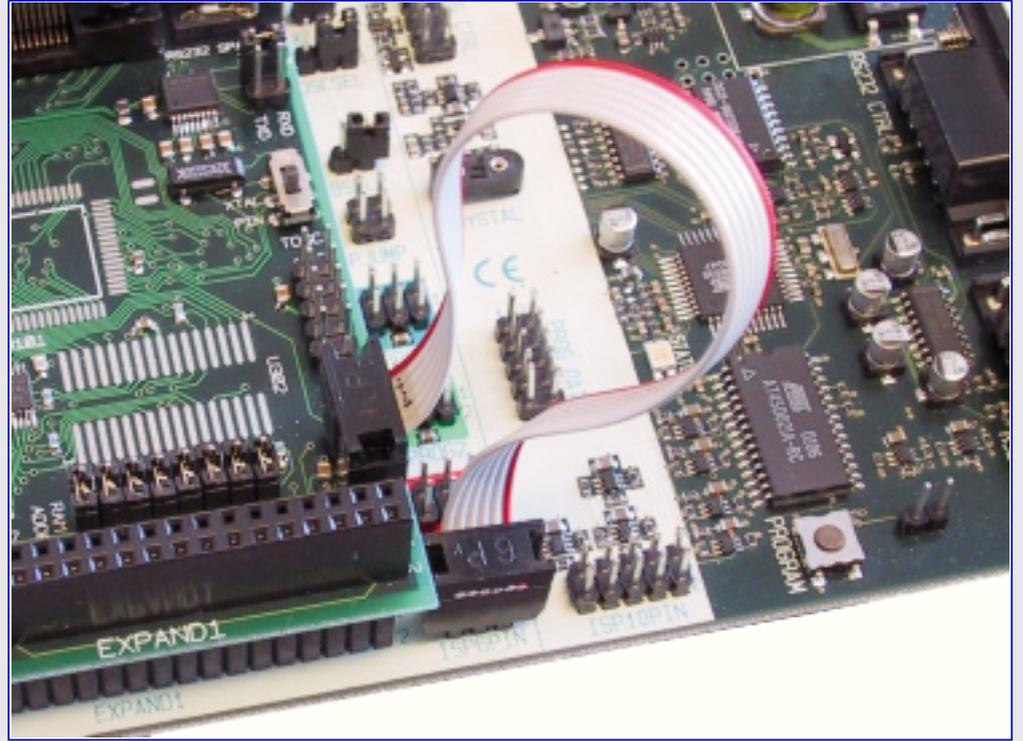
2.3.1 ISPプログラミング(実装書き込み)

ISPプログラミング動作を使って支援デバイスをプログラミングするには、**図2-5**で示されるようにSTK500基板上のISP6PINコネクタとSTK501基板上のISPコネクタ間に6芯ケーブルを接続します。

デバイスはAVR Studio STK500ソフトウェアでISP(低電圧直列)プログラミング動作を使ってプログラミングすることができます。

注: ISPプログラミングに関するSTK500前処理ソフトウェア使用法の情報についてはSTK500ユーザーの手引きをご覧ください。

図2-5. ISPプログラミング用接続



2.3.2 高電圧並列プログラミング

高電圧並列プログラミングを使って支援デバイスをプログラミングするには、図2-6.に示されるようにSTK500基板上のPROGDATAとPORTB、PROGCTRLとPORTDを接続します。

STK500使用者の手引きで記述されるように、ATmegaデバイスの高電圧プログラミング時はBSEL2ジャンプが装着されなければなりません。

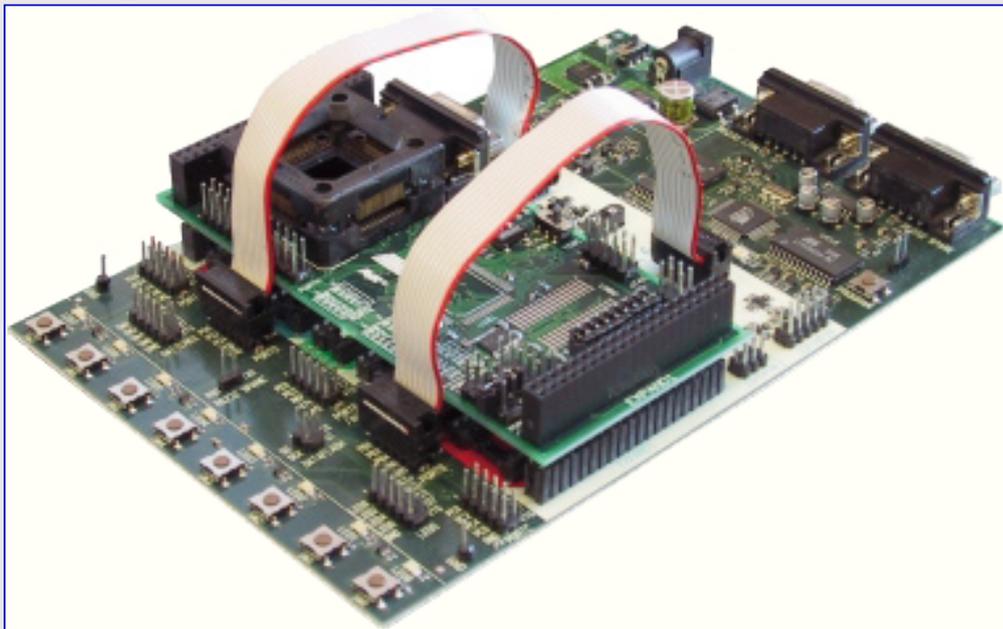
デバイスはAVR Studio STK500ソフトウェアの高電圧プログラミング動作使用で、直ぐにプログラミングすることができます。

注: 高電圧プログラミングSTK500前処理ソフトウェア使用法の情報についてはSTK500使用者の手引きをご覧ください。

注: 高電圧プログラミングが正しく機能するには目的電圧(VTG)が4.5V以上でなければなりません。

警告: (実装されるならば)SRAMがこの電圧を扱えることを確認してください。

図2-6. 高電圧並列プログラミング用接続



2.4 JTAG コネクタ

このJTAGコネクタは内部JTAGインターフェース付きAVR用です。JTAGコネクタのピン配置は図2-7.で示され、Atmelから入手可能なJTAGICEmk II のピン配置対応です。このコネクタへのJTAGICE接続はエミュレータとして実際のデバイスを使うAVRの実装エミュレート(内蔵デバッグ機能)を可能にします。

JTAGICEmk II と内蔵デバッグ機能についてのより多くの情報はAtmelのウェブサイト(www.atmel.com)で入手できるJTAGICEmk II 使用者の手引きで得られます。

図2-8.はSTK501基板上へのJTAGICEmk II プローブの接続法を示します。

図2-7. JTAGコネクタのピン配置

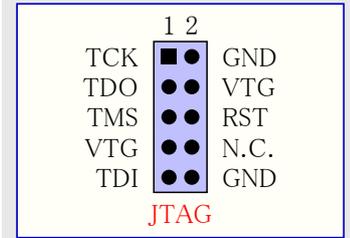
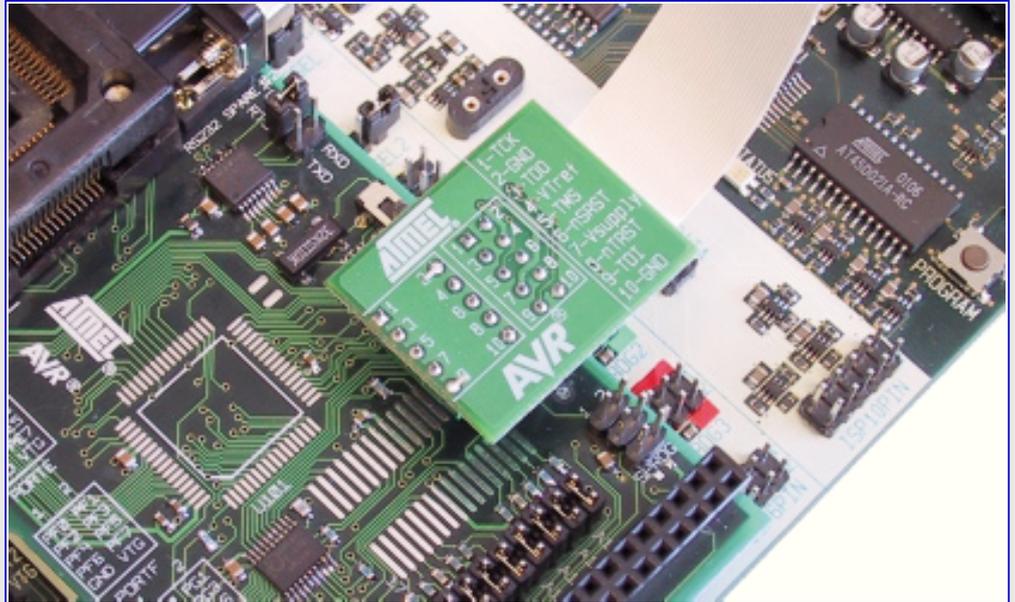


図2-8. STK501へのJTAGICEmk II プローブ接続法



2.5 外部SRAM

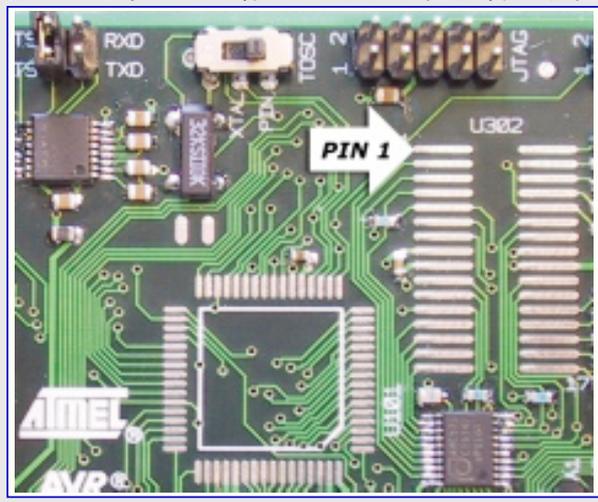
STK501には外部SRAMを実装できる配線パターンがあります。SRAMデバイスが設計その他に関して同じ電圧範囲か確認してください。

警告: 低電圧SRAMが使われる場合、高電圧プログラミングは4.5V以上のプログラミング電圧が必要のため、特別な配慮が講じられるべきです。目的AVRの高電圧プログラミングが行われる場合、低電圧SRAMが損傷を受けるかもしれません。

表2-1.は推奨されるSRAMデバイスと代表的な動作範囲の一覧を示します。図2-9.で示されるように、SRAMデバイスが正しい向きで半田付けされることが重要です。

注: このSRAMは既定で禁止されています。SRAM支援を許可するにはPORTG/AUXコネクタのSRAMENとGNDピン間にジャンパを装着してください。

図2-9. 外部SRAM配線パターンのピン配置と1番ピン位置



128K × 8 SRAM			
A0	1	32	A16
A1	2	31	A15
A2	3	30	A14
A3	4	29	A13
CS	5	28	OE
D0	6	27	D7
D1	7	26	D6
VCC	8	25	GND
GND	9	24	VCC
D2	10	23	D5
D3	11	22	D4
WE	12	21	A12
A4	13	20	A11
A5	14	19	A10
A6	15	18	A9
A7	16	17	A8



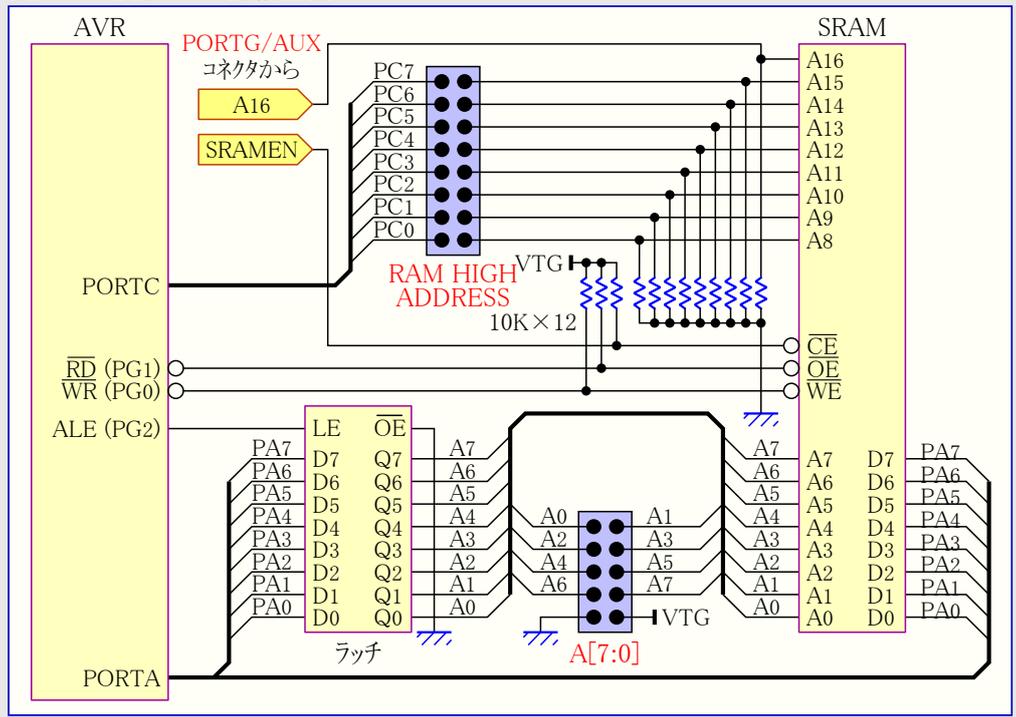
表2-1. 推奨SRAMデバイス

部品番号	外圍器	供給電圧	製造業者
IS63LV1024-T	TSOP-II	3.3	ISSI
IS63LV1024-J	300mil SOJ		
IS63LV1024-K	400mil SOJ		
IDT71124-Y	400mil SOJ	5.0	IDT
IDT71V124SA-TY	300mil SOJ	3.3	
IDT71V124SA-Y	400mil SOJ		
IDT71V124SA-PH	TSOP-II		

2.5.1 アドレス16
A16

PORTG/AUXコネクタのA16ピンはSRAMのA16(アドレス16)に接続されています。支援デバイスは60Kバイトまでの外部SRAMを支援します。STK501のSRAM配線パターンは128KバイトSRAM用です。A16信号線のソフトウェア制御実装はメモリ範囲を64Kバイトから128Kバイトに増やします。この信号線は既定によってLowに引き込まれ、メモリの下半分を許可します。

図2-10. 外部SRAM部構成図



2.5.2 外部SRAM許可
SRAMEN

PORTG/AUXコネクタのSRAMENピンはSRAMのCE(チップ許可)に接続されています。この信号はSRAMが許可されるべきか否かを制御します。SRAMを許可するにはこのピンにLowレベルが供給されるべきです。このピンは既定で10kΩ抵抗を通してHighに吊られています。図2-11.は供給されたジャンパの1つを用いてPORTG/AUXコネクタのSRAMENとGNDを短絡する方法を示します。

図2-11. SRAMENのGND接続法

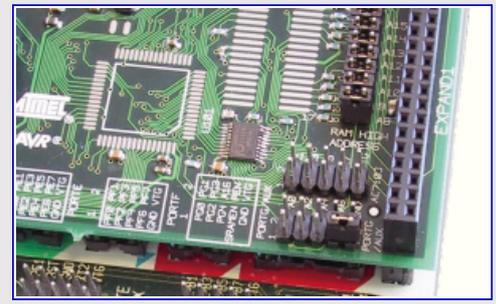


図2-10.はSRAMインターフェースがどう実装されるかの簡略された構成図を示します。この信号はソフトウェアまたは何らかの外部制御回路によっても制御できます。



2.6 RAM上位アドレス
ジャンパ
RAM HIGH
ADDRESS

外部メモリがAVRで許可されると、全てのポートCピンは既定で上位アドレスバイトに使われます。外部メモリのアクセスに全60Kバイト アドレス空間が必要とされない場合、対応デバイスのデータシートで記述されるように、全部またはいくつかのポートCピンを標準ポートピン機能として開放できます。AT90S/LS8515, ATmega161, ATmega103(L)にはこの機能がなく、これらのデバイスでXRAMインターフェースを使う場合は全てのジャンパが接続されるべきです。

全部またはいくつかのポートCピンが標準ポートピン機能として開放される場合、SRAMアドレスピンに達し、それでアドレスを不正にするどんなポートCの動きも避けるために、対応するRAM HIGH ADDRESSジャンパは取り除かれるべきです。

ジャンパが取り除かれると、対応するアドレス線はSRAMのアドレスビットに論理0を与えるLowに引き込まれます。図2-10の構成図を参照してください。

2.7 A7~0 コネクタ
A[7:0]

A[7:0]と記されたコネクタは外部SRAMアドレスバスの下位8ビットを含みます。このコネクタの目的はアドレスバスへの容易なアクセスの提供です。上位8ビットはRAM HIGH ADDRESSジャンパまたはポートC(PORTC)コネクタで得られます。

このコネクタは図2-10で示されるようにラッチの後に配置されます。

このコネクタは外部デバイスとインターフェースするのに、このSRAMインターフェースを使う時に便利です。

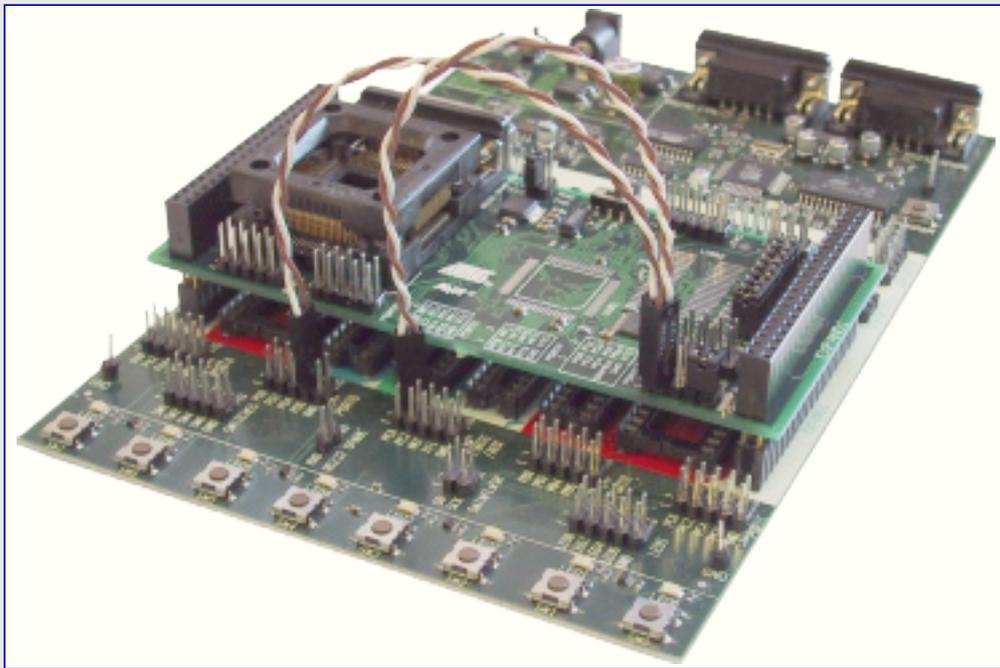
2.8 AT90S/LS8515
ATmega8515(L)
ATmega161(L)
ATmega162(V)での
SRAM インターフェース
の使い方

STK500基板に配置されたデバイスでSRAMインターフェースを使う時にいくつかの追加結線が必要とされます。この理由はRD, WR, ALE信号がAT90S/LS8515, ATmega8515(L), ATmega 161(L), ATmega162(V)と支援デバイスで同じポートピンではないことで、従ってこれらの信号は2本の2芯ケーブルを使って手作業で配線されなければなりません。

表2-2. AT90S/LS8515, ATmega8515(L)/161(L)/162(V)で必要な追加配線

接続信号名	STK500	STK501	処理内容
WR (書き込みストロブ)	PD6	PG0	STK500のPD6とSTK501のPG0を接続
RD (読み出しストロブ)	PD7	PG1	STK500のPD7とSTK501のPG1を接続
ALE (アドレスラッチ許可)	PE1	PG2	STK500のPE1とSTK501のPG2を接続

図2-12. STK500上のデバイス用SRAMインターフェース追加配線

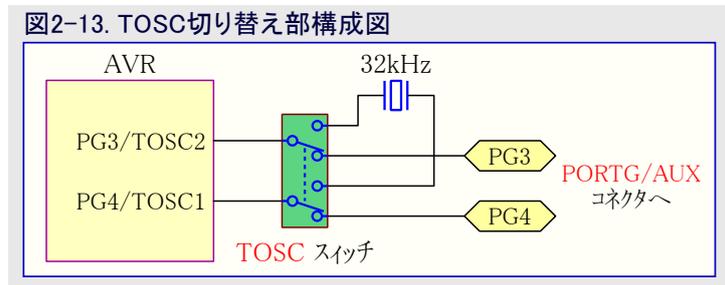


2.9 タイマ用発振器
TOSC スイッチ

支援デバイスのTOSC1とTOSC2信号線はポートG(PG4とPG3)と共用されています。このTOSCスイッチは32kHzクリスタルまたはポートG(PORTG/AUX)コネクタピンのどちらがデバイスのピンへ接続されるべきかを選びます。

図2-13.はこれがどう実装されるかの簡略化された構成図を示します。

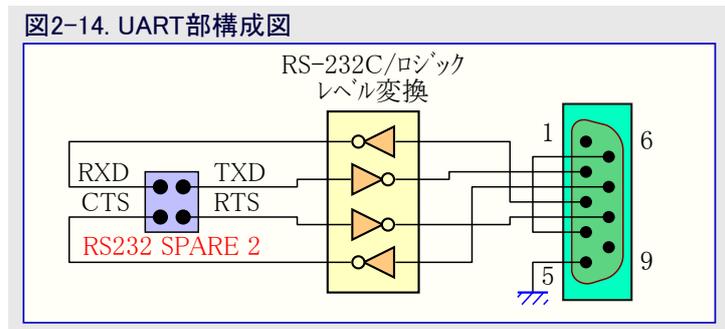
注: ポートGはATmega103(L)で利用できないため、このスイッチは32kHzクリスタルが接続されるべきか否かを選ぶだけです。



2.10 RS-232Cポート

ATmega103を除く支援デバイスには追加U(S)ARTがあります。STK501基板のRS-232CポートにはRXD, TXD信号線に加えてRTS, CTS流れ制御支援があります。図2-14.はこれがどう実装されるかの簡略化された構成図を示します。

注: AVRのU(S)ARTはハードウェアRTS/CTS制御を支援しません。このような機能が必要とされる場合、ソフトウェアで実装されなければなりません。



このUART(部)はSTK500基板に配置されたデバイスからも使えます。適切なポートピンを単にSTK501基板のRXDとTXDへ接続します。

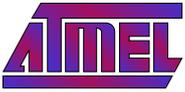
注: ソフトウェアRTS/CTS流れ制御が実装されない場合、RTSとCTS間のジャンパ短絡がこのような流れ制御を使う外部の応用との正しい通信を保証します。(訳補: その場合、実際には流れ制御なしと等価になるため、双方とも転送速度に対して十分な受信処理能力がなければ正しい通信は保証されません。)



障害対策の指針

表3-1. 障害対策の指針

問題	原因	対処
SRAMが正しく動作しない。	SRAMが接続されていない。	半田付け、配線パターンとSRAMの向き、SRAMのピン配置を確認します。
	SRAMENジャンパが未装着。	PORTG/AUXコネクタのSRAMENがGNDと接続されているか確認します。
	AVRデバイスでXRAMインターフェースが未許可。	外部メモリインターフェースが実際に許可されているか、プログラムコードを検証します。
	RAM HIGH ADDRESSジャンパのいくつかで不正な設定の可能性。	RAM HIGH ADDRESSジャンパを正しく設定します。
STK500基板上のデバイスで使用する時にSRAMが動作しない。	RD, WR, ALE信号が未配線。	2本の2芯ケーブルで、これらの信号を適切なピンに接続します。
AVRデバイスの高電圧プログラミング後に、SRAMが正しく動作しない。	AVRデバイスの高電圧プログラミングでSRAMが損傷の可能性。	高電圧プログラミングが使われるべきなら、SRAMが5Vを扱うか確認します。



- 装置形状
 - ・ 物理外形 56×119×27 mm
 - ・ 重量 70 g
- 動作条件
 - ・ 供給電圧 2.7～5.5 V
- 接続コネクタ
 - ・ シリアル コネクタ DB-9S
 - ・ シリアル通信速度 250 kbps



技術的な問い合わせは avr@atmel.com にお問い合わせ致します。問い合わせに際しては次に示す情報も併せてご連絡ください。

- 目的AVRデバイス名 (完全な部品番号)
- 目的電圧とクロック速度
- AVRのクロック種別とヒューズ設定
- プログラミング(書き込み)方法 (ISPまたは高電圧)
- AVRツールのハードウェア改訂番号 (基板上に記載)
- AVR Studioの版 (版番号はAVR StudioのメニューからHelp⇒Aboutで表示)
- パソコンのOS名と版、構築番号
- パソコンのプロセッサ型式とクロック速度
- 問題点の詳細説明

以下に、STK501改訂Bの実装図と全回路図が示されます。

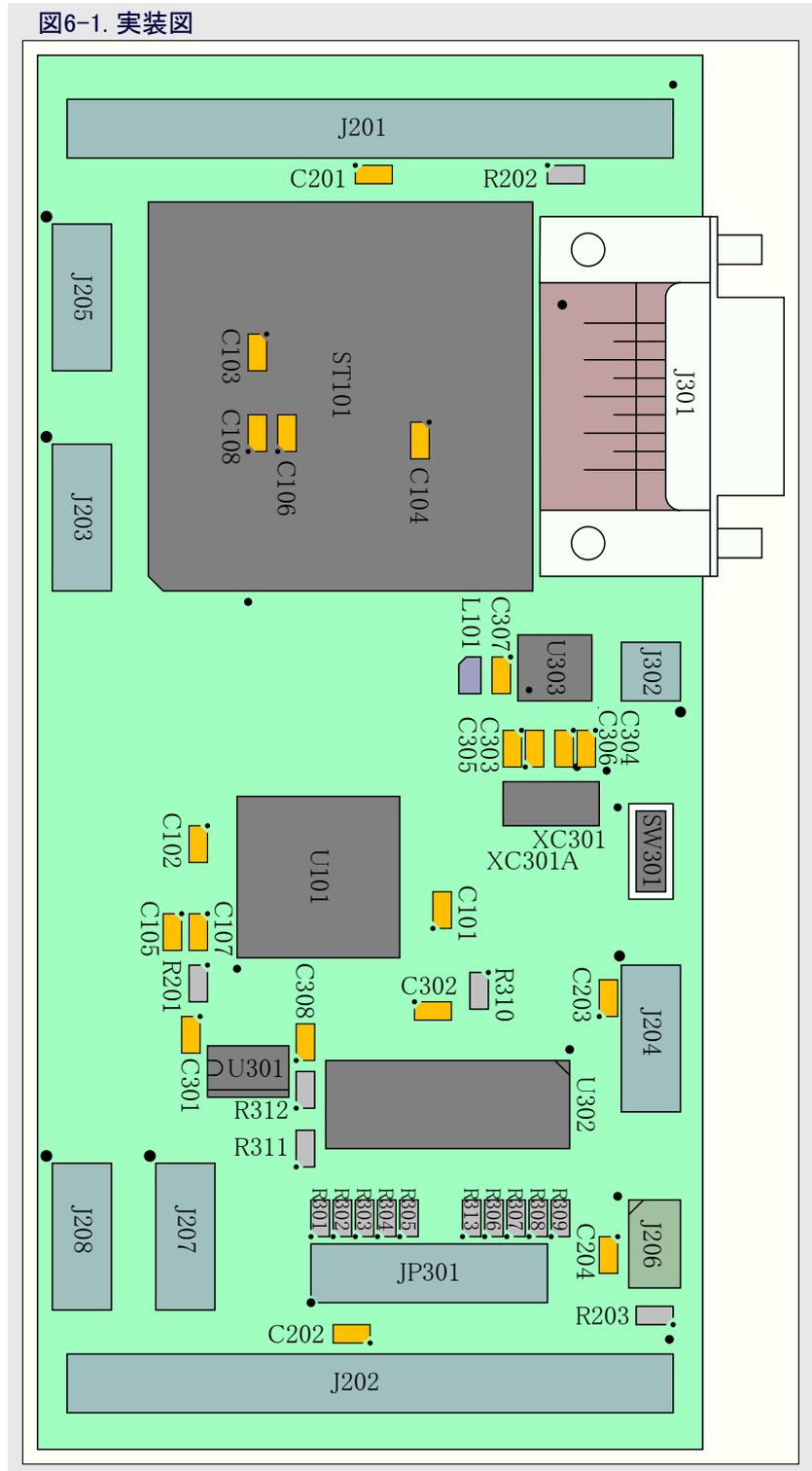
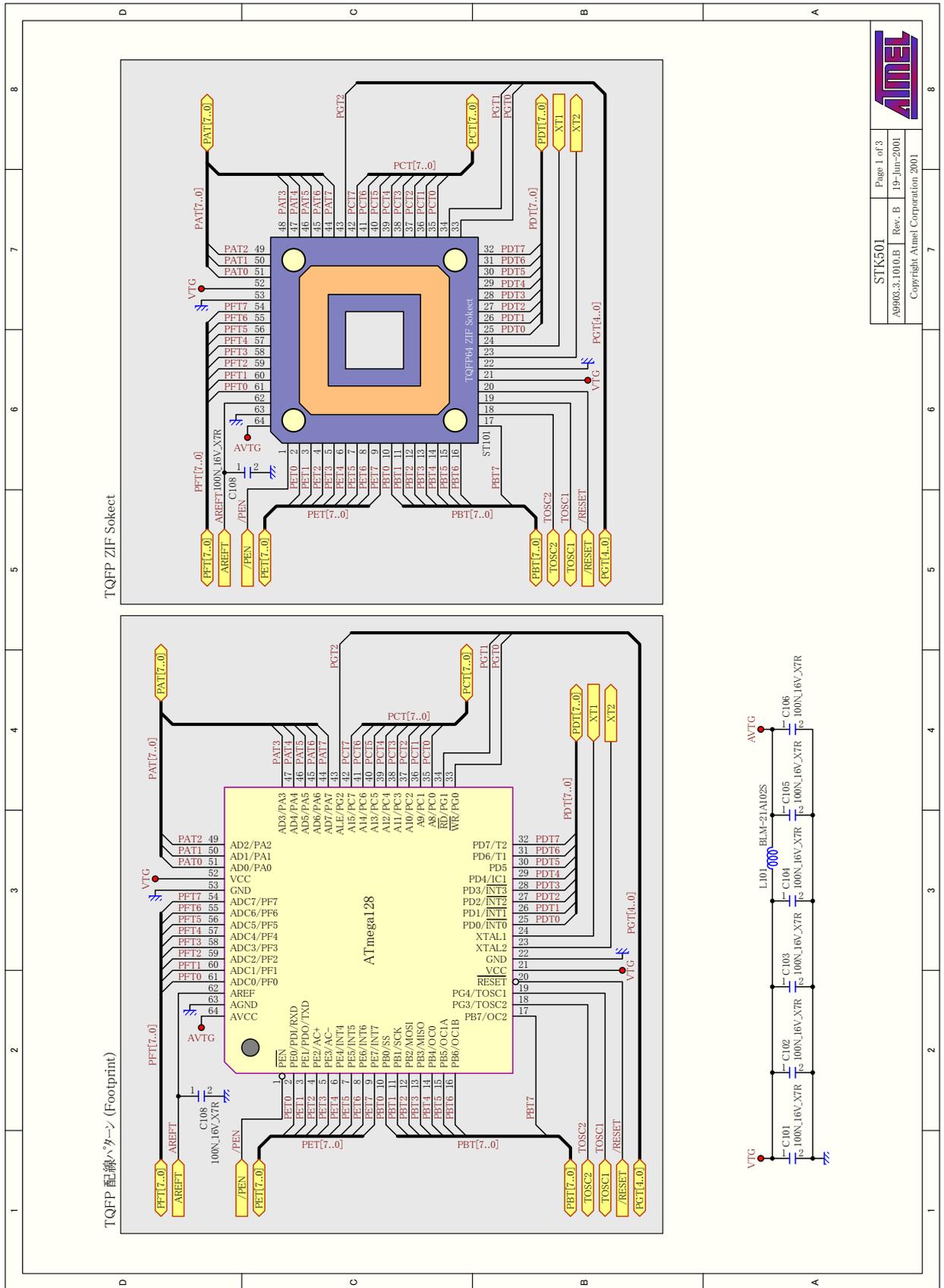


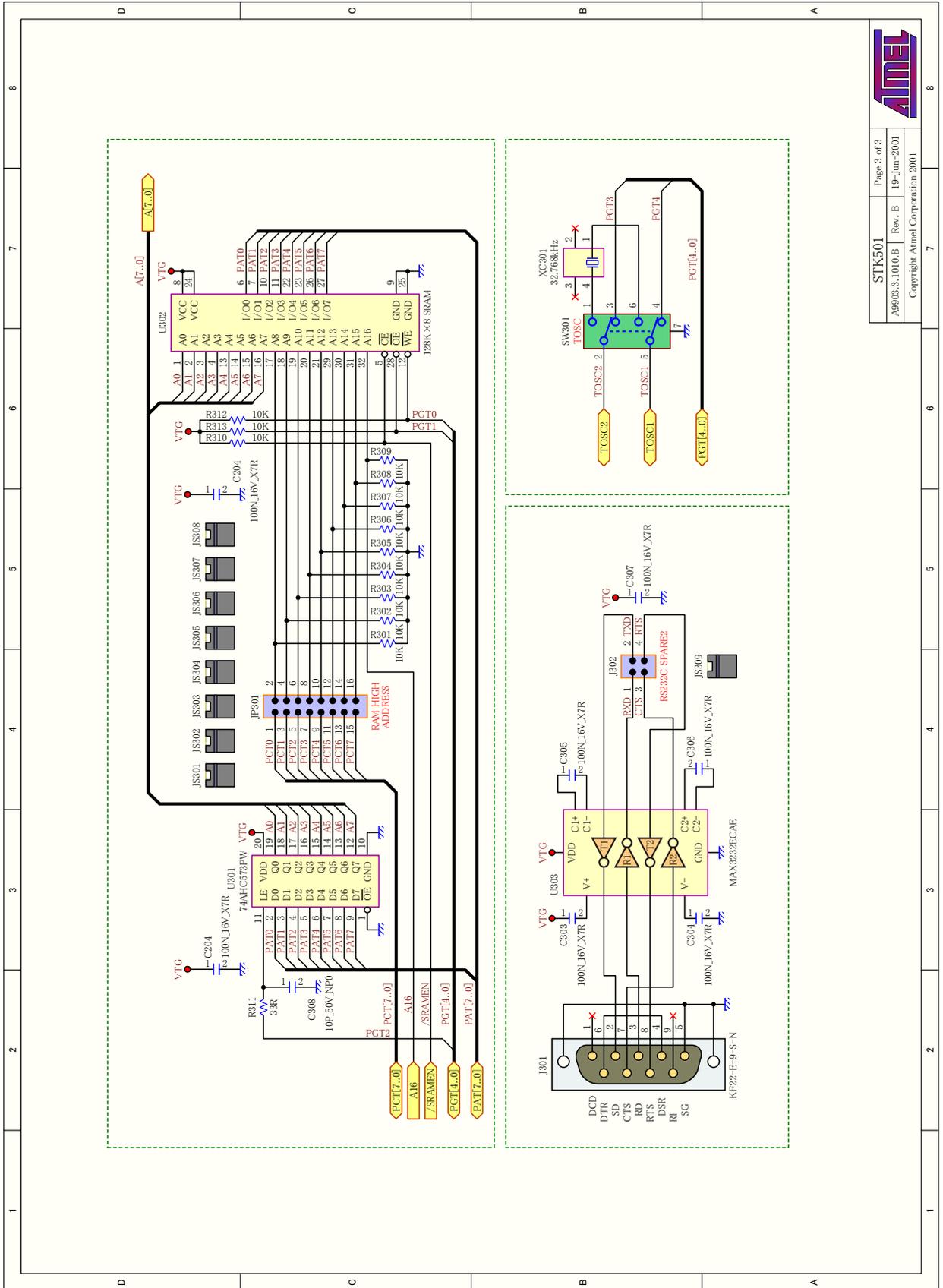
図6-2. 回路図 (1/3)



STK501	Page 1 of 3
A9903.3.1010.B	Rev. B 19-Jun-2001
Copyright Atmel Corporation 2001	

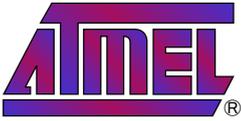


図6-4. 回路図 (3/3)



Page 3 of 3
 Rev. B
 19-Jun-2001
 Copyright Atmel Corporation 2001





本社

Atmel Corporation

2325 Orchard Parkway
San Jose, CA 95131, USA
TEL 1(408) 441-0311
FAX 1(408) 487-2600

国外営業拠点

Atmel Asia

Unit 1-5 & 16, 19/F
BEA Tower, Millennium City 5
418 Kwun Tong Road
Kwun Tong, Kowloon
Hong Kong
TEL (852) 2245-6100
FAX (852) 2722-1369

Atmel Europe

Le Krebs
8, Rue Jean-Pierre Timbaud
BP 309
78054 Saint-Quentin-en-Yvelines
Cedex
France
TEL (33) 1-30-60-70-00
FAX (33) 1-30-60-71-11

Atmel Japan

104-0033 東京都中央区
新川1-24-8
東熱新川ビル 9F
アトメル ジャパン株式会社
TEL (81) 03-3523-3551
FAX (81) 03-3523-7581

製造拠点

Memory

2325 Orchard Parkway
San Jose, CA 95131, USA
TEL 1(408) 441-0311
FAX 1(408) 436-4314

Microcontrollers

2325 Orchard Parkway
San Jose, CA 95131, USA
TEL 1(408) 441-0311
FAX 1(408) 436-4314

La Chantrerie
BP 70602
44306 Nantes Cedex 3
France
TEL (33) 2-40-18-18-18
FAX (33) 2-40-18-19-60

ASIC/ASSP/Smart Cards

Zone Industrielle
13106 Rousset Cedex
France
TEL (33) 4-42-53-60-00
FAX (33) 4-42-53-60-01

1150 East Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906, USA
TEL 1(719) 576-3300
FAX 1(719) 540-1759

Scottish Enterprise Technology Park
Maxwell Building
East Kilbride G75 0QR
Scotland
TEL (44) 1355-803-000
FAX (44) 1355-242-743

RF/Automotive

Theresienstrasse 2
Postfach 3535
74025 Heilbronn
Germany
TEL (49) 71-31-67-0
FAX (49) 71-31-67-2340

1150 East Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906, USA
TEL 1(719) 576-3300
FAX 1(719) 540-1759

Biometrics

Avenue de Rochepleine
BP 123
38521 Saint-Egreve Cedex
France
TEL (33) 4-76-58-47-50
FAX (33) 4-76-58-47-60

文献請求

www.atmel.com/literature

© Atmel Corporation 2001.

Atmel製品は、ウェブサイト上にあるAtmelの定義、条件による標準保証で明示された内容以外の保証はありません。本製品は改良のため予告なく変更される場合があります。いかなる場合も、特許や知的技術のライセンスを与えるものではありません。Atmel製品は、生命維持装置の重要部品などのような使用を認めておりません。

本書中の®、™はAtmelの登録商標、商標です。
本書中の製品名などは、一般的に商標です。

© HERO 2020.

この使用者の手引きはAtmelのSTK501英語版使用者の手引き(Rev.2491A-09/01)の翻訳日本語版使用者の手引きですが、AVR Studio付属のヘルプ(STK501.CHM)の最新情報など、作成時点に於ける最新情報に追加修正されています。日本語では不自然となる重複する形容表現は省略されている場合があります。日本語では難解となる表現は大幅に意識されている部分もあります。必要に応じて一部加筆されています。頁割の変更により、原本より頁数が少なくなっています。

青字の部分はリンクとなっています。一般的に赤字の0,1は論理0,1を表します。その他の赤字は重要な部分を表します。